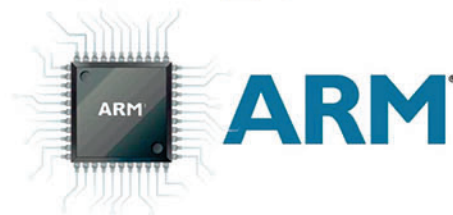


Евгений Иванов



Методическая  
разработка



# Микропроцессорные системы



Основы микропроцессорных систем  
Принципы работы процессоров x-86  
Микроархитектуры Intel и AMD  
Микропроцессоры ARM  
Интерфейсы ПК  
Наборы микросхем  
системной логики





Министерство образования и науки Республики Марий Эл

ГБПОУ Республики Марий Эл  
«Йошкар-Олинский технологический колледж»

Е.С.Иванов

## **Микропроцессорные системы**

**Методическая разработка**

Йошкар-Ола, 2016 г.

**Иванов Е.С.**

**МДК.02.01 «Микропроцессорные системы»**

*После изучения курса и выполнения практических заданий вы получите основные профессиональные знания и начальный практический опыт в области использования современных микропроцессорных систем.*

*Курс рассчитан на начинающих. Если вы заинтересовались особенностями выбора, настройки и использования микропроцессоров различных архитектур, этот курс поможет познакомиться с основами и не перегрузит вас лишней информацией.*

*В качестве источника информации использовалась различная справочная, техническая литература и ресурсы сети Интернет.*

# Содержание

<b>1 Основы микропроцессорных систем.....</b>	<b>5</b>
1.1 Назначение процессоров и микропроцессоров.....	5
1.2 Архитектура и структура микропроцессор .....	6
1.3 Классы процессоров .....	8
1.4 Технологии повышения производительности процессоров и эффективности ЭВМ.....	10
Контрольные вопросы .....	15
<b>2 Микроархитектуры процессоров Intel .....</b>	<b>16</b>
2.1 Первые микропроцессоры .....	16
2.2 Архитектуры процессоров Intel .....	16
2.3 Архитектура IA-32 .....	17
2.4 Микроархитектура P5 .....	19
2.5 Микроархитектура P6 .....	20
2.6 Архитектура IA-64 .....	22
2.7 Продолжение архитектура IA-32. Микроархитектура NetBurst.....	23
2.8 Архитектура x86-64 .....	25
2.9 Архитектура Core Duo .....	26
Контрольные вопросы.....	28
<b>3 Принципы работы процессоров x-86 .....</b>	<b>29</b>
3.1 Введение .....	29
3.2 Общие принципы взаимодействия процессора и ОЗУ .....	30
3.3 Оперативная память .....	31
3.4 Процессор: сведения общего характера. Понятие архитектуры .....	32
3.5 Процессорное ядро .....	34
3.6 Особенности образования названий процессоров .....	39
3.7 Внешние данные: корпус, разъём, охлаждение .....	40
3.8 Кэш. Общее описание и принцип действия.....	41
3.9 Особенности кэшей .....	46
3.10 Приложение: генеалогия x86-процессоров от начала и до наших времён..	49
Контрольные вопросы.....	51
<b>4 Интерфейсы ПК .....</b>	<b>52</b>
4.1 Внешние интерфейсы для подключения периферийного оборудования ...	52
4.2 Внутренние интерфейсы ПК . .....	61
4.3 Процессорные интерфейсы (сокеты) .....	66
Контрольный тест по теме .....	72
<b>5 Системная плата .....</b>	<b>78</b>
5.1 Наборы микросхем системной логики (чипсеты) .....	78
5.2 Северный мост .....	80
5.3 Южный мост.....	89
5.4 Память и слоты расширения.....	89
5.5 Обзор компонентов ситемной (материнской) платы .....	90
<b>6 Процессоры Intel: 2009 – 2010 г.г. Разнообразие процессоров Intel для настольных ПК .....</b>	<b>92</b>
6.1 Конструктивный фактор: разъёмы процессоров Intel длянастольных ПК ....	92
6.2 Микроархитектуры процессоров Intel. Предыстория .....	94
6.3 Микроархитектура Intel Nehalem .....	95
6.4 Ближайшее будущее: Westmere (Nehalem-C) и далее - Sandy Bridge .....	97

6.5 Выбираем процессор Intel для своего ПК .	98
Задание для выполнения	109
Контрольные вопросы	109
6.6 Чипсет Intel X58 под процессоры микроархитектуры Nehalem	110
Задание для выполнения	115
Контрольные вопросы	115
<b>7 Микроархитектура Intel Sandy Bridge</b>	<b>116</b>
7.1 Кольцевая шина (Ring Interconnect)	118
7.2 L3 - кеш-память последнего уровня, LLC	119
7.3 Системный агент: контроллер памяти DDR3, PCU и другие	119
7.4 Структура графической системы Sandy Bridge	121
7.5 Перспективы	121
Задание для выполнения	122
Контрольные вопросы	122
7.6 Чипсеты Intel P67/H67 для новой платформы Socket 1155	124
7.7 Топовый чипсет Intel Z68 для платформы Socket 1155	132
Задание для выполнения	135
Контрольные вопросы	135
<b>8 Микроархитектура Intel Ivy Bridge</b>	<b>137</b>
8.1 Управление для тепловыделения	140
8.2 Чипсеты Intel 7-й серии – сравнительный обзор	143
Задание для выполнения	147
Контрольные вопросы	147
<b>9 Микроархитектура Intel Haswell</b>	<b>148</b>
Задание для выполнения	164
Контрольные вопросы	164
9.1 Восьмая серия чипсетов Intel для платформы LGA1150	164
9.2 Чипсеты Intel 9-й серии	173
<b>10 Архитектура Broadwell</b>	<b>180</b>
Задание для выполнения	185
Контрольные вопросы	185
<b>11 Архитектура Intel Skylake</b>	<b>186</b>
Задание для выполнения	195
Контрольные вопросы	195
<b>12 Процессоры AMD: 2009 – 2011 гг.</b>	<b>196</b>
12.1 Гибридные процессоры AMD Trinity	201
<b>13 Процессоры AMD до 2017 года</b>	<b>205</b>
Задание для выполнения	212
<b>14 Процессоры ARM: особенности архитектуры, отличия, перспективы и модельный ряд.</b>	<b>213</b>
<b>15 СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ</b>	<b>222</b>



## 1. Основы микропроцессорных систем

### 1.1 Назначение процессоров и микропроцессоров

Процессор – это главная часть цифровой ЭВМ, осуществляющая сложную переработку информации. В него входит также устройство управления ЭВМ. Процессор не только обрабатывает информацию и управляет данным процессом, но и обеспечивает при этом взаимодействие с устройствами памяти, ввода и вывода.

В ЭВМ первых поколений, построенных на дискретных (т. е. отдельных) элементах (электронных лампах, полупроводниковых триодах), процессор представлял собой большое устройство, состоявшее из нескольких электронных плат с размещенными на них навесными компонентами радиоэлектроники. Кроме ламп и транзисторов на этих платах находились диоды, резисторы, конденсаторы. Все соединения между отдельными компонентами осуществлялись с помощью пайки и проводов, а позднее – печатным монтажом. Успехи микроэлектронных технологий позволили в одном элементе объединять несколько транзисторов, диодов, резисторов и соединений между ними. Таким образом, появились так называемые интегральные схемы (ИС). С годами степень интеграции (т.е. число элементов в одной ИС) возрастала, появились большие интегральные схемы (БИС), а затем и сверхбольшие интегральные схемы (СБИС). Основой ИС является кристалл полупроводника, на котором формируются полупроводниковые переходы, выполняющие роль транзисторов и диодов. На том же кристалле создаются микрообласти с добавлением примесей, осуществляющие функции резисторов и конденсаторов; выполняются также электрические соединения между ними. Если в первых ИС на одном кристалле размещалось до десятка транзисторов, то в современных – сотни миллионов элементов. Использование СБИС позволяет значительно повысить эффективность цифровых систем: увеличить их производительность и надежность, уменьшить габаритные размеры, массу и потребляемую мощность. Современные технологии изготовления СБИС очень сложны и требуют дорогостоящего оборудования. Создание завода по производству СБИС обходится в миллиарды долларов. Но стоимость цифровой техники, построенной на СБИС, неуклонно снижается. Объясняется это следующим обстоятельством. Интегральная схема, содержащая большое число элементов, является универсальной, т.е. находит применение в самых разных устройствах.

Следовательно, ее можно выпускать огромными тиражами – миллионами штук, а при массовом выпуске экономически оправдано использование высокопроизводительных автоматических и робототехнических линий и участков производства.

Применение СБИС оказало большое влияние на принципы построения цифровых систем, их архитектуру, логическую структуру, математическое обеспечение. Появился новый подход к проектированию таких систем – на основе программируемой логики. Этот подход предполагает использование при построении систем одной (или очень малого количества) стандартной универсальной СБИС, управляемой программно. Специализация системы осуществляется программой, которая управляет стандартной универсальной СБИС. В 1970-х годах появилась СБИС, которая в значительной степени была способна выполнять функции процессора. Такая интегральная схема получила название *микропроцессор* (МП).

Уже треть века истории развития микропроцессорной техники на ведущую позицию в этой области претендует американская фирма Intel.

Если к микропроцессору добавляется память (запоминающее устройство) и устройство ввода-вывода, то такая система может выполнять функции ЭВМ. Созданные на основе микропроцессора вычислительные машины стали называться микроЭВМ. Именно благодаря появлению микропроцессоров удалось сделать доступные для многих ЭВМ, получившие название «персональный компьютер».

Итак, микропроцессор – это выполненное по интегральной технологии цифровое устройство, обрабатывающее информацию в соответствии с программой и управляющее вводом и выводом

информации. Наибольшее распространение получили микропроцессоры, выполненные на одном кристалле, или однокристалльные МП. О них в дальнейшем и пойдет речь.



*Внешний вид современного микропроцессора*

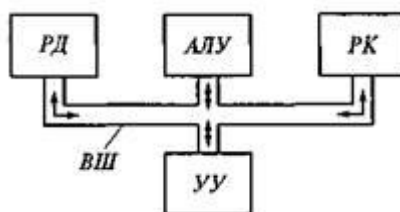
Микропроцессор представляет собой неразъемный конструктивный элемент, подсоединяемый к другим элементам вычислительной машины с помощью выводов. Корпус МП сделан обычно из пластмассы или керамики. Число выводов может быть разным: 28, 40, 64 и больше. Первые МП имели выводы с двух сторон корпуса, по одному ряду с каждой стороны. Современные МП имеют выводы на нижней плоскости с четырех сторон, по несколько рядов с каждой стороны. С ростом числа компонентов в одном МП (счет, как уже отмечалось, идет на миллионы) увеличивается и число выводов. В современных МП число выводов более тысячи. По соображениям удобства на число выводов стараются наложить ограничения.

Непрерывное совершенствование интегральных технологий приводит к изменениям в структуре микропроцессора.

## **1.2 Архитектура и структура микропроцессора**

*Архитектура микропроцессора* — это совокупность сведений о составе его компонентов, организации обработки в нем информации и обмена информацией с внешними устройствами ЭВМ, а также о функциональных возможностях микропроцессора, выполняющего команды программы.

*Структура микропроцессора* – это сведения только о составе его компонентов, соединениях между ними, обеспечивающих их взаимодействие. Таким образом, архитектура является более общим понятием, включающим в себя кроме структуры еще и представление о функциональном взаимодействии компонентов этой структуры между собой и с внешней средой.



*Типовая структурная схема микропроцессора*

Основой любого МП является арифметико-логическое устройство *АЛУ*, выполняющее обработку информации — арифметические и логические действия над исходными данными в соответствии с командами. Сами данные (исходные, промежуточные и конечный результат) находятся в регистрах данных *РД*, а команды — в регистре команд *РК*. Управление всеми процессами по вводу и выводу информации, взаимодействию между *АЛУ*, *РД* и *РК* осуществляет многофункциональное устройство управления *УУ*. Данные, команды и управляющие сигналы передаются по внутренней шине *ВШ*.

Рассмотрим в общем виде взаимодействие приведенных на рисунке структурных элементов МП в процессе обработки информации. Порядок действий задается устройством управления УУ, которому для обеспечения синхронного взаимодействия всех элементов необходимы постоянно поступающие тактовые импульсы. Эти импульсы вырабатывает тактовый генератор. При поступлении каждого тактового импульса происходит или перемещение информации из одного регистра в другой, или преобразование информации в том или ином регистре, или подключение к шине, или какие-либо иные действия. Каждая операция выполняется в определенной последовательности за несколько циклов синхронизации, число которых зависит от сложности операции. Содержание операций определяется командами, т.е. информацией, которую МП принимает в регистр команд РК. Информация о данных, над которыми выполняются операции, МП принимает в регистр данных РД. И информация о командах, и информация о данных представляет собой двоичную кодовую комбинацию, состоящую из некоторого определенного для данного МП числа разрядов. В общем случае эту двоичную комбинацию называют словом. Слово — это информация, которой оперирует МП. В первых микропроцессорах слово состояло только из четырех разрядов. По мере совершенствования микропроцессоров увеличивалась длина используемых в нем слов и, соответственно, число разрядов в регистрах, где эти слова записываются. Поэтому бывают микропроцессоры 8-разрядные (или 8-битные), 16-, 32- и 64-разрядные. Чем больше разрядов, тем большими функциональными возможностями обладает МП и тем выше его производительность.

В 8-разрядном РК могут находиться 256 различных чисел: от 0000 0000 до 1111 1111 в двоичном представлении, или от 00 до FF в шестнадцатеричном. Следовательно, 8-разрядный МП в общем случае имеет 256 различных команд.

В основе архитектуры любого процессора можно выделить несколько характерных частей: кэш команд и данных, предпроцессор и постпроцессор, называемый также блоком исполнения команд.

В вычислительной технике слово «кэш» обозначает сверхоперативное запоминающее устройство, обращение к которому происходит очень быстро. Объем кэш-памяти ограничен, поэтому иногда различают кэш-память 1-го и кэш 2-го уровня (у последнего объем больше, но быстродействие меньше).

Процесс обработки данных состоит из нескольких характерных этапов. Прежде всего, команды и данные забираются из кэша (который разделен на кэш данных и кэш команд). Такая процедура называется *выборкой*. Выбранные из кэша команды декодируются в понятные для данного процессора машинные команды. Эти декодированные команды поступают на исполнительные блоки процессора, где происходит их выполнение. Результат записывается в оперативную память. Процесс выборки команд-инструкций из КЭШа, их декодирование и продвижение к исполнительным блокам осуществляется в предпроцессоре, а процесс выполнения декодированных команд — в постпроцессоре. Таким образом, даже в самом простейшем случае команда проходит, как минимум четыре стадии обработки: выборка из кэша, декодирование, выполнение, запись результатов. Данные стадии принято называть *конвейером обработки команд*. В рассмотренном случае конвейер является четырехступенчатым. Каждую из ступеней команда должна проходить ровно за один такт. Следовательно, при четырехступенчатом конвейере на выполнение одной команды отводится ровно четыре такта.



Конвейер обработки команд



В реальных процессорах конвейер обработки команд может быть более сложным и включать в себя большее число ступеней. Например, конвейер процессоров Pentium-4 содержал более 20 ступеней. Однако идеология построения процессора остается неизменной. Причина увеличения длины конвейера заключается в том, что многие команды являются довольно сложными и не могут быть выполнены за такт процессора, особенно при высоких тактовых частотах. Поэтому каждая из четырех стадий обработки команд (выборка, декодирование, выполнение, запись) может состоять из нескольких ступеней конвейера. Длина конвейера является одной из наиболее значимых характеристик любого процессора.

Всякий процессор в конечном счете должен быть сконструирован таким образом, чтобы за минимальное время выполнять максимальное число команд. Именно число выполняемых за единицу времени команд определяет производительность процессора.

Существуют два принципиально различных подхода к повышению производительности процессора (не считая, конечно, увеличения тактовой частоты). Первый заключается в том, чтобы за счет уменьшения длины конвейера увеличить число исполнительных блоков. По существу при таком подходе реализуется множество параллельных коротких конвейеров. При этом предпроцессор работает по классической схеме: осуществляет выборку команд, их декодирование и посылку на множество исполнительных блоков, которые входят в АЛУ. Данный подход позволяет реализовать параллелизм на уровне команд, когда несколько из них выполняются одновременно в различных исполнительных блоках процессора. Важно, что число ступеней конвейера внутри постпроцессора (исполнительного блока) невелико, поэтому команды выполняются за небольшое число тактов.

Второй подход заключается в параллельном выполнении нескольких команд. Для реализации параллелизма на уровне команд необходимо, чтобы поступающие на исполнительные блоки команды можно было выполнять параллельно (одновременно). Если, например, для выполнения следующей по порядку команды требуется знать результат выполнения предыдущей (взаимозависимые команды), то параллельное выполнение невозможно. Поэтому предпроцессор, прежде всего, проверяет взаимозависимость команд и располагает их не в порядке поступления, а так, чтобы их можно было выполнять параллельно. На последних ступенях конвейера команды выстраиваются в исходном порядке.

Таким образом, при коротком конвейере на каждой ступени процессор способен выполнять большее количество работы, однако при прохождении команды через каждую ступень конвейера требуется больше времени, что ограничивает повышение тактовой частоты процессора.

### **1.3 Характеристики и классификация процессоров и микропроцессоров**

Поскольку процессор является основным устройством ЭВМ и именно в нем выполняются все вычисления и обработка информации, то его основные характеристики определяют эффективность использования ЭВМ в целом. К важнейшим характеристикам процессора, определяющим его вычислительные свойства, относятся: разрядность; емкость адресуемой памяти; длина конвейера; назначение (универсальный или специализированный); число внутренних регистров и т.д..

Эти же характеристики определяют и вычислительные свойства микропроцессора (МП). Но для оценки области использования и особенностей разработки вычислительной техники на основе МП важными являются также характеристики микропроцессора как интегральной схемы. Основными из них являются: быстродействие; потребляемая мощность; масса и габаритные размеры, число источников питания; надежность; эксплуатационная стойкость; стоимость.

Классификация МП по наиболее существенным из перечисленных характеристик служит основой для выбора эффективной области применения того или иного типа МП.

*По назначению* МП подразделяют на универсальные и специализированные.

К универсальным относят МП, имеющие широкое применение в различных областях при выполнении самых разных задач. В персональных компьютерах используются именно универсальные МП.

Специализированные МП предназначены для конкретных применений, их характеристики наиболее соответствуют определенному кругу задач. Например, в ранних моделях компьютеров применялись в основном универсальные МП (модели фирмы Intel 8088, 80286, 80386), в которых не была предусмотрена специальная команда для обработки чисел с плавающей запятой. При необходимости работы с такими числами МП выполнял каждую операцию очень медленно – за несколько десятков тактов. Поэтому на материнской плате было предусмотрено место для установки

дополнительного специализированного МП, так называемого математического сопроцессора (модели фирмы Intel 8087, 80287, 80387).

Наличие дополнительного специализированного МП позволило уменьшить время выполнения некоторых операций (например, извлечение корня или вычисление тригонометрических функций) в десятки и сотни раз. Однако для большого числа пользователей, которым подобные вычисления не требуются, вполне достаточно только основного МП.

*По разрядности* МП подразделяют на МП с фиксированной и изменяемой разрядностью слова (модульные). Постоянное совершенствование микроэлектронных технологий позволяет непрерывно увеличивать разрядность МП. В настоящее время могут быть использованы 8-, 16-, 32-, 64-разрядные МП.

*Число внутренних регистров* служит одним из показателей вычислительных возможностей МП. Этот показатель также непрерывно возрастает: 2 — в самых простых МП, 8 и 16 — в достаточно распространенных, 64 и более — в МП типа Pentium и других новых моделях. Число регистров МП фактически характеризует объем сверхоперативной памяти МП с малым временем обращения.

Современные МП, как уже отмечалось, имеют *кэш-память* (или кэш) 1-го и 2-го уровней. Кэш 1-го уровня — это память с минимальным временем обращения. Его объем невелик (например, 16 Кбайт), тогда как объем кэш 2-го уровня достигает нескольких мегабайт.

*Быстродействие* МП характеризуется тактовой частотой, которая в новейших моделях составляет тысячи мегагерц.

*Производительность* МП является его интегральной характеристикой, которая зависит от тактовой частоты работы процессора, его разрядности, а также от особенностей архитектуры (наличие кэш-памяти и др.).

Производительность МП нельзя вычислить, она определяется в процессе тестирования по скорости выполнения МП определенных операций в какой-либо программной среде.

*По способу управления* МП подразделяются на микро- и макропрограммируемые. Микропрограммное управление позволяет пользователю установить свой собственный набор команд, который будет наилучшим образом соответствовать решению конкретных задач.

Обычно в микропроцессорных секциях с наращиваемой разрядностью применяется именно такой способ управления. Макропрограммное управление использует набор неизменных команд, определяемых схемой МП, поэтому такое управление называют также жестким аппаратным.

*Число необходимых источников питания* определяет сложность монтажа вычислительного устройства с МП и влияет на габаритные размеры, надежность и стоимость этого устройства. Обычно требуются два-три источника питания, но при некоторых технологиях изготовления удается обойтись одним.

### **1.3 Классы процессоров**

В зависимости от набора и порядка выполнения команд процессоры подразделяются на четыре класса, отражающих также хронологию развития ЭВМ.

*CISC (complex instruction set computer)* — классическая архитектура процессоров, которая начала свое развитие в 1940-х гг. с появлением первых компьютеров и в которой ЦП использует микропрограммы для выполнения большого набора разноформатных команд с использованием многочисленных способов адресации, для чего требуется наличие сложных электронных цепей для декодирования и исполнения. В течение длительного периода производители компьютеров разрабатывали и воплощали в изделиях все более сложные и полные системы команд.

Типичным примером CISC являются процессоры Intel x86 (в частности, семейство Pentium). Они выполняют более 200 команд разной степени сложности, которые имеют размер от 1 до 15 байт, и обеспечивают более 10 различных способов адресации. Такое многообразие выполняемых команд и способов адресации позволяет программисту реализовать наиболее эффективные алгоритмы решения различных задач. Однако при этом существенно усложняется структура процессора, особенно его устройства управления, что приводит к увеличению размеров и стоимости кристалла, снижению производительности.

В то же время анализ работы процессоров показал, что в течение примерно 80 % времени выполняется лишь 20 % общего набора команд. Поэтому была поставлена задача оптимизации

выполнения небольшого по числу, но часто используемых команд. В середине 70-х это привело многих производителей компьютеров к пересмотру своих позиций и к разработке ЦП с ограниченным набором команд.

*RISC (Reduced Instruction Set Computer)* — архитектура отличается использованием ограниченного набора команд фиксированного формата.

Современные RISC-процессоры обычно реализуют около 100 команд, имеющих фиксированный формат длиной 4 байта. Также значительно сокращается число используемых способов адресации. Обычно в RISC-процессорах для сокращения количества обращений к памяти RISC-процессоры имеют увеличенный объем внутренних регистровых запоминающих устройств – от 32 до нескольких сотен регистров (в CISC-процессорах число регистров общего назначения обычно составляет 8–16). В результате процессор на 20–30% реже обращается к оперативной памяти, что также повышает скорость обработки данных. Упростилась топология процессора, сократились сроки ее разработки, она стала дешевле.

Обращение к памяти в RISC-процессорах используется только в операциях загрузки данных в РЗУ или пересылки результатов из РЗУ в память. При этом используется небольшое число наиболее простых способов адресации. В результате существенно упрощается структура процессора, сокращаются его размеры и стоимость, значительно повышается производительность. Начиная с процессора Pentium, корпорация Intel начала внедрять элементы RISC-технологий в свои изделия.

В то время, как в процессоре CISC для выполнения одной команды необходимо в большинстве случаев десять тактов и более, процессоры RISC близки к тому, чтобы выполнять по одной команде в каждом такте. Следует также иметь в виду, что благодаря своей простоте процессоры RISC не патентуются. Это также способствует их быстрой разработке и широкому производству.

**Процессор MISC** работает с минимальным набором длинных команд и характеризуется небольшим набором чаще всего встречающихся команд. Вместе с этим, принцип команд VLIW обеспечивает выполнение группы команд за один цикл работы процессора. Порядок выполнения команд распределяется таким образом, чтобы в максимальной степени загрузить маршруты, по которым проходят потоки данных. Таким образом, архитектура MISC объединила вместе суперскалярную (многопоточную) и VLIW концепции. Компоненты процессора просты и работают с высокими скоростями.

*VLIW (Very Large Instruction Word)* — архитектура, которая появилась относительно недавно (в 1990-х гг.). Ее особенностью является использование очень длинных команд (до 128 бит и более), отдельные поля которых содержат коды, обеспечивающие выполнение различных операций.

Специальный компилятор планирования перед выполнением прикладной программы проводит ее анализ и по множеству ветвей последовательности операций определяет группу команд, которые могут выполняться параллельно. Каждая такая группа образует одну сверхдлинную команду. Это позволяет решать две важные задачи. Во-первых, в течение одного такта выполнять группу коротких («обычных») команд, а во-вторых — упростить структуру процессора. Этим технология VLIW отличается от суперскалярности (здесь отбор групп одновременно выполняемых команд происходит непосредственно в ходе выполнения прикладной программы, а не заранее, из-за этого усложняется структура процессора и замедляется скорость его работы).

## **1.4 Технологии повышения производительности процессоров и эффективности ЭВМ**

### **Конвейерная обработка команд**

Как уже говорилось выше, обработка команды, или цикл процессора может быть разделена на несколько основных этапов (микрокоманд), которых как минимум пять (выборка, декодирование, чтение исходных данных, выполнение, запись результата).

Каждая операция требует для своего выполнения времени, равного такту генератора процессора (tick of the internal clock). Отметим, что к длинным операциям (плавающая точка) это не имеет отношения. Все этапы команды задействуются только один раз и всегда в одном и том же порядке – одна за другой. Это, в частности, означает, что если логическая схема первой микрокоманды выполнила свою работу и передала результаты второй, то для выполнения текущей команды она больше не понадобится, и, следовательно, может приступить к выполнению следующей команды.

Такая технология обработки команд носит название конвейерной (pipeline), обработки. Каждая часть устройства называется ступенью (стадией) конвейера, а общее число ступеней – длиной линии конвейера.

**Конвейеризация** осуществляет многопоточную параллельную обработку команд, так что в каждый момент одна из команд считывается, другая декодируется и т. д., и всего в обработке одновременно находится пять команд. Таким образом, на выходе конвейера на каждом такте процессора появляется результат обработки одной команды (одна команда в один такт).

Приведенный пример процессора (5 микроопераций) является гипотетическим – в реальных ЦП конвейер обработки команд сложнее и включает большее количество ступеней. Причина увеличения длины конвейера заключается в том, что многие команды являются довольно сложными и не могут быть выполнены за один такт процессора, особенно при высоких тактовых частотах. Поэтому каждая из упомянутых пяти стадий обработки команд в свою очередь может состоять из нескольких ступеней конвейера.

С ростом числа линий конвейера и увеличением числа ступеней на линии увеличивается пропускная способность процессора при неизменной тактовой частоте. Наоборот, чем больше ступеней насчитывается в конвейере, тем меньшая работа выполняется за такт и тем выше можно поднимать частоту процессора.

**Суперскаляризация.** Процессоры с несколькими линиями конвейера получили название суперскалярных. Pentium — первый суперскалярный процессор Intel. Здесь две линии, что позволяет ему при одинаковых частотах быть вдвое производительней i80486, выполняя сразу две инструкции за такт.

Во многих вычислительных системах, наряду с конвейером команд, используются конвейеры данных. Сочетание этих двух конвейеров дает возможность достичь очень высокой производительности на определенных классах задач, особенно если используется несколько различных конвейерных процессоров, способных работать одновременно и независимо друг от друга.

### **Операции над вещественными числами (с плавающей запятой)**

**Сопроцессоры.** Для расширения вычислительных возможностей центрального процессора — выполнения арифметических операций, вычисления основных математических функции (тригонометрических, показательных, логарифмических) и т. д. — в состав ЭВМ добавляется математический сопроцессор. Применение сопроцессора повышает производительность вычислений в сотни раз. В разных поколениях процессоров он назывался по-разному — FPU (Floating Point Unit — блок чисел/операций с плавающей точкой — БПЗ) или NPX (Numeric Processor extension — числовое расширение процессора).

Для процессоров 386 и ниже сопроцессор был отдельной микросхемой, подключаемой к локальной нише основного процессора. В любом случае сопроцессор исполняет только свои специфические команды, а всю работу по декодированию инструкций и доставке данных осуществляет ЦП.

**Блоки операций с плавающей запятой.** С программной точки зрения сопроцессор и процессор выглядят как единое целое. В современных (486+) процессорах БПЗ располагается на одном кристалле с центральным процессором.

### **Увеличение разрядности систем**

В «романтические» 1980-е годы соответствие между типом ЭВМ и ее разрядностью имело простейший вид:

- микроЭВМ — 8 разрядов;
- миниЭВМ — 16 разрядов;
- большие ЭВМ — 32 разряда;
- сверхбольшие (супер) ЭВМ — 64 разряда.

В процессе развития микропроцессоров Intel рубежи в 16 и 32 разряда (1А-32) были преодолены довольно быстро, а в районе 2004 г. произошел переход и на 64-разрядные архитектуры в процессорах Intel и AMD.

Преимущества 64-битной архитектуры микропроцессоров главным образом относятся к памяти. Если взять два идентичных микропроцессора, и один из них будет 32-битным, а другой — 64-битным, то последний сможет адресовать намного больший объем памяти, чем 32-битный ( $2^{64}$  против  $2^{32}$ ). Известны следующие архитектуры на 64 разряда (64-bit architecture).

IA-64. Спецификация «IA-64» означает «Архитектура Intel, 64 бита», но связь с IA-32 — только по названию. Архитектура IA-64 не совместима непосредственно с набором команд IA-32. Здесь появляется полностью отличный набор команд, а также используются принципы VLIW вместо выполнения вне естественного порядка. IA-64 — архитектура, используемая линией процессоров Itanium.

AMD64. Набор команд AMD64, первоначально названный x86-64, в значительной степени построен на основе IA-32 и таким образом обеспечивает наследственность семейства x86. При расширении набора команд AMD воспользовался возможностью, чтобы очистить часть его от ряда «устаревших» команд — наследия «16-разрядных времен».

EM64T (Extended Memory 64-bit Technology, или Intel 64) — набор команд, (ранее известный как Yamhill), объявленный Intel в феврале 2004 г., в подражание AMD64. EM64T в целом совместим с кодами, написанными для AMD64, хотя и имеет ряд недостатков сравнительно с AMD64.

Поскольку AMD64 и EM64T почти не различаются, для ссылки на них используются нейтральные названия — x86-64, x86\_64 (Linux и Apple's Mac OS X), x64 (Microsoft и Sun Microsystems).

### **Векторная обработка (SIMD-команды)**

*SIMD* — поток данных, обрабатываемых одной командой. В последовательных расширениях системы команд x86, выполненных Intel и AMD, все более полно используются принципы обработки одной командой вектора (потока) данных.

*MMX* (MultiMedia extension) — архитектура системы команд, непосредственно предназначенных для задач мультимедиа, связи и графических приложений, которые часто используют сложные алгоритмы, исполняющие одинаковые операции на большом количестве типов данных (байты, слова и двойные слова). При этом было достигнуто общее повышение производительности на 10—20 %, а в программах обработки мультимедиа — до 60 %.

*Архитектура 3DNow!* впервые реализована в процессорах AMD K6-2 (май 1998 г.). Технология 3DNow! включает 21 дополнительную команду, новые типы данных для поддержки высокопроизводительной обработки 3D-графики и звука.

*SSE* (или SIMD-FP) — система команд Streaming SIMD Extensions — SIMD-расширение, предложенное Intel в 1999 г. в Pentium III (ядро Katmai), отсюда вариант названия — KNI (Katmai New Instructions). Это 70 новых команд, в том числе:

- для повышения эффективности операций с плавающей запятой
- дополнение ранее введенных команд MMX;
- повышение производительности кэш-памяти L1 при работе с мультимедийными данными.

*SSE2* — введенный с Pentium IV набор команд является существенным развитием SSE, оперирует с теми же самыми регистрами и обратно совместим с SSE процессора Pentium III. SSE2 представляет собой симбиоз MMX и SSE и позволяет работать с любыми типами данных, вмещающимися в 128-битовые регистры.

*SSE3* — набор команд, также известный как Prescott New Instructions (PNI), является третьей версией команд SSE для IA-32. Intel использует SSE3 с начала 2004 г. в ЦП Pentium IV Prescott. В апреле 2005 г. AMD также включает SSE3 в ЦП Athlon 64. SSE3 содержит 13 дополнительных по отношению к SSE2 команд.

### **Динамическое исполнение (*dynamic execution technology*)**

Динамическое исполнение — технология обработки данных процессором, обеспечивающая более эффективную работу процессора за счет манипулирования данными, а не просто линейного исполнения списка инструкций.

**Предсказание ветвлений.** С большой точностью (более 90 %) процессор предсказывает, в какой области памяти можно найти следующие инструкции. Это оказывается возможным, поскольку в процессе исполнения инструкции процессор просматривает программу на несколько шагов вперед.

Это обеспечивает значительное повышение производительности. Например, программный цикл, состоящий из пересылки, сравнения, сложения и перехода в 80486 DX, выполняется за шесть тактов синхронизации, а в — Pentium за два (команды пересылки и сложения, а также сравнения и перехода сочетаются и предсказывается переход).

**Внеочередное выполнение (*выполнение вне естественного порядка — out-of-order execution*).** Процессор анализирует поток команд и составляет график исполнения инструкций в

оптимальной последовательности, независимо от порядка их следования в тексте программы, просматривая декодированные инструкции и определяя, готовы ли они к непосредственному исполнению или зависят от результата других инструкций. Далее процессор определяет оптимальную последовательность выполнения и исполняет инструкции наиболее эффективным образом.

**Выполнение по предположению (спекулятивное — *speculative*)** — процессор выполняет инструкции (до пяти инструкций одновременно) по мере их поступления в оптимизированной последовательности (спекулятивно). Поскольку выполнение инструкций происходит на основе предсказания ветвлений, результаты сохраняются как предположительные («спекулятивные»). На конечном этапе порядок инструкций восстанавливается.

**Предикация.** Обычный компилятор транслирует оператор ветвления (например, IF-THEN-ELSE) в блоки машинного кода, расположенные последовательно в потоке. Обычный процессор, в зависимости от исхода условия, исполняет один из этих базовых блоков, пропуская все другие. Более развитые процессоры пытаются прогнозировать исход операции и предварительно выполняют предсказанный блок. При этом в случае ошибки много тактов тратится впустую. Сами блоки зачастую весьма малы — две или три команды, — а ветвления встречаются в коде в среднем каждые шесть команд. Такая структура кода делает крайне сложным его параллельное выполнение.

При использовании предикации компилятор, обнаружив оператор ветвления в исходной программе, анализирует все возможные ветви (блоки) и помечает их метками или *предикатами* (*predicate*). После этого он определяет, какие из них могут быть выполнены параллельно (из соседних, независимых ветвей).

В процессе выполнения программы ЦП выбирает команды, которые взаимно независимы и распределяет их на параллельную обработку. Если ЦП обнаруживает оператор ветвления, он не пытается предсказать переход, а начинает выполнять все возможные ветви программы.

Таким образом, могут быть обработаны все ветви программы, но без записи полученного результата. В определенный момент процессор, наконец «узнает» о реальном исходе условного оператора, записывает в память результат «правильной ветви» и отменяет остальные результаты.

В то же время, если компилятор не «отметил» ветвление, процессор действует как обычно — пытается предсказать путь ветвления и т. д. Испытания показали, что описанная технология позволяет устранить более половины ветвлений в типичной программе, и, следовательно, уменьшить более чем в 2 раза число возможных ошибок в предсказаниях.

**Опережающее чтение** (предварительная загрузка данных, чтение по предположению) разделяет загрузку данных в регистры и их реальное использование, избегая ситуации, когда процессору приходится ожидать прихода данных, чтобы начать их обработку.

Прежде всего, компилятор анализирует программу, определяя команды, которые требуют приема данных из оперативной памяти. Там, где это возможно, он вставляет команды опережающего чтения и парную команду контроля опережающего чтения (*speculative check*). В то же время компилятор переставляет команды таким образом, чтобы ЦП мог их обрабатывать параллельно.

В процессе работы ЦП встречает команду опережающего чтения и пытается выбрать данные из памяти. Может оказаться, что они еще не готовы (результат работы блока команд, который еще не выполнен). Обычный процессор в этой ситуации выдает сообщение об ошибке, однако система откладывает «сигнал тревоги» до момента прихода процесса в точку «команда проверки опережающего чтения». Если к этому моменту все предшествующие подпроцессы завершены и данные считаны, то обработка продолжается, в противном случае вырабатывается сигнал прерывания.

Возможность располагать команду предварительной загрузки до ветвления очень существенна, так как позволяет загружать данные задолго до момента использования (напомним, что в среднем каждая шестая команда является командой ветвления).

### **Технология Hyper-Threading (HT)**

Здесь реализуется разделение времени на аппаратном уровне, разбивая физический процессор на два логических процессора, каждый из которых использует ресурсы чипа — ядро, кэш-память, шины, исполнительное устройство. Благодаря HT многопроцессная операционная система использует один процессор как два, и выдает одновременно два потока команд. Смысл технологии заключается в том, что в большинстве случаев исполнительные устройства процессора далеки от полной загрузки. От передачи на выполнение вдвое большего потока команд повышается загрузка исполнительных устройств.

Специалисты Intel оценивают повышение эффективности в 30 % ИТ-процессоров при использовании многопрограммных ОС и обычных прикладных программ.

### **Многоядерные процессоры**

Многоядерная архитектура предполагает размещение двух или более основных вычислительных агрегатов в пределах единственного процессора. Этот многоядерный процессор имеет единственный интерфейс с системной платой, но операционные системы «видят» каждое из его ядер как дискретный логический процессор со всеми связанными ресурсами. Это отличает их от технологии Hyper-Threading (где отдельные процессы выполняются единственным ядром) и существующие ресурсы используются более эффективно.

Разделяя вычислительную нагрузку, выполняемую единственным ядром в традиционных процессорах между многими ядрами, многоядерный процессор может выполнить большую работу в пределах отдельного цикла ЭВМ. Чтобы реализовать это увеличение эффективности, соответствующее программное обеспечение должно поддерживать это распараллеливание. Эти функциональные возможности называют «параллелизмом уровня подпроцесса (нити)» или «threading». Приложения и операционные системы, которые поддерживают это, упоминаются как мульти-подпро-цессные или «multi-threaded».

### **Другие технологии**

**Технологии «невыполнимых битов»** (No-eXecute bit). Бит «NX» (63-й бит адреса) позволяет операционной системе определить, какие страницы адреса могут содержать исполняемые коды, а какие – нет. Попытка обратиться к NX-адресу как к исполняемой программе вызывает событие «нарушение защиты памяти», подобное попытке обратиться к памяти «только для чтения» или к области размещения ОС. Этим может быть запрещено выполнение программного кода, находящегося в некоторых страницах памяти, таким образом предотвращая вирусные или хакерские атаки. Обозначение «NX-bit» используется AMD, Intel использует выражение «XD-bit» (eXecute Disable bit).

### **Технологии энергосбережения**

*OnNow PC* – способ управления энергопотреблением системы, который заключается в значительном уменьшении потребления электрической энергии, но так, чтобы система в любой момент времени была готова к работе без перезагрузки ОС (например, как готов телевизор, включаемый с помощью удаленного пульта). Система при включении остается способной реагировать на внешние события: нажатие кнопки пользователем, сигнал из сети. Это обеспечивается тем, что небольшая часть системы остается постоянно включенной. Технология OnNow PC требует выполнения следующих условий:

- операционная система берет на себя управление энергопотреблением;
- все устройства, входящие в систему, должны допускать возможность эффективного регулирования потребления ими электрической энергии;
- должен быть предусмотрен ряд определяемых операционной системой последовательных энергетических состояний, переходящих одно в другое.

**Интеллектуальное управление электропитанием** (Intel Intelligent Power Capability) – уменьшение потребления энергии путем включения именно тех логических блоков, которые требуются в данный момент.

*Enhanced Intel Speed Step (EIST)* – идентичен механизму, осуществленному в процессорах Intel мобильных ПК который позволяет процессору уменьшать его тактовую частоту, когда не требуется высокая загрузка, таким образом значительно сокращая нагрев центрального процессора и потребление мощности.

## **Контрольные вопросы**

1. Каково назначение процессора в ЭВМ?
2. Что такое микропроцессор?
3. Какими причинами обусловлено снижение стоимости микропроцессоров, несмотря на необходимость использования дорогостоящего оборудования при производстве?
4. В чем разница между понятиями «архитектура» и «структура» микропроцессора?
5. Что означает термин «компьютерное слово»?
6. Разъясните термин «конвейер обработки команд».
7. Перечислите основные характеристики микропроцессора.
8. Разъяснить особенности микропроцессоров CISC и RISC.
9. Разъяснить каким образом конвейеризация и суперскаляризация влияют на повышение производительности микропроцессоров.
10. Разъяснить назначение сопроцессора. Какие конструктивные отличия в исполнении сопроцессоров у процессоров до и после 386 серии?
11. Разъяснить отличия архитектур IA-32, IA-64, AMD-64 и EM64T.
12. Разъяснить назначение системы команд MMX, 3DNow!, SSE, SSE2, SSE3, их сходства и отличия.
13. Как называется архитектура процессора с использованием ограниченного набора команд фиксированного формата?
14. Какая из перечисленных архитектур используется в современных процессорах Intel: CISC, RISC, MISC, VLIW, CISC с использованием RISC, RISC с использованием CISC?
15. Конвейер обработки команд процессора Pentium содержит 5 ступеней. Конвейер современного процессора Intel с архитектурой NetBurst содержит 20 ступеней. В чем причина увеличения длины конвейера и какие преимущества это дает?

## **Оформление отчета**

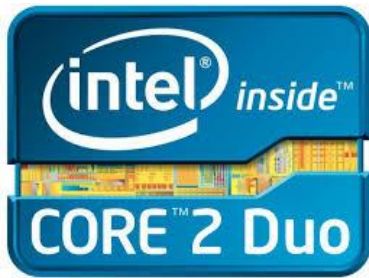
Оформление отчета производится по правилам оформления курсовых проектов:

- использование программ Microsoft Word или Open Office;
- поля для последующей вставки рамки с основной надписью: слева 3 см, снизу 3 см, справа 1,5 см, сверху 1,5 см;
- шрифт Arial, размер 12 пунктов, курсив;
- абзацный отступ (красная строка) 1 см;
- межстрочный интервал - множитель 1,2;
- рисунки в тексте (не перед текстом) без обтекания с выравниванием по центру, подрисовочная надпись шрифтом Arial размером 10 пунктов.

## **Содержание отчета:**

1. Ответы на контрольные вопросы.





## 2 Микроархитектуры процессоров Intel

Микроархитектура (логическая структура) микропроцессора, т. е. конфигурация составляющих микропроцессор логических схем и связей между ними, определяется функциональным назначением. Одни и те же функции можно выполнить в микропроцессорах со структурой, отличающейся набором, количеством и порядком работы логических блоков.

### 2.1 Первые микропроцессоры

Рассмотрим основные характеристики первых микропроцессоров, ассоциированных с первыми ПК.

**МП Intel 8080** был представлен 1 апреля 1974 г. На кристалле было размещено 6 тыс. транзисторов. Тактовая частота процессора была доведена до 2 МГц. Объем памяти, адресуемой процессором, – 64 Кбайт. За счет использования 40-выводного корпуса удалось разделить шину адреса (ША) и шину данных (ШД), общее число микросхем, требовавшихся для построения системы в минимальной конфигурации, сократилось до 6.

В i8080 появился механизм прямого доступа в память (ПДП, DMA). ПДП открыл возможность для применения в микроЭВМ таких сложных устройств, как накопителей на магнитных дисках и лентах, дисплеев на ЭЛТ, которые превратили микроЭВМ в полноценную вычислительную систему.

**Процессор Z80**, разработка фирмы Zilog, помимо способности исполнять программы, написанные для i8080, обладал расширенной системой команд и одного номинала питания.

**Микропроцессор MC6800 Motorola** также имел ряд существенных особенностей. Прежде всего, кристалл MC6800 требовал для работы одного номинала питания, а система команд оказалась весьма прозрачной для программиста.

### 2.2 Архитектуры процессоров Intel

#### 8086: первый процессор для ПК

8086 стал первым процессором x86 - Intel к тому времени уже выпустила модели 4004, 8008, 8080 и 8085. Этот 16-битный процессор мог работать с 1 Мбайт памяти по внешней 20-битной адресной шине. Тактовая частота, выбранная IBM (4,77 МГц) была довольно низкой, и к концу своей карьеры процессор работал на 10 МГц. Первые ПК использовали производную процессора 8088, которая имела всего 8-битную внешнюю шину данных.



- **Архитектура: 16 битов**
- **Шина данных: 16 битов**
- **Шина адреса: 20 битов**
- **Макс. объем памяти: 1 Мбайт**
- **Кэш L1: Нет**
- **Кэш L2: Нет**
- **Тактовая частота: 4,77-10 МГц**
- **FSB: Равная частота CPU**
- **FPU: 8087**
- **SIMD: Нет**
- **Техпроцесс: 3 000 нм**
- **Число транзисторов: 29 000**
- **Энергопотребление: Н/Д**
- **Напряжение: 5 В**
- **Площадь кристалла: 16 мм<sup>2</sup>**
- **Сокет: 40-контактный**

## **80286: 16 Мбайт памяти, но всё ещё 16 битов**

Выпущенный в 1982 году, процессор 80286 был в 3,6 раза быстрее 8086 на той же тактовой частоте. Он мог работать с памятью объёмом до 16 Мбайт, но 286 всё ещё оставался 16-битным процессором. Он стал первым процессором x86, оснащённым диспетчером памяти (memory management unit, MMU), который позволял работать с виртуальной памятью. Подобно 8086, процессор не содержал блока работы с плавающей запятой (floating-point unit, FPU), но мог использовать чип-сопроцессор x87 (80287).



- Дата выпуска: 1982
- Архитектура: **16 битов**
- Шина данных: **16 битов**
- Шина адреса: **24 бита**
- Макс. объём памяти: **16 Мбайт**
- Кэш L1: **Нет**
- Кэш L2: **Нет**
- Тактовая частота: **6-12 МГц**
- FSB: **Равная частоте CPU**
- FPU: 80287
- SIMD: **Нет**
- Техпроцесс: **1500 нм**
- Число транзисторов: **134 000**
- Энергопотребление: **Н/Д**
- Напряжение: **5 В**
- Площадь кристалла: **49 мм<sup>2</sup>**
- □ Сокет: **68-контактный**

Intel выпускала 80286 на максимальной тактовой частоте 12,5 МГц, хотя конкурентам удалось добиться 25 МГц.

## **2.3 Архитектура IA-32**

Учитывая темпы развития архитектур микропроцессоров, изучение их особенностей можно начинать с микропроцессоров 3-го поколения.

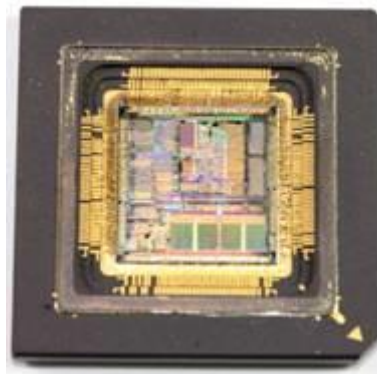
IA-32 (иногда называемая x86-32) является архитектурой 32-битовой системы команд семейства микропроцессоров Intel (предыдущая архитектура была 16-битовой). Она появилась в 1985г. с третьим поколением Intel – 80386SX.

### **386: 32-битный и с кэш-памятью**

Intel 80386 стал первым процессором x86 с 32-битной архитектурой. Вышло несколько версий этого процессора. Две наиболее известные: 386 SX (Single-word eXternal), который использовал 16-битную шину данных, и 386 DX (Double-word eXternal) с 32-битной шиной данных.



- Кодовое название: *P3*
- Дата выпуска: *1985*
- Архитектура: *32 бита*
- Шина данных: *32 бита*
- Шина адреса: *32 бита*
- Макс. объём памяти: *4096 Мбайт*
- Кэш L1: *0 кбайт*
- Кэш L2: *Нет*
- Тактовая частота: *16-33 МГц*



- FSB: *Равная частоте CPU*
- FPU: *80387*
- SIMD: *Нет*
- Техпроцесс: *1500-1000 нм*
- Число транзисторов: *275 000*
- Энергопотребление: *2 Вт @ 33 МГц*
- Напряжение: *5 В*
- Площадь кристалла: *42 мм² @ 1 мкм*
- Сокет: *132 контакта*

Можно отметить ещё две версии: SL, первый процессор x86 с поддержкой кэша (внешнего) и 386EX, который использовался в космической программе (например, телескоп "Хаббл" использует этот процессор).

#### **486: FPU и множители**

Процессор 486 для многих стал знаковым, поскольку с него началось знакомство с компьютером целого поколения. На самом деле, знаменитый 486 DX2/66 долгое время считался минимальной конфигурацией для геймеров. Этот процессор, выпущенный в 1989 году, обладал рядом новых интересных функций, подобно встроенному на кристалл сопроцессору FPU, кэшу данных и впервые представил множитель. Сопроцессор x87 был встроен в линейку 486 DX (не SX). В процессор был интегрирован кэш первого уровня объёмом 8 кбайт (сначала со сквозной записью/write-through, затем с обратной записью/write-back с чуть более высокой производительностью). Существовала возможность добавления кэша L2 на материнскую плату (работал на частоте шины).



- Кодовое название: *P4, P24, P24C*
- Дата выпуска: *1989*
- Архитектура: *32 бита*
- Шина данных: *32 бита*
- Шина адреса: *32 бита*
- Макс. объём памяти: *4096 Мбайт*
- Кэш L1: *8 кбайт*
- Кэш L2: *На материнской плате (на частоте FSB)*
- Тактовая частота: *16-100 МГц*
- FSB: *16-50 МГц*
- FPU: *На кристалле*
- SIMD: *Нет*
- Техпроцесс: *1000-800 нм*
- Число транзисторов: *1 185 000*
- Энергопотребление: *Н/Д*
- Напряжение: *5 В - 3,3 В*
- Площадь кристалла: *81 - 67 мм²*
- Сокет: *168 контактов*

Второе поколение 486 процессоров обзавелось множителем CPU, поскольку процессор работал быстрее, чем FSB, появились версии DX2 (множитель 2x) и DX4 (множитель 3x). У DX4 было 16 кбайт кэша и больше транзисторов - 1,6 млн. Этот процессор, изготавливаемый по 600-нм техпроцессу с

площадь кристалла 76 мм<sup>2</sup>, потреблял меньше энергии, чем оригинальный 486 (при напряжении 3,3 В).

## 2.4 Микроархитектура P5

*Intel Pentium (MMX)*



Pentium, представленный в 1993 году, был интересен по многим причинам. Он стал первым процессором x86, с которым было решено отказаться от традиционных модельных номеров в пользу звучного названия, поскольку Intel не могла создать торговую марку только на одних числах. Кроме того, процессор прославился своей ошибкой. На Pentium первого поколения некоторые операции деления приводили к выдаче неверного результата. Intel заменила процессор, но ущерб компании был нанесён немалый. Ошибка, которая проявляла себя очень редко, вызвала настоящую шумиху в ИТ-прессе.

Pentium продавался в трёх разных линейках, первая была без множителя CPU, вторая - с множителем (включая знаменитый Pentium 166), а последняя обзавелась набором инструкций SIMD для x86 под названием MMX. У Pentium MMX был увеличен размер кэша L1, а также сделаны другие мелкие улучшения. Процессор Pentium стал первым x86 от Intel, способным выполнять две инструкции параллельно. У этих процессоров кэш L2 располагался на материнской плате (он работал на частоте FSB).

Первый Pentium имел внутреннее кодовое наименование P5, использовал конвейеризацию (суперскаляризацию) и производился с использованием процесса 0,8 мкм. Затем появились ЦП P54, производившиеся по технологии 0,6 мкм, и имевшие внутреннюю тактовую частоту, отличную от частоты первичной системной шины (FSB) (оказалось намного более трудным увеличить частоту шины, чем процессора). В дальнейшем вышли ЦП P54C, где использовался технологический процесс 0,35 мкм — чистый процесс CMOS, в отличие от «биполярного процесса» CMOS, который применялся в более ранних Pentium.

<b>Кодовое название</b>	<i>P5, P54</i>	<i>P55 (Pentium MMX)</i>
Архитектура	32 бита	32 бита
Шина данных	64 бита	64 бита
Шина адреса	32 бита	32 бита
Макс. объём памяти	4096 Мбайт	4096 Мбайт
Кэш L1	8 + 8 кбайт	16 + 16 кбайт
Кэш L2	Материнская плата (на частоте FSB)	Материнская плата (на частоте FSB)
Тактовая частота	60-200 МГц	133-300 МГц
FSB	50-66 МГц	60-66 МГц
SIMD	Нет	MMX
Техпроцесс	800-600-350 нм	350 нм
Энергопотребление	8-16 Вт	4-17 Вт
Напряжение	5 - 3,3 В	2,8 В
Сокет	Socket 4, 5 or 7	Socket 7

Основные архитектурные отличия, которые привели к существенному повышению эффективности Pentium по сравнению с ЦП 486, состояли в следующем:

- суперскалярная архитектура — Pentium имел два конвейера: первый («U-конвейер») мог обрабатывать любые команды, в то время как второй («V-конвейер») — только простые команды. Использование более чем одного конвейера характерно для RISC-процессоров, и это стало началом применения Intel RISC-методов на семействе процессоров Pentium;

- шина данных на 64 бита — каждое обращение к памяти позволяло получать вдвое большее количество информации, чем это было в предыдущих чипах.

Следующий процессор P55C Pentium MMX базировался на ядре P5 и процессе изготовления 0,35 мкм. Здесь также был удвоен размер до 32 Кбайт, а также расширен набор команд, чтобы оптимизировать обработку мультимедиа-данных.

## 2.5 Микроархитектура P6

P6 — шестое поколение x86 архитектуры процессора Intel, первоначально осуществленной в дизайне Pentium Pro, представленного в 1995 г. в качестве преемника исходного Pentium P5. В нем были внедрены несколько архитектурных особенностей, которые никогда ранее не встречались в процессорах ПК:

- суперконвейерная обработка — 14 стадий (Pentium имел пять стадий);
- шина адреса на 36 бит, поддерживающая более 4 Гбайт памяти;
- спекулятивное выполнение и выполнение команд в измененном порядке;

**Pentium Pro: первый, способный работать с памятью объемом больше 4 Гбайт**



Pentium Pro, выпущенный в 1995 году, стал первым процессором x86, способным работать с объемом памяти более 4 Гбайт благодаря расширению Physical Address Extension (PAE), то есть переходу на 36-битное адресное пространство, позволявшее адресовать 64 Гбайт ОЗУ. Что интересно, этот процессор оказался первым с архитектурой P6 (в принципе, в какой-то мере архитектура Core 2 наследована от неё) и также стал первым CPU x86, который содержал кэш L2 на процессоре, а не на материнской плате. По сути, кэш-память от 256 кбайт до 1 Мбайт располагалась рядом с CPU, в той же упаковке, но не на одном кристалле, и работала на той же частоте, что и CPU.

У процессора были некоторые проблемы с производительностью. Он прекрасно работал с 32-битными приложениями, но оказался намного медленнее с программным обеспечением, которое было написано в 16-битном коде (как некоторые части Windows 95). Причина была простая: доступ к 16-битным регистрам вызывал проблемы с управлением 32-битными регистрами, что отменяло преимущества внеочередной архитектуры Pentium Pro.

Площадь кристалла с кэшем составляла 202 мм<sup>2</sup> (256 кбайт на 500 нм), 242 мм<sup>2</sup> (512 кбайт на 350 нм) или 484 мм<sup>2</sup> (1 Мбайт на 350 нм). Число транзисторов в кэше составляло 15,5 млн. (256 кбайт), 31 млн. (512 кбайт) или 62 млн. (1 Мбайт).

<b>Кодовое название</b>	<i>P6</i>
<i>Шина данных</i>	<i>64 бита</i>
<i>Шина адреса</i>	<i>36 битов</i>
<i>Макс. объем памяти</i>	<i>64 Гбайт</i>
<i>Кэш L1</i>	<i>8 + 8 кбайт</i>
<i>Кэш L2</i>	<i>Внешний, 256-1024 кбайт (на частоте CPU)</i>
<i>Тактовая частота</i>	<i>150-200 МГц</i>
<i>FSB</i>	<i>60-66 МГц</i>
<i>SIMD</i>	<i>Н/Д</i>
<i>Техпроцесс</i>	<i>600-350 нм</i>
<i>Энергопотребление</i>	<i>29-47 Вт</i>
<i>Напряжение</i>	<i>3,3 В</i>
<i>Сокет</i>	<i>Socket 8</i>

### *Pentium II и III: близнецы-братья*



Выпущенный в 1997, процессор Pentium II являлся адаптацией Pentium Pro для массового рынка. Он был очень похож на Pentium Pro, но кэш-память различалась. Вместо использования кэша на той же частоте, что и процессор (это было дорого), 512 кбайт кэша L2 работали на половинной частоте. Кроме того, Pentium II оставил классический сокет в пользу картриджа, содержащего процессор и кэш второго уровня, который теперь размещался в картридже, а не на материнской плате или упаковке процессора.

Среди новых функций по сравнению с Pentium Pro можно отметить поддержку MMX (SIMD) и удвоенный размер кэша L1. Первый Pentium III (Katmai) был очень похож на Pentium II. Выпущенный в 1999 году, он добавил поддержку инструкций SSE (SIMD), но в остальном остался идентичен.

### *Celeron и Xeon: Intel нацеливается на low- end и high-end*



В конце 90-х годов Intel выпустила две широко известных марки процессоров: Celeron и Xeon. Первый был нацелен на "бюджетный" рынок, а последний – на серверы и рабочие станции. Первый Celeron (Covington) представлял собой Pentium II без кэша второго уровня и давал слишком низкую производительность, а Pentium II Xeon, напротив, оснащался кэшем большого объёма. Обе марки до сих пор существуют: Celeron для рынка начального уровня (как правило, со сниженным размером кэша и менее скоростной FSB) и Xeon для серверов (с быстрой FSB, иногда с большим кэшем и более высокими тактовыми частотами).

Intel быстро добавила к Celeron 128 кбайт кэша второго уровня в модели Mendocino. Celeron 300A славился своими прекрасными возможностями разгона, позволяя достигать прирост частоты 50% или больше по сравнению со штатной частотой - весьма немало в то время.

Подобно Pentium II, процессор Xeon обладал внешним кэшем L2 внутри картриджа процессора. Его ёмкость составляла от 512 кбайт до 2 Мбайт, а число транзисторов - от 31 до 124 млн.

*Pentium III  
достигает 1 ГГц*



Pentium III Coppermine стал первым серийным процессором x86, который смог достичь частоты 1 ГГц; была выпущена даже версия на 1,13 ГГц, но она быстро покинула рынок из-за проблем со стабильностью. Новая версия Pentium III отличалась улучшенным кэшем второго уровня - теперь он "поселился" на кристалл. Он был быстрее, чем 512 кбайт внешнего кэша на первой модели, и в то время рекламировался как функция, увеличивающая скорость работы в Интернете. Процессор был выпущен ещё в трёх версиях: серверной (Xeon), начального уровня (Celeron) и мобильной (с первым вариантом технологии SpeedStep).

В 2002 году появилась чуть более улучшенная версия Tualatin с большим кэшем L2 (512 кбайт) и 130-нм техпроцессом. Она позиционировалась на серверы (PIII-S) и мобильные устройства, и в компьютерах потребительского уровня встречалась нечасто.

*Архитектура P6 продержалась три поколения — от Pentium Pro до Pentium III — и характеризовалась малым энергопотреблением, хорошей общей производительностью и относительно высоким отношением «число команд/число циклов» (instructions per cycle — IPC).*

## 2.6 Архитектура IA-64

Данная архитектура была объявлена Intel в мае 1999 г. Типичным представителем архитектуры является ЦП Itanium. Процессоры IA-64 располагают массивными вычислительными ресурсами, включая 128 регистров для ФЗ, 128 регистров ПЗ и 64 регистра предикации наряду с множеством регистров специального назначения (рис. 3.12). Команды должны группироваться для параллельного выполнения различными функциональными модулями. Набор команды оптимизирован, чтобы обеспечить вычислительные потребности криптографии, видеокодирования и других функций, которые все более необходимы следующим поколениям серверов и рабочих станций. В процессорах IA-64 также поддерживаются и развиваются MMX-технологии и SIMD-расширения.

Архитектура IA-64 не является ни 64-битовой версией архитектуры Intel IA-32, ни адаптацией предложенной Hewlett-Packard архитектуры PA-RISC на 64 бита, а представляет собой полностью оригинальную разработку (см. таблицу). IA-64 — это компромисс между CISC и RISC, попытка сделать их совместимыми (существуют два режима декодирования команд — VLIW и CISC, и ЦП автоматически переключается в необходимый режим исполнения).

Основные инновационные технологии IA-64 — длинные слова команд (long instruction words — LIW), предикаты команд (instruction predication), устранение ветвлений (branch elimination), предварительное чтение данных (speculative loading) и другие ухищрения для того, чтобы «извлечь больше параллелизма» из кода программ.

Таблица. Основные различия архитектур IA-32 и IA-64

Характеристики	
Архитектура x86	Архитектура IA-64
Использование сложных команд переменной длины, обрабатываемых по одной	Использование простых команд одинаковой длины, сгруппированных по 3
Переупорядочивание и оптимизация команд в процессе исполнения	Переупорядочивание и оптимизация в процессе компиляции
Попытки предсказания переходов (ветвлений)	Выполнение нескольких последовательностей команд одновременно без предсказания ветвлений
Считывание данных из памяти (загрузка) по мере необходимости, в первую очередь проверяя кэш	Загрузка данных прежде, чем они потребуются

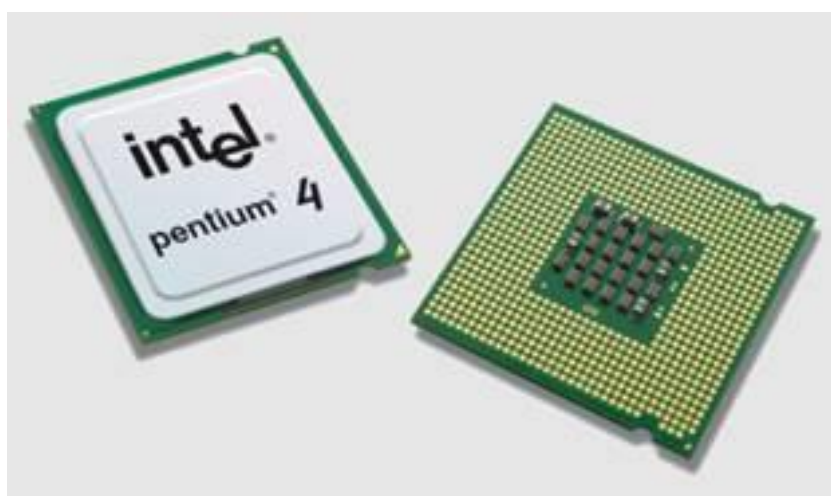
Основная проблема архитектуры IA-64 заключается в отсутствии встроенной совместимости с x86 кодом, что не позволяет процессорам IA-64 эффективно работать с программным обеспечением, разработанным за последние 20—30 лет. Intel оборудует свои процессоры IA-64 (Itanium, Itanium 2 и т. д.) декодером, который преобразует инструкции x86 в команды IA-64. Декодер не является самым эффективным как по способу реализации, так и по принципу построения, ведь аппаратная поддержка инструкций x86 работает значительно быстрее. Поэтому Itanium и Itanium 2 характеризуются низкой производительностью в приложениях x86.

### **2.7 Продолжение архитектура IA-32. Микроархитектура NetBurst.**

Это название Intel дала новой архитектуре, которая последовала за микроархитектурой P6. Концепция NetBurst должна была улучшить производительность, повысить эффективность выполнения команд вне естественного порядка и позволить создать процессор, который может достигнуть намного более высоких частот и более высокой производительности относительно микроархитектур P5 и P6, при обеспечении обратной совместимости.

#### ***Pentium 4: много шума, мало толку***

#### ***Pentium 4 (32 бум)***



В ноябре 2000 года Intel анонсировала новый процессор Pentium 4. Первый представитель архитектуры NetBurst — ЦП 7-го поколения Pentium IV являлся самым большим шагом развития к архитектуре IA-32. Одно из самых важных изменений — внутренний конвейер процессора (гиперконвейер или Hyper Pipeline), включающий 20 стадий против 10 для микроархитектуры P6 и способствующий работе процессора на значительно более высоких частотах, чем у его предшественников.

Он обладал более высокой тактовой частотой (1400 МГц, как минимум), однако существенно уступал конкурирующим CPU, если сравнивать производительность на такт. AMD Athlon (и даже Pentium III) оказывались на равных частотах быстрее. Что ещё усложняло ситуацию, Intel попыталась перейти на память Rambus RDRAM (единственный стандарт памяти в то время, который удовлетворял требованиям FSB CPU), но успеха не добилась. Очень дорогой и горячий, Pentium 4 всё равно смог, после многих модификаций и доработок, выйти на конкурентоспособный уровень через несколько лет (в немалой степени благодаря добавлению кэша L3 и таких технологий, как Hyper-Threading).

У Pentium 4 вышли мобильные версии (с изменяемым множителем), версии Celeron (с меньшим кэшем L2) и версии Xeon (с кэшем L3). Hyper-Threading и кэш L3 стали двумя технологиями, которые сначала появились на серверах, а затем были адаптированы для обычных процессоров (хотя кэш L3 был доступен только в дорогой линейке EE).

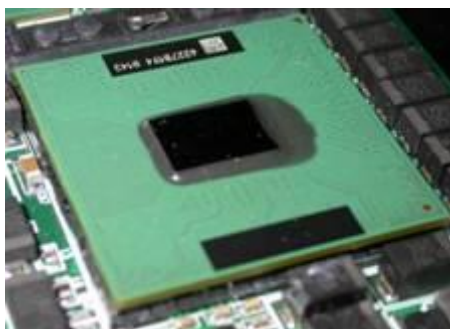
Следует также упомянуть и частоту FSB, эффективная частота которой в четыре раза превосходит номинальную (физическую) благодаря использованию технологии Quad Data Rate (QDR): 400-МГц шина на самом деле работает на частоте 100 МГц, 533-МГц - на 133 МГц и т.д.



<b>Кодовое название</b>	<i>Willamette</i>	<i>Northwood</i>	<i>Prescott</i>
<b>Дата выпуска</b>	2000	2001	2004
<b>Шина данных</b>	64 бита	64 бита	64 бита
<b>Шина адреса</b>	32 бита	32 бита	32 бита
<b>Кэш L1</b>	8 кбайт + 12 Кмоps	8 кбайт + 12 Кмоps	16 кбайт + 12 Кмоps
<b>Кэш L2</b>	256 кбайт	512 кбайт	1024 кбайт
<b>Тактовая частота</b>	1,3-2 ГГц	1,8-3,4 ГГц	2,4-3,8 ГГц
<b>FSB</b>	400 МГц QDR	400, 533, 800 МГц QDR	533, 800 МГц QDR
<b>SIMD</b>	MMX, SSE, SSE2	MMX, SSE, SSE2	MMX, SSE, SSE2, SSE3
<b>SMT/SMP</b>	Нет	<i>Hyper-Threading (некоторые версии)</i>	<i>Hyper-Threading</i>
<b>Техпроцесс</b>	180 нм	130 нм	90 нм
<b>Энергопотребление</b>	66-100 Вт	54-137 Вт	94-151 Вт
<b>Напряжение</b>	1,7 В	1,55 В	1,25-1,5 В
<b>Сокет</b>	Socket 423/Socket 478	Socket 478	Socket 478/LGA775

## ***Pentium M: ноутбуки стали мощнее***

*Pentium M*



В 2003 году рынок ноутбуков стал расти огромными темпами, но Intel могла предложить только два процессора: стареющий Pentium III Tualatin и Pentium 4, чьё энергопотребление делало его малоприспособным для мобильной сферы. Но спасение пришло от израильской команды разработчиков: Banias (или Pentium M). Этот процессор, основанный на архитектуре P6 (та же самая, что и в Pentium Pro), обеспечивал высокую производительность при низком энергопотреблении. Он даже обгонял Pentium 4, потребляя при этом меньше энергии. Этот процессор был использован в 2003 году для платформы Centrino, и за ним в 2004 году последовала ещё более быстрая модель Dothan. Pentium M прекрасно зарекомендовал себя с мобильном мире, и процессор Stealey (A100) по-прежнему использует архитектуру Dothan (с меньшими частотами и TDP).

<b>Кодовое название</b>	<i>Banias</i>	<i>Dothan</i>
<b>Дата выпуска</b>	2003	2004
<b>Шина данных</b>	64 бита	64 бита
<b>Шина адреса</b>	32 бита	32 бита
<b>Кэш L1</b>	32 + 32 кбайт	32 + 32 кбайт
<b>Кэш L2</b>	1024 кбайт	2048 кбайт
<b>Тактовая частота</b>	0,9-1,7 ГГц	1-2,13 ГГц
<b>FSB</b>	400 МГц QDR	400, 533 МГц QDR
<b>SIMD</b>	MMX, SSE, SSE2	MMX, SSE, SSE2
<b>SMT/SMP</b>	Нет	Нет
<b>Техпроцесс</b>	130 нм	90 нм
<b>Энергопотребление</b>	9-30 Вт	6-35 Вт
<b>Напряжение</b>	0,9-1,5 В	0,9-1,4 В
<b>Сокет</b>	Socket 479	Socket 479

Как и в случае Pentium 4, шина FSB работает с эффективной частотой, в четыре раза превышающей физическую (QDR). Сокет процессора Socket 479 использует 478 ножек, но они были расположены по-другому, чтобы отличаться от Pentium 4 Socket 478 (хотя существуют переходники).

## 2.8 Архитектура x86-64

### Pentium 4 получает 64 бита и ещё одно ядро

#### Pentium 4 (64 бит)



В 2005 году Intel дважды улучшила Pentium 4. Сначала появился Prescott-2М, а затем Smithfield. Первый стал 64-битным процессором на основе дизайна Prescott, а последний - первым процессором с двумя ядрами. По сути они очень похожи и обладают схожими проблемами с другими CPU Pentium 4: низким числом исполняемых инструкций за такт (IPC) и сложностью повышения тактовых частот из-за высокого тепловыделения. Два этих процессора, призванных как-то компенсировать нелёгкое положение компании на рынке в ожидании Core 2 Duo, хвалили редко. И хотя процессор Pentium D (коммерческое название для Smithfield) действительно обладал двумя ядрами, они представляли собой два кристалла Prescott в одной упаковке.

Кодовое название	Prescott-2М	Smithfield
Дата выпуска	2005	2005
Архитектура	64 бита	64 бита
Шина данных	64 бита	64 бита
Шина адреса	64 (действительно 36) бита	64 (действительно 36) бита
Кэш L1	16 кбайт + 12 Кюорс	2 x 16 кбайт + 12 Кюорс
Кэш L2	2048 кбайт	2 x 1024 кбайт
Тактовая частота	3-3,6 ГГц	2,8-3,2 ГГц
FSB	800 МГц QDR	800 МГц QDR
SIMD	MMX, SSE, SSE2, SSE3	MMX, SSE, SSE2, SSE3
Техпроцесс	90 нм	90 нм
TDP	84-115 Вт	95-130 Вт
Напряжение	1,2 В	1,2 В
Сокет	LGA775	LGA775

Выпуск ядра Prescott, для которого Intel использовала технологический процесс 90 нм, вскрыл ряд труднопреодолимых проблем. Первоначально NetBurst была объявлена специалистами Intel как архитектура с существенным запасом производительности, который со временем можно будет реализовать посредством постепенного наращивания тактовой частоты. Однако на практике оказалось, что увеличение тактовой частоты процессора влечет за собой неприемлемое возрастание тепловыделения и энергопотребления. Причем, происходящее параллельно развитие технологии производства полупроводниковых транзисторов не позволяло эффективно бороться с ростом электрических и тепловых характеристик.

В результате третье поколение процессоров с архитектурой NetBurst (Prescott) осталось в истории процессоров как одно из самых «горячих» (процессоры, построенные на этом ядре, могли потреблять и, соответственно, выделять до 160 Вт, получив прозвище «кофеварки», «coffee heater»), при том, что их тактовая частота не поднялась выше 3,8 ГГц. Высокое тепловыделение и энергопотребление вызвало множество смежных проблем. Процессоры Prescott требовали использования специальных материнских плат с усиленным стабилизатором напряжения и особых систем охлаждения.

Проблемы с высоким тепловыделением и энергопотреблением были бы не столь заметны, если бы не то обстоятельство, что при всем при этом процессоры Prescott не смогли продемонстрировать высокой производительности, благодаря которой можно было бы закрыть глаза на упомянутые недостатки. Заданный конкурирующими процессорами AMD Athlon 64 уровень быстродействия

оказался для Prescott практически недостижимым, в результате этого данные ЦП стали восприниматься как провал Intel.

Поэтому не вызвало особого удивления, когда оказалось, что преемник NetBurst будет основываться на принципе эффективного энергопотребления, принятом в мобильной микроархитектуре Intel и воплощенном в семействе процессоров PentiumM.

## **2.9 Архитектура Core Duo**

**Многоядерная микроархитектура (Intel Core).** На Форуме Развития (Intel Development Forum) в марте 2006 г. Intel обнародовала подробности новой микроархитектуры Intel Core, являющейся преемником NetBurst и мобильных процессоров PentiumM, которая рассматривалась в качестве основы для планируемых к выпуску многоядерных процессоров, ориентированных на серверные, настольные и мобильные компьютеры. Микроархитектура Intel Core была разработана той же группой инженеров Intel, которая спроектировала высокоэкономичные процессоры Pentium M.

Основываясь на принципах энергетической экономичности (важнейшая черта мобильных процессоров Intel Pentium M) и существующих технологиях Intel Pentium IV, многоядерная архитектура также включает ряд важных усовершенствований:

- расширенное динамическое выполнение (Intel Wide Dynamic Execution) — позволяет каждому «широкому» ядру выполнять до четырех полных команд одновременно, используя эффективный 14-стадийный конвейер — спекулятивное выполнение с изменением порядка инструкций, усовершенствованный алгоритм предсказания переходов, уменьшающий количество неверных предсказаний;
- интеллектуальное управление электропитанием (Intel Intelligent Power Capability);
- интеллектуальное управление кэш-памятью (Intel Advanced Smart Cache) — совместное использование L2-кэша, что позволяет уменьшить потребление мощности путем переключения трафика между модулями памяти ядер процессора; например, если одно из ядер не занято, второе может использовать полный (двойной) кэш;
- интеллектуальный доступ к памяти (Intel Smart Memory Access) — еще одна особенность, которая улучшает системную производительность, уменьшая латентность памяти и таким образом улучшая скорость передачи данных к подсистеме памяти;
- улучшенная цифровая обработка мультимедиа (Intel Advanced Digital Media Boost) — теперь многие из 128-битовых команд SSE, SSE 2 и SSE3 смогут выполняться в пределах только одного цикла процессора. Это фактически удваивает скорость выполнения этих команд, которые широко используются в мультимедийных и графических приложениях.

Таким образом, новая архитектура осуществила воссоединение настольных и мобильных линий в изделиях Intel.

Все двухъядерные чипы настольных ПК также поддерживают технологии, введенные в последние месяцы 2004г.:

- EM64T — 64-разрядная система команд;
- Enhanced Intel SpeedStep (EIST) — адаптация частоты процессора к загрузке;
- XD bit — технология «невъполнимых битов»;
- Vanderpool — технология Intel (также известна как технология виртуализации — VT), позволяет одновременно выполнять несколько операционных систем и приложений в независимых разделах памяти, при этом единственная компьютерная система функционирует как несколько виртуальных машин.

### **Первый мобильный двуядерный процессор**

В 2006 году Intel объявила процессор Core Duo. Этот первый двуядерный процессор для ноутбуков обеспечивал великолепную производительность - намного лучшую, чем у Pentium 4. Он также оказался первым "настоящим" двуядерным процессором x86. Кэш, например, был общий (в то время как Pentium D был больше похож на сборку двух кристаллов в одной упаковке). Процессор стал

частью новой платформы Centrino Duo и оказался весьма успешен. Единственный недостаток - он оставался 32-битным процессором, подобно Pentium 4.

Была доступна и версия Core Solo с одним ядром, а также и варианты со сниженным энергопотреблением, которые использовали 533-МГц шину QDR (133 МГц) против 667-МГц. Этот процессор стал использоваться и в серверах (кодовое название Sossaman), что было впервые для процессора, разрабатывавшегося для мобильной сферы. Обратите внимание, что процессор на самом деле не использует архитектуру Core, которая была введена вместе с Core 2 Duo, и он был быстро заменён в ноутбуках вариантом Core 2 Duo (Merom). Кроме того, Socket 479 у Yonah отличается от гнезда Socket 479 других процессоров Pentium M.

### Лидер продаж 2006: Core 2 Duo

Кодовое название	Conroe
Дата выпуска	2006
Архитектура	64 бита
Шина данных	64 бита
Шина адреса	64 (действительно 36) бита
Макс. объём памяти	64 Гбайт
Кэш L1	32 + 32 кбайт
Кэш L2	2048 кбайт общий
Тактовая частота	1,8-3 ГГц
FSB	800-1066-1333 МГц
SIMD	MMX, SSE, SSE2, SSE3, SSSE3
SMT/SMP	Два ядра
Техпроцесс	65 нм
Число транзисторов	291 млн.
TDP	65 Вт
Напряжение	1,5 В
Сокет	LGA 775



В 2006 году Intel представила процессор, который быстро стал хитом продаж: Core 2 Duo. При его разработке был в немалой степени почерпнут опыт Pentium M, но процессор использует новую архитектуру Core. До него Intel выпускала две линейки процессоров: Pentium 4 для настольных ПК, Pentium M для ноутбуков и обе линейки для серверов. Но теперь, напротив, у Intel есть единая микроархитектура для всех линеек. 64-битный Core 2 Duo представлен на всех сегментах, от нижнего до верхнего, для настольных ПК, ноутбуков и серверов.

Существует много версий архитектуры, что привело к конфигурациям с разным числом ядер (от одного до четырёх, то есть от Solo до Quad), кэш-памяти (от 512 кбайт до 12 Мбайт) и частотой FSB (от 400 до 1600 МГц QDR). Существуют и более скоростные версии (45 нм).

Мобильные версии (Merom), по сути, идентичные (но не такие быстрые, с менее скоростной FSB), а варианты Extreme Edition более скоростные. Core 2 Duo существует и в четырёхъядерном варианте, где используются два двоядерных кристалла Conroe в одной упаковке. У 45-нм версии Core 2 Duo (Penryn) объём кэша больше, а тепла выделяется меньше, но основа осталась такой же, как у первой модели.

### **Контрольные вопросы**

1. Разъясните термин "Микроархитектура процессора".
2. Разъясните термин "Структура процессора".
3. Укажите типичные модели процессоров микроархитектуры P-6 и их особенности.
4. Какие особенности микроархитектуры Intel Core позволили использовать ее в современных процессорах?
5. Какова область применения процессоров Intel Xeon?
6. Изучите материалы сети Интернет и произведите обзор модельного ряда процессоров AMD начиная от клона Intel 8086 до моделей 2006 года. Обзор оформите аналогично представленному обзору Intel.

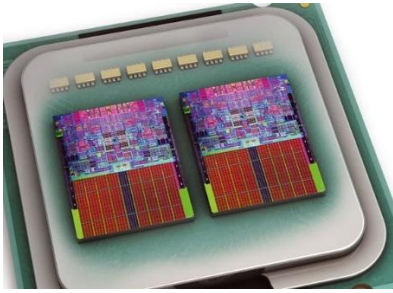
### **Оформление отчета**

Оформление отчета производится по правилам оформления курсовых проектов:

- использование программ Microsoft Word или Open Office;
- поля для последующей вставки рамки с основной надписью: слева 3 см, снизу 3 см, справа 1,5 см, сверху 1,5 см;
- шрифт Arial, размер 12 пунктов, курсив;
- абзацный отступ (красная строка) 1 см;
- межстрочный интервал - множитель 1,2;
- рисунки в тексте (не перед текстом) без обтекания с выравниванием по центру, подрисуночная надпись шрифтом Arial размером 10 пунктов.

### **Содержание отчета:**

1. Ответы на контрольные вопросы.
2. Обзор модельного ряда процессоров AMD.



## 3 Принципы работы процессоров x-86

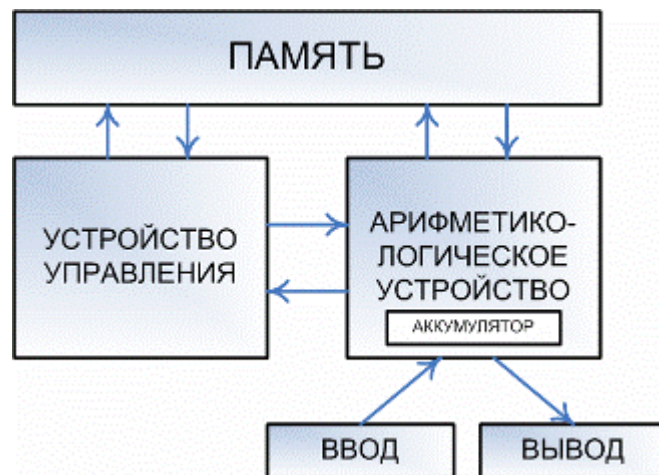
### 3.1 Введение

#### Общее устройство вычислительной машины

Любой компьютер как универсальный инструмент для работы с информацией устроен очень просто. Все его части можно разделить на 3 вида: устройства обработки, хранения и обмена (ввода-вывода), причём последние могут осуществлять обмен данными как между компьютером и человеком, так и между другими компьютерами. С информационной точки зрения больше ничего там нет, хотя учитывая, что компьютер – устройство электрическое, ему нужен источник питания, кабели и т.п., но это общая часть всей электроники. При этом каждый элемент сам делится на компоненты вышеперечисленных трёх видов. Например, процессор относится к устройствам обработки, но внутри себя имеет блоки собственно вычислений, локальной памяти и обмена.

#### Код и данные: основной принцип работы процессора

Процессор (за редкими исключениями) исполняет не программы, написанные на каком-нибудь языке программирования, а так называемый машинный код. Т.е. командами для него являются последовательности байтов, находящихся в памяти компьютера, не имеющие ничего общего с языком программирования высокого уровня. Каждая команда занимает до нескольких байт, в среднем – 3-5. Там же, в основной памяти (ОЗУ, RAM) находятся и данные. Они могут находиться в отдельной области, а могут и быть перемешаны с кодом. Различие между кодом и данными состоит в том, что данные – это то, над чем процессор производит операции. А код – это команды, которые ему сообщают, какую именно операцию он должен произвести. Одновременно в памяти располагаются множество программ, необходимых им данных и некоторое свободное место.



Блок-схема «машины фон Неймана», на принципах которой построены все x86-процессоры

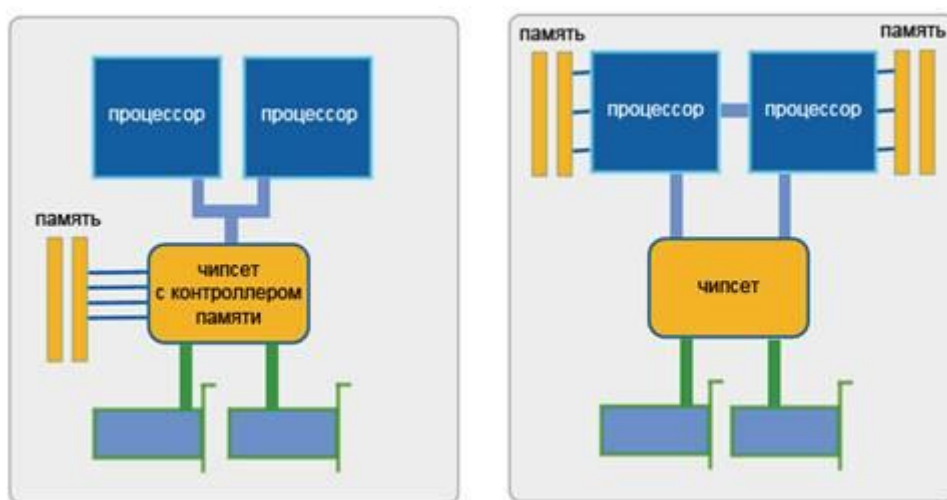
Чтобы исполнить команду, процессор должен прочитать её из памяти. Чтобы произвести операцию над данными (а этого требует почти каждая команда), процессор должен прочитать их из памяти, и, возможно, после произведения над ними определённого действия, записать их обратно в память в обновлённом (изменённом) виде. Команды и данные идентифицируются их адресом, который представляет собой порядковый номер байта в памяти, с которого эти данные начинаются (если они занимают несколько байт).

### 3.2 Общие принципы взаимодействия процессора и ОЗУ

Без понимания особенностей взаимодействия процессора с памятью, невозможно понять, за счёт чего тот или иной процессор (та или иная система) исполняет программы медленнее или быстрее.

#### Контроллер памяти

Итак, как команды, так и данные, попадают в процессор из оперативной памяти. На самом деле всё немного сложнее. Ещё недавно в большинстве x86-систем (т.е. компьютеров на базе x86-процессоров), процессор к памяти обращаться сам не мог, т.к. не имел в своём составе соответствующих узлов. Некоторые не самые новые, но ещё популярные линейки процессоров (Intel Core 2, Celeron и Pentium всех видов) используют такую классическую организацию и сейчас. В этой схеме процессор обращается к «промежуточному» специализированному устройству, называемому контроллером памяти, а уже тот, в свою очередь – к микросхемам ОЗУ, размещенным на модулях памяти. Роль контроллера ОЗУ, таким образом, проста: он служит своего рода «мостом» между памятью и использующими её устройствами (а это не только процессор).



*x86-система с внешним контроллером памяти (слева) и с контроллером памяти, встроенным в процессор (справа)*

В традиционной схеме, контроллер памяти входит в состав чипсета – набора микросхем, являющегося основой системной платы. От быстродействия контроллера во многом зависит скорость обмена данными между процессором и памятью, это один из важнейших компонентов, влияющих на общую производительность компьютера. По «новой» схеме (к ней относятся процессоры Intel Core с буквой «i», и все ныне выпускаемые CPU AMD), контроллер памяти входит в состав самого процессора – теперь никаких посредников между памятью и процессором нет, так что общаться им оказывается проще и быстрее. Однако для многочисленных устройств ввода-вывода путь до памяти стал на один шаг длиннее, т.к. чипсет никуда не исчез (а лишь лишился контроллера памяти), и теперь обращаться к памяти требуется через процессор, отвлекая его от выполнения программ. Тем не менее, новая схема является прогрессивной, потому что процессору важнее всего получить доступ к памяти как можно быстрее, даже ценой некоторого усложнения доступа для других устройств – именно он является главным потребителем и производителем той информации, которая записана в памяти.

#### Процессорная шина

Любой процессор обязательно оснащён как минимум одной процессорной шиной, которую в среде x86 CPU иногда по старинке называют FSB (Front Side Bus), хотя современные процессоры имеют для неё разные названия (QPI для Intel и HyperTransport для AMD). В многопроцессорных платах таких шин несколько, и связаны они с другими процессорами и чипсетом. В домашних компьютерах, где процессор, как правило, один, шина у него единственная (не считая шины памяти,

если в процессор встроен её контроллер) и связывает его с чипсетом, а через него – со всеми остальными устройствами.

### 3.3 Оперативная память

#### Разрядность шины памяти, N-канальные контроллеры памяти

На сегодняшний день вся память, используемая в современных десктопных x86-системах, имеет шину шириной 64 бита. Это означает, что за один такт по данной шине одновременно может быть передано количество информации, кратное 8 байтам (8 байт для SDR-шин, 16 байт для DDR-шин). Особняком стоит только память типа RDRAM, применявшаяся в системах на базе процессоров Intel Pentium 4 на заре становления архитектуры NetBurst, но сейчас это направление признано тупиковым для x86-ПК. Некоторую неразбериху вносят лишь многоканальные контроллеры, обеспечивающие одновременную работу с несколькими отдельными друг от друга 64-битными шинами. Применительно к 2-канальным контроллерам некоторые производители заявляют о «128-битности». Однако  $2 \times 64$  равно 128 только когда все каналы работают одновременно. Т.е. N-канальный контроллер памяти теоретически может увеличить скорость работы с данными в N раз, но при этом ширина каждой шины памяти во всех современных контроллерах, применяемых в x86-системах по-прежнему равна 64 битам. На данный момент времени, одноканальный контроллер памяти можно смело назвать анахронизмом: все современные x86-системы оснащены как минимум 2-канальными контроллерами памяти, а некоторые – даже 3-канальными.

#### Скорость чтения и записи

Скорость чтения и записи информации в память теоретически ограничивается исключительно пропускной способностью самой памяти. Так, например, двухканальный контроллер памяти стандарта DDR2-800 теоретически способен обеспечить скорость чтения и записи информации, равную  $8 \text{ байт (ширина шины)} * 2 \text{ (количество каналов)} * 2 \text{ (протокол DDR, обеспечивающий передачу 2 пакетов данных за 1 такт)} * 400'000'000 \text{ (фактическая частота работы шины памяти равная 400 МГц, т.е. 400 млн. тактов в секунду)}$ . Упомянем, что полученное произведение измеряется не в МБ/с (ГБ/с), а млн. (млрд.) байт/с, что несколько меньше честных двоичных «мега-» и «гига-». Даже с учётом этого, значения, получаемые в результате практических тестов, как правило, чуть ниже теоретических: сказывается «неидеальность» конструкции контроллера памяти, плюс накладки (задержки), вызванные работой подсистемы кэширования самого процессора (см. ниже раздел про процессорный кэш). Однако основной «подвох» содержится даже не в накладках, а в том, что скорость «линейного» чтения или записи является вовсе не единственной характеристикой, влияющей на фактическую скорость работы процессора с ОЗУ. Необходимо кроме линейной скорости считывания или записи учитывать ещё и такую характеристику, как латентность.

#### Латентность

Латентность (она же – задержка) является не менее важной характеристикой с точки зрения быстродействия подсистемы памяти, чем скорость «прокачки данных». Большая скорость обмена данными хороша тогда, когда их размер относительно велик, но если требуется «понемногу с разных адресов» – то на первый план выходит именно латентность. Что это такое? В общем случае – время, которое требуется для того, чтобы начать считывать информацию с определённого адреса. И действительно: с момента, когда процессор посылает контроллеру памяти команду на считывание (запись), и до момента, когда эта операция осуществляется, проходит определённое время. Причём оно вовсе не равно времени, которое требуется на пересылку данных. Приняв команду на чтение или запись от процессора, контроллер памяти «указывает» ей, с каким адресом он желает работать. Доступ к любому произвольно взятому адресу не может быть осуществлён мгновенно. Возникает задержка: адрес указан, но память не готова предоставить к нему доступ, особенно если он указывает на слишком далёкое от предыдущей операции место (по разнице адресов). В общем случае, эту задержку и принято называть латентностью. У разных типов памяти она разная. Так, например, память типа DDR3 имеет в среднем большие задержки, чем DDR2 (при одинаковой частоте передачи данных). В результате, если данные в программе расположены «хаотично» и «небольшими кусками», либо метод считывания или записи совсем не последовательный, то скорость обмена становится намного менее важной, чем скорость доступа к «началу куска», т.к. задержки при переходе на очередной адрес влияют на быстродействие системы намного сильнее, чем скорость считывания или записи.



«Соревнование» между скоростью чтения (записи) и латентностью — одна из основных головных болей разработчиков современных систем: к сожалению, рост скорости чтения (записи) почти всегда приводит к увеличению латентности. Так, например, память типа DDR обладает в среднем лучшей (меньшей) латентностью, чем DDR2. В свою очередь, у DDR3 латентность ещё выше (то есть хуже), чем у DDR2. Правда, здесь следует хорошо понимать, каким образом следует правильно сравнивать латентность. Если вы интересовались данным вопросом, вам наверняка хорошо знакома строчка вида «4-4-4-12», обозначающая как раз величину задержек при выполнении некоторых операций. Задержки в данном случае указаны в тактах частоты, на которой работает память. В то же время, если нас интересует латентность как единица измерения скорости, то считать её нужно не в тактах, а в секундах. Именно на этом часто «прокальваются» не очень хорошо разбирающиеся в вопросе пользователи, не понимающие, почему латентность, к примеру, в 6 тактов, может быть меньше, чем латентность в 4 такта. А всё очень просто: например, если модуль памяти с латентностью в 6 тактов, работает на частоте 800 МГц, а модуль памяти с латентностью 4 — на частоте 400 МГц — то совершенно очевидно, что 6 тактов на частоте 800 МГц займут меньше времени, чем 4 на частоте 400.

Также следует понимать, что «общая» латентность подсистемы памяти зависит не только от неё самой, но и от контроллера памяти и места его расположения — все эти факторы тоже влияют на задержку. Именно поэтому компания AMD в процессе разработки архитектуры AMD64 решила «одним махом» решить проблему высокой латентности, интегрировав контроллер прямо в процессор — чтобы максимально «сократить дистанцию» между процессорным ядром и модулями ОЗУ. Затея удалась, но с подвохом: теперь система на базе процессора AMD может работать только с той памятью, на которую рассчитан контроллер процессора. Наверное, поэтому компания Intel долго не решалась на такой кардинальный шаг, предпочитая действовать традиционными методами: усовершенствуя контроллер памяти в чипсете и механизм предзагрузки в процессоре (про него см. ниже) — пока всё-таки не согласилась, что идея AMD выгодней.

В завершение заметим, что понятия «скорость чтения / записи» и «латентность», в общем случае, применимы к любому типу памяти — в том числе не только к классическому ОЗУ (SDR, Rambus, DDR, DDR2, DDR3, ...), но и к кэшу (см. ниже).

### 3.4 Процессор: сведения общего характера. Понятие архитектуры

#### Архитектура как совместимость с кодом

Наверняка вы часто встречались с термином «x86», или «Intel-совместимый процессор» (или «IBM PC compatible» — но это уже по отношению к компьютеру). Иногда также встречается термин «Pentium-совместимый» (почему именно Pentium — вы поймете сами чуть позже). Что скрывается за всеми этими названиями? На данный момент наиболее корректно с точки зрения авторов выглядит следующая простая формулировка: современный x86-процессор — это процессор, способный корректно исполнять машинный код архитектуры x86-64 (архитектура 32-битных процессоров Intel, дополненная 64-битными расширениями от AMD). В первом приближении современный x86 — это код, исполняемый процессором i80386 (известным в народе как «386-й»), окончательно же основным набор команд 32-битной архитектуры IA32 сформировался с выходом процессора Intel Pentium Pro (с очень незначительными дополнениями в следующих процессорах). Что означает «основной набор» и какие есть еще? Для начала ответим на первую часть. «Основной» в данном случае означает то, что с помощью исключительно этого набора команд может быть написана любая программа для процессора архитектуры x86.

Кроме того, у архитектуры IA32 существуют «официальные» расширения (дополнительные наборы команд) от разработчика самой архитектуры, компании Intel: MMX, многочисленные SSE (вплоть до 4.2) и AVX. Также существуют «неофициальные» (не от Intel) расширенные наборы команд: EMMX, 3DNow!, Extended 3DNow!, SSE4.a и XOP — их разработала компания AMD. Впрочем, «официальность» и «неофициальность» в данном случае понятие относительное — де-факто всё сводится к тому, что некоторые расширения набора команд Intel как разработчик изначального набора признаёт, а некоторые — нет, разработчики же программного обеспечения используют то, что им лучше всего подходит. В отношении расширенных наборов команд существует правило хорошего тона: прежде чем их использовать, программа должна проверить, поддерживает ли их процессор. Иногда отступления от этого правила встречаются (и могут приводить к неправильному функционированию программ), но объективно это является проблемой некорректно написанной программы, а не процессора.

Для чего предназначены дополнительные наборы команд? В первую очередь — для увеличения быстродействия при выполнении наиболее частых операций. Одна команда из дополнительного набора, как правило, выполняет действие, для которого понадобилась бы небольшая процедура, состоящая из команд основного набора, причём специальная команда выполняется процессором быстрее, чем заменяющая её последовательность. Однако в 99% случаев ничего такого, чего нельзя было бы сделать с помощью основных команд, команды из дополнительного набора также не делают. Таким образом, упомянутая выше программная проверка поддержки дополнительных наборов команд процессором должна выполнять очень простую функцию: если, например, процессор поддерживает SSE — значит, считать будем быстро и с помощью команд из набора SSE. Если нет — будем считать медленнее, с помощью команд из основного набора. Корректно написанная программа обязана действовать именно так. Впрочем, сейчас практически никто не проверяет у процессора наличие поддержки MMX, т.к. все CPU, вышедшие за последние 10 лет, этот набор поддерживают гарантированно.

На данный момент всё популярное десктопное программное обеспечение (операционные системы Windows и Linux, офисные пакеты, компьютерные игры, и прочее) разрабатывается именно для x86-процессоров. Оно выполняется (за исключением «дурно воспитанных» программ) на любом x86-процессоре, независимо от того, кто его произвёл. Поэтому вместо ориентированных на разработчика изначальной архитектуры терминов «Intel-совместимый» или «Pentium-совместимый», стали употреблять нейтральное название: «x86-совместимый процессор», «процессор с архитектурой x86».

### **Архитектура как характеристика семейства процессоров**

«Железячники» — люди, работающие в основном не с программным обеспечением, а с аппаратным — под «архитектурой» понимают несколько другое (правда, более корректно то, что они называют «архитектурой», называется «микроархитектурой», но приставку «микро» частенько опускают). Для них «архитектура CPU» — это некий набор свойств, присущий целому семейству процессоров, как правило, выпускаемому в течение многих лет (иначе говоря — их организация и «внутренняя конструкция»). Например, любой специалист по x86 CPU вам скажет, что процессор с ALU, работающими на удвоенной частоте, QDR-шиной, Trace cache, и, возможно, поддержкой технологии Hyper-Threading — это «процессор архитектуры NetBurst» (не пугайтесь незнакомых терминов — все нужные будут разъяснены чуть позже). Таким образом, понятие «архитектуры» применительно к процессорам двойственно: под ним может пониматься как совместимость с единым набором команд, так и совокупность аппаратных решений, присущих определённой достаточно широкой группе процессоров.

### **64-битные расширения классической x86 (IA32) архитектуры**

В 2003 г. сначала AMD, а через год — и Intel, анонсировали практически идентичные технологии (впрочем, AMD предпочитает называть это архитектурой), благодаря которым классические x86 (IA32) CPU получили статус 64-битных. В случае с AMD данная технология получила наименование «AMD64», в случае с Intel — сначала «EM64T», а теперь Intel 64. Впрочем, сегодня часто указывают нейтральное «x86-64» — как общее обозначение всех 64-битных расширений архитектуры x86, не привязанное к зарегистрированным торговым маркам. Употребление одного из трёх приведённых наименований зависит больше от личных предпочтений употребляющего, чем от фактических различий — ибо различия между AMD64 и EM64T уместаются на кончике очень тонкой иглы. Так или иначе, всё сводится к следующему: все целочисленные регистры (общего назначения) стали вместо 32-битных 64-битными, число регистров (и общих, и векторных) удвоилось, 32-битные команды x86-кода получили свои 64-битные аналоги, а объём адресуемой памяти (и физической, и виртуальной) многократно увеличился (за счёт того, что логический адрес приобрёл вместо 32-битного 64-битный формат). Количество маркетинговых спекуляций на тему «64-битности» превысило все разумные пределы, поэтому следует рассмотреть достоинства данного нововведения.

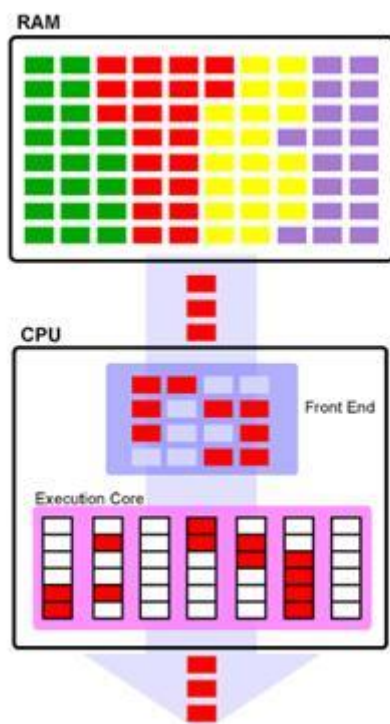
Что не изменилось? В первую очередь — быстродействие процессоров. Вопиющей глупостью будет считать, что один и тот же процессор при переходе из привычного 32-битного в 64-битный режим (а 32-битный режим все нынешние x86 CPU поддерживают в обязательном порядке) станет работать вдвое быстрее. Разумеется, в некоторых случаях ускорение от использования 64-битной целочисленной арифметики может присутствовать — но количество этих случаев сильно ограничено, и большинства современного пользовательского программного обеспечения они никак не касаются.

Кстати: а почему мы употребили термин «64-битная целочисленная арифметика»? А потому, что блоки операций с плавающей точкой (см. ниже) во всех x86-процессорах уже давным-давно не 32-битные. И даже не 64-битные. Классический вещественный вычислитель, окончательно ставший частью CPU ещё во времена старого доброго 32-битного Intel Pentium\* — уже был 80-битным (и до сих пор таков). Векторные операнды команд SSE (с любой цифрой) — и вовсе 128-битные! В этом плане архитектура x86 достаточно парадоксальна: притом, что формально процессоры данной архитектуры достаточно долгое время оставались 32-битными — разрядность тех блоков, где «большая битность» была реально необходима — наращивалась совершенно независимо от остальных. Например, процессоры AMD Athlon XP и Intel Pentium 4 «Northwood» совмещали в себе блоки, работающие с 32-битными, 80-битными, и 128-битными операндами.

Таким образом, то, что процессоры AMD и Intel стали «формально 64-битными», на практике принесло нам лишь три усовершенствования: появление команд для работы с 64-битными целыми числами, увеличение количества и/или разрядности регистров, и увеличение максимального объёма адресуемой памяти. Заметим: реальной пользы этих нововведений (особенно третьего!) никто не отрицает. Равно как никто не отрицает заслуг компании AMD в продвижении идеи «осовременивания» (за счёт введения 64-битности) x86-процессоров. Мы лишь хотим предостеречь от чрезмерных ожиданий: не стоит надеяться на то, что компьютер, покупавшийся «в ценовом классе ВАЗа», от установки 64-битного программного обеспечения станет «лихим Мерседесом». Чудес на свете не бывает...

### 3.5 Процессорное ядро

#### О многоядерности (многопроцессорности) как концепции



*Классическая одноядерная (однопроцессорная) схема: в памяти находится код нескольких программ («кирпичики» разного цвета), но в один момент времени процессор выполняет код только одной из них*

Прежде, чем мы начнём описывать особенности многоядерных систем, нужно вначале объяснить, зачем вообще они нужны, и как за счёт большего количества ядер и/или процессоров может достигаться положительный эффект. В данном случае мы для простоты считаем, что система, собранная на базе одного процессора с двумя ядрами, практически идентична по функционалу системе на базе двух процессоров с одним ядром — если ядра в обоих случаях идентичны.

Раньше многоядерный процессор на массовом рынке был мечтой практически неосуществимой, поэтому в тех отраслях, где требовалась высокая производительность в специфических задачах, использовались системы не многоядерные, а многопроцессорные. Вместо того, чтобы интегрировать

N ядер в один чип — на системную плату устанавливали N разъёмов, и в них — N одноядерных процессоров. Условно, современный десктоп на N-ядерном процессоре, можно приравнять к N-процессорной системе. Впрочем, многопроцессорные системы есть и сейчас — для тех, кого не устраивает максимально возможное количество ядер в одном CPU. Так, например, если вам нужна 16-процессорная (16-ядерная) система — то ввиду отсутствия 16-ядерных x86-процессоров (пока, на 2009 г....), вам придётся согласиться на 4-процессорную систему, в которой у каждого процессора будет по 4 ядра.

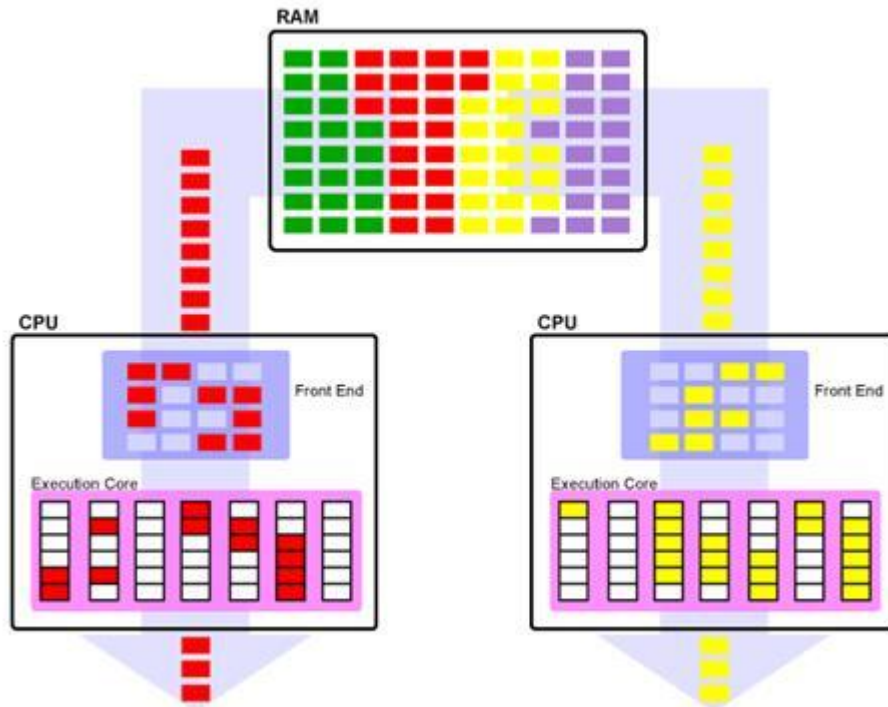


*4-процессорная системная плата, в каждый сокет которой можно установить 6-ядерный процессор. В результате мы получим 24-ядерную x86-систему.*

Добавление ещё одного ядра не всегда приводит к ускорению, а даже если и приводит — то не всегда настолько, сколько можно было бы ожидать в идеальном случае. Фактически, всё зависит от решаемых задач (используемых программ). Некоторые задачи параллелятся хорошо, некоторые — не очень, некоторые не параллелятся вообще. Почти идеально в большинстве случаев параллелятся две независимых задачи, но... для этого нужно, чтобы у вас достаточно часто возникала потребность решать несколько независимых задач одновременно! Говоря конкретней, двухъядерный процессор на программах обычного пользователя в среднем получит ускорение примерно раза в полтора, а 4-ядерный — примерно в два по сравнению с одноядерным. А вот при запуске «профессиональных» программ кратность ускорения часто почти равна числу ядер.

### **Число ядер и технология** Hyper-Threading

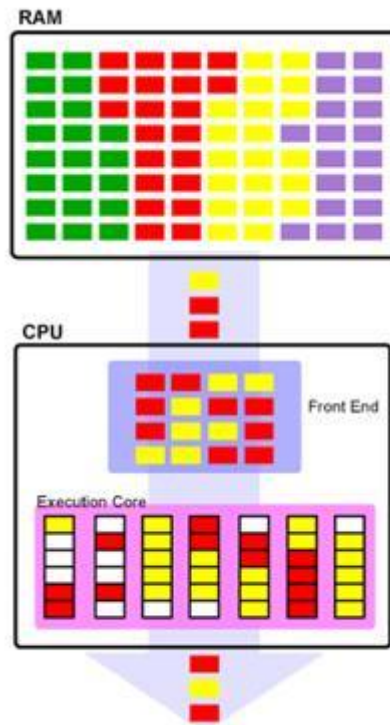
Первое, что надо сказать о ядрах — в одном процессоре их бывает много. В вашем их, скорее всего, не менее двух, а вообще их может быть от 1 до 6 (скоро — и больше). Все ядра одинаковые, но кроме них в процессоре есть и обслуживающие их общие блоки — общий кэш, контроллер памяти и шины обмена с другими процессорами и/или с **чипсетом**. В новейших процессорах к этому списку скоро добавятся и специализированные ядра, например, для 3D-графики и декодирования видео. Когда говорят об устройстве ядер, то имеют ввиду каждое ядро многоядерного процессора (даже если говорится «ядро» в единственном числе).



*Многоядерная (многопроцессорная) система: благодаря наличию двух ядер (процессоров), можно одновременно исполнять код двух программ*

Как было сказано, у многоядерности есть ограничения по увеличению производительности. Когда задачи или их части выполняются параллельно, ядра конкурируют за доступ к общим блокам. Например, если запустить две задачи, сильно зависящие от пропускной способности памяти, и которым не хватит объёма кэша каждого ядра, то производительности общего для ядер кэша, а также контроллера памяти может быть недостаточно, чтобы насытить сразу два ядра. В результате они оба будут простаивать до половины времени — реальное увеличение скорости по сравнению с однопоточным исполнением может быть околонулевым. Противоположная ситуация, когда программы оптимизированы под многоядерные процессоры и не перегружают разделяемые ресурсы, выглядит примерно так: процессор исполняет столько потоков, сколько у него ядер, причём каждый поток в основном использует блоки своего ядра, а общение ядер между собой, а также с памятью достаточно редко, чтобы даже исполнение нескольких потоков не перегружало общие элементы процессора и не приводило к задержкам работы ядер. Подобрать по такому критерию несколько разных программ весьма сложно, а вот оптимизировать одну — удаётся куда чаще. Именно в таких случаях и удаётся получить то, что называется линейным ростом производительности от числа потоков (фактически — ядер): 2 ядра работают вдвое быстрее одного, 4 — вдвое быстрее двух, и т.д. Всё вышесказанное касается и многопроцессорных систем, где число ядер каждого CPU надо умножить на число последних.

Дополнительную сложность вносит поддержка некоторыми процессорами технологии Hyper-Threading (гиперпоточности). Она позволяет одному ядру работать за два — хотя и не так эффективно, как реально существующая пара ядер, зато куда дешевле. При этом операционная система сообщает о процессоре с вдвое большим числом ядер, поскольку видит число ядер логических (по максимальному количеству одновременно запускаемых программ), а не физических (по числу реально выполняемых). Изменение производительности может быть от почти незаметного замедления до внушительного (20-50 %) ускорения и сильно зависит от набора исполняемых программ, а в среднем же ускорение равно 10-15%. К сожалению, чем лучше программа оптимизирована под настоящую многоядерность, тем меньше она выигрывает от «виртуальной» за счёт Hyper-Threading.



*Процессор с поддержкой Hyper-Threading: на одном физическом ядре одновременно выполняется код двух приложений*

### Различия между ядрами одной микроархитектуры

«Процессорное ядро» (как правило, для краткости его называют просто «ядро») — это конкретное воплощение (микро)архитектуры (т.е. архитектуры в «аппаратном» смысле), являющееся стандартом для целой серии процессоров. Например, K10 — это микроархитектура, которая лежит в основе многих современных процессоров AMD: Athlon II, Phenom, Phenom II, Opteron. Микроархитектура задаёт общие принципы: «средний» по длине конвейер, исполнение до трёх команд за такт, предсказание переходов и внеочередное исполнение, и прочие «глобальные» особенности. Ядро — более конкретное воплощение. Например, процессоры микроархитектуры K10 с двумя ядрами, без поддержки многопроцессорности и кэша L3, с шиной HyperTransport частотой в 2 ГГц — это более-менее полное описание ядра Regor для Athlon II.

Можно сказать что «ядро» — это конкретное воплощение определённой микроархитектуры «в кремнии», обладающее (в отличие от самой микроархитектуры) набором строго обусловленных характеристик. Микроархитектура — аморфна, она описывает общие принципы построения процессора. Ядро — микроархитектура, «обросшая» всевозможными параметрами и характеристиками. Чрезвычайно редки случаи, когда процессоры сменяли микроархитектуру, сохраняя название. И, наоборот, практически любое наименование процессора хотя бы несколько раз за время своего существования «меняло» ядро. Например, общее название серии процессоров AMD — «Athlon 64» — это одна микроархитектура (K8), но целых 13 ядер — от Sledgehammer (2003 г.) до Huron (2009 г.). Разные ядра, построенные на одной микроархитектуре, могут иметь в том числе разное быстродействие.

### Ревизии

Ревизия — одна из модификаций ядра, крайне незначительно отличающаяся от предыдущей, почему и не заслуживает звания «нового ядра». Как правило, из выпусков очередной ревизии производители процессоров не делают большого события, это происходит «в рабочем порядке». Так что даже если вы покупаете один и тот же процессор, с полностью аналогичным названием и характеристиками, но с интервалом где-то в полгода — вполне возможно, фактически он будет уже немного другой. Выпуск новой ревизии, как правило, связан с какими-то мелкими усовершенствованиями. Например, удалось чуть-чуть снизить энергопотребление, понизить напряжение питания, что-то оптимизировать, или была устранена пара мелких (иногда не очень...)

ошибок. С точки зрения производительности была всего пара примеров, когда бы одна ревизия ядра отличалась от другой настолько существенно, чтобы об этом имело смысл говорить. Хотя чисто теоретически возможен и такой вариант — например, подвергся оптимизации один из блоков процессора, ответственный за исполнение нескольких команд. Подводя итог, можно сказать что «заморачиваться» ревизиями процессоров чаще всего не стоит: в очень редких случаях изменение ревизии вносит какие-то кардинальные изменения.

### Частота работы ядра

Как правило, именно этот параметр в просторечии именуют «частотой процессора». Хотя в общем случае определение «частота работы ядра» всё же более корректно, так как совершенно не обязательно все составляющие CPU функционируют на той же частоте, что и ядро (наиболее частым примером обратного являлись старые «слотовые» x86 CPU — Intel Pentium II и Pentium III для Slot 1, AMD Athlon для Slot A — у них L2-кэш функционировал на 1/2, и даже иногда на 1/3 частоты работы ядра). Примерно также сегодня в большинстве процессоров работает кэш L3 — на своей отдельной частоте, меньшей, чем у каждого ядра. Ещё одним распространённым заблуждением является уверенность в том, что частота работы ядра однозначным образом определяет производительность. Это дважды не так.

Во-первых, каждое конкретное процессорное ядро (в зависимости от того, как оно спроектировано, сколько содержит исполняющих блоков различных типов, и т.д. и т.п.) может исполнять разное число команд за один такт, частота же — это всего лишь количество таких тактов в секунду. Таким образом (приведённое далее сравнение, разумеется, очень сильно упрощено) процессор, ядро которого исполняет 3 инструкции за такт, может иметь на треть меньшую частоту, чем процессор, исполняющий 2 инструкции за такт — и при этом обладать полностью аналогичным быстродействием.

Во-вторых, даже в рамках одного и того же ядра, увеличение частоты вовсе не всегда приводит к пропорциональному увеличению быстродействия. Здесь вам очень пригодятся знания, которые вы могли почерпнуть из раздела «Общие принципы взаимодействия процессора и ОЗУ». Дело в том, что скорость исполнения команд ядром процессора — это вовсе не единственный показатель, влияющий на скорость выполнения программы. Не менее важна скорость поступления команд и данных на CPU. Представим себе чисто теоретически такую систему: быстродействие процессора — 10'000 команд в секунду, скорость работы памяти — 1000 байт в секунду. Даже если принять, что одна команда занимает не более одного байта, а данных у нас нет совсем, с какой скоростью будет исполняться программа в такой системе? Не более 1000 команд в секунду, и производительность CPU тут совершенно ни при чём: мы будем ограничены не ей, а скоростью поступления команд в процессор. Таким образом, следует понимать: невозможно непрерывно наращивать одну только частоту ядра, не ускоряя одновременно подсистему памяти, так как в этом случае начиная с определённого этапа, увеличение частоты CPU перестанет сказываться на увеличении быстродействия системы в целом.

Наконец, у компании Intel есть технология TurboBoost, особенность которой в том, что процессоры с её поддержкой вообще не имеют никакой конкретной частоты чего-либо. Смысл TurboBoost — увеличивать частоту загруженных ядер в зависимости от числа простаивающих, а также от температуры и энергопотребления всего процессора. В результате «нормальная» частота (написанная на коробке процессора или в прайс-листе) реально почти всегда будет превышена на 133-666 МГц (в мобильных процессорах серии Core i7 возможен разгон на 1333 МГц, если работает только одно ядро), причём всё время меняясь. Грубо говоря, можно сказать, что TurboBoost даст примерно +10% к скорости «за просто так».

### Виртуализация

Виртуализация в вычислительной технике — это возможность запускать несколько операционных систем (и программы из-под каждой из них) так, что они будут работать будто бы на своих отдельных компьютерах (т.е. подразумевается виртуализация «железа» по отношению к программам). Впервые она появилась аж в 60-е годы на мейнфреймах IBM и до недавнего времени была полезна лишь для программирования и высокопроизводительных сетевых серверов. Однако новая ОС фирмы Microsoft Windows 7 уже требует аппаратную поддержку виртуализации в процессоре, если предполагается запускать 32-битные программы, написанные для Windows XP и более ранних версий (т.е. читай — всегда). Так зачем нужна эта аппаратная поддержка, если ранее и программной справлялись?

Аппаратная поддержка виртуализации в процессоре фактически означает наличие дополнительного поднабора команд, который позволяет инициировать, вызвать, завершать и переключать виртуальные ОС быстрее и с более надёжной изоляцией друг от друга (что важно для устойчивости и безопасности всей системы), чем программными средствами. Как обычно, оба главных производителя CPU стараются подчеркнуть преимущества своих реализаций, так что им даны разные имена: Intel Virtualization Technology (Intel VT) и AMD Virtualization (AMD-V). Причём между ними действительно есть небольшая разница, но, опять же, крайне незначительная и не приводящая к несовместимости. С точки зрения пользователя вердикт прост — поддержку виртуализации в процессоре лучше иметь, чем не иметь, т.к. даже если она не пригодится сейчас, то, возможно, пригодится через пару лет, а разница в стоимости у процессоров с и без неё почти незаметна. Более того — в новых CPU, виртуализацию поддерживают все модели, так что «хочешь, не хочешь»...

### 3.6 Особенности образования названий процессоров

Раньше процессоры называли просто: имя производителя + название модельного ряда («линейки») + частота. Например: «AMD K6-2 450 MHz». В настоящее время оба основных производителя отошли от этой традиции неоднократно меняя и дополняя правила, так что фактически уследить за ними сложно, да и не очень требуется. Есть способы лучше. Если вам нужно узнать основные характеристики какого-то процессора, проще всего просто набрать его полное имя в Гугле или Яндекске, и среди первой десятки результатов вы наверняка найдёте краткое описание его внутренностей. Если же требуется сравнить разные процессоры, названия которых вы не помните или не знаете, подойдёт Википедия.

Что касается общего положения, то у обоих основных производителей ситуация примерно такая (с многочисленными исключениями, разумеется). Сначала указывается название линейки процессоров. Оно говорит об общей направленности применения: бюджетные, основные (mainstream), дешёвые и экономные (для нетбуков), основные и экономные (для ноутбуков), просто быстрые и быстрые с поддержкой многопроцессорности (для рабочих станций и серверов). После указывается номер поколения этой линейки — не обязательно порядковый, но чем больше — тем «круче». Затем, на том месте, где ранее была частота — 2-4-значное число «рейтинга» производительности, обозначающее сразу несколько методов её увеличения:

- число физических ядер (логических больше, если у процессора есть технология типа Hyper-Threading);
- их частота (при наличии технологии Turbo Boost или ей подобной — максимальная частота продолжительной надёжной работы всех ядер с их полной загрузкой, максимальной допустимой температурой корпуса процессора и «нормальным» напряжением питания);
- полный объём всех кэшеш;
- число контроллеров и шин памяти и чипсета;
- частота этих шин;
- возможность частотного разгона разными способами;
- наличие дополнительных специализированных блоков и шин;
- разные мелочи.

Причём это число не является оценкой самой производительности, т.е. вы не только не сможете сказать, насколько модель 2300 быстрее модели 1200, но даже и какая из них быстрее в конкретной программе. Можно лишь утверждать, что с точки зрения производителя, модель 2300 *сложнее в производстве*, чем модель 1200 — у неё выше некоторые технические характеристики, больше ядер или кэша, и т.д. и т.п. При этом подразумевается, что раз уж модель с более высоким номером снабдили всеми этими «наворотами» — то она и работать будет быстрее (иначе зачем было снабжать?) Однако практика свидетельствует, что сбывается это предположение отнюдь не всегда.

Также иногда к «рейтингу» спереди или сзади добавляются 1-2 буквы для обозначения класса потребления энергии: для немобильных процессоров — просто «обычный» и «экономный», а для мобильных — более детальная градация.

### Измерение скорости «в мегагерцах» — как это возможно?

Никак это не возможно, потому что скорость не измеряется в мегагерцах, как не измеряется расстояние в килограммах. Однако господа маркетологи давно уже поняли, что в словесном поединке между физиком и психологом побеждает всегда последний — причём независимо от того, кто на



самом деле прав (*прим. маркетологов: хотите об этом поговорить?*) Поэтому мы и читаем про «сверхбыструю 1066-мегагерцевую шину», мучительно пытаюсь понять, как скорость может измеряться с помощью частоты. На самом деле, раз уж прижилась такая извращённая тенденция, нужно просто чётко представлять себе, что имеется в виду. А имеется в виду следующее: если мы «закрепим» ширину шины на N битах — то её пропускная способность действительно будет зависеть от того, на какой частоте данная шина функционирует, и какое количество данных она способна передавать за такт. По обычной процессорной шине с «одинарной» скоростью (такая шина была, например, у процессора Intel Pentium III) за такт передаётся 64 бита, то есть 8 байт. Соответственно, если рабочая частота шины равна 100 МГц (100'000'000 тактов в секунду) — то скорость передачи данных будет равна 8 байт \* 100'000'000 герц  $\approx$  763 мегабайта в секунду (а если считать в «десятичных мегабайтах», в которых принято считать потоки данных, то ещё красивее — 800 мегабайт в секунду). Соответственно, если на тех же 100 мегагерцах работает DDR-шина, способная передавать за один такт удвоенный объём данных — скорость вырастет ровно вдвое. Поэтому, согласно парадоксальной логике господ маркетологов, данную шину следует именовать «200-мегагерцевой». Хотя реальная частота работы у вышеописанных шин одинаковая — 100 мегагерц. Вот так «мегагерцы» и стали синонимом скорости.

Впрочем, независимые источники также указывают производительность шины не в герцах, а в транзакциях (т.е. актах передачи данных) в секунду — MT/s или GT/s (с приставками мега и гига). Это число надо умножить на ширину шины в байтах. Тем не менее, главное здесь — выучить наизусть один простой принцип: если уж мы занимаемся таким извращением, как сравнение скорости двух шин между собой «в мегагерцах» — то они обязательно должны быть одинаковой ширины и одного типа передачи за такт. Иначе получается как в одном форуме, где человек всерьёз доказывал, что пропускная способность AGP2X («133-мегагерцевая», но 32-битная шина) — выше, чем пропускная способность FSB у Pentium III 800 (реальная частота 100 МГц, ширина 64 бита).

### **О некоторых особенностях технологий DDR и шин HT и QPI**

Как уже было сказано, в режиме DDR по шине за один такт передаётся удвоенный объём информации. Правда, в документах, ориентированных больше на прославление достижений производителей, чем на объективное освещение реалий, почему-то не всегда указывают одно маленькое «но»: режимы удвоенной скорости включаются только при пакетной передаче данных, а она всегда включена не во всех типах шин. Т.е. если мы запросили из памяти парочку мегабайтов с адреса X по адрес Y — то да, эти два мегабайта будут переданы с удвоенной скоростью. А вот сам запрос на данные может быть передан по шине и с «одинарной» скоростью! Соответственно, если запросов у нас много, а размер пересылаемых данных не очень велик, то количество данных, которые «путешествуют» по шине с одинарной скоростью (а запрос — это тоже данные) будет почти равно количеству тех, которые передаются со скоростью удвоенной. Это касается шин доступа к памяти и старых шин связи с **чипсетом**, но новые шины включают пакетную передачу для любых видов информации. Новые — это HyperTransport (она же — HT, но не путайте с HyperThreading) для процессоров AMD и QPI для Intel. У новичков есть четыре главных особенности, отличающие их от предыдущих решений: эти шины уже (как правило, 32 бита), в несколько раз быстрее по частоте, могут соединять только 2 устройства (на старые шины можно «повесить» и более) и, самое интересное, — они полнодуплексные. Т.е. фактически состоят из двух разнонаправленных половинок, позволяющих одновременно передавать данные в обе стороны. Так что для оценки скорости надо различать три цифры: частота работы шины (как правило, в спецификациях указывается именно она), количество передач данных в одном направлении (вдвое больше частоты за счёт DDR) и число совокупных передач данных в обоих направлениях (ещё вдвое больше). Теперь, если умножить второе или третье число на ширину шины в байтах, мы получим заветные гигабайты в секунду (точнее, млрд. байт/с) — в одном или двух направлениях.

Возможно, через несколько лет таким же изменениям подвергнется и шина между процессором и памятью — она станет узкой, сверхбыстрой и двунаправленной. Однако возможность подключать несколько модулей памяти наверняка сохранится.

### **3.7 Внешние данные: корпус, разъём, охлаждение**

У любого процессора есть не только интерьер, но и экстерьер — «одежка», по которой его встречают. Не пользователи, конечно, а коллеги-компоненты по компьютеру. Чтобы процессор вообще заработал, требуется соблюсти несколько важных пунктов.

Во-первых, у процессора есть корпус определённого размера с определённым количеством выводов в определённом расположении — всё это должно точно подходить к разъёму для CPU на материнской плате (компактные процессоры для неттопов и нетбуков продаются вместе с мат. платами сразу запааянные в них). Тип разъёма (сокета) обозначается буквой или числом выводов. Для каждого процессора указывается тот разъём, который для него подходит. Причём «подходит» означает не только механическую совместимость (т.е. процессор физически умещается в разъёме в единственно верном положении, обозначенном специальной меткой-ключём), но и электрическую, силовую и интерфейсную. Последнее гарантирует, что выводы и контакты расположены в ожидаемом порядке, на выводы питания подаётся именно то напряжение и та сила тока, которая нужна, а к информационным выводам подключены нужные шины и линии управления чипсета и периферии. Впрочем, установка процессора нового поколения вместо старого даже при совпадении разъёма не всегда закончится удачно, потому что...

Во-вторых, BIOS (загрузочная программа, стартующая сразу после включения компьютера и записанная в микросхеме флеш-памяти на материнской плате) ожидает обнаружить лишь те виды процессоров, которые в него заложили разработчики системной платы. Но если ваш новый процессор вышел позже, то для поддержки всех его функций придётся обновить и сам BIOS, новую версию которого («прошивку») нужно загрузить с сайта производителя материнской платы, убедившись, что в ней есть поддержка новинки. Впрочем, иногда это не требуется — если новый CPU не сильно отличается от старого, то и обновление BIOS'a ему не нужно, но это должно быть явно сказано производителем процессора или системной платы.

В-третьих, даже если процессор точно заработал всеми своими наворотами и гигагерцами, есть ещё кое-что, без чего его работа может очень быстро закончиться — охлаждение. При покупке стоит обратить внимание на то, сколько процессор выделяет энергии (эта величина почти равна её потреблению) — параметр TDP (Thermal Design Power), измеряемый в ваттах. Фактически это требование к системе охлаждения — именно столько тепла должен отводить кулер или радиатор, чтобы процессор не перегревался (для каждого процессора и вида корпуса есть своя максимально допустимая температура, гарантирующая продолжительную надёжную работу). Если перегрев всё-таки произойдёт, процессор сначала станет снижать фактическую частоту работы (причём различными программами-мониторами это не обязательно фиксируется), а затем может и вовсе подать сигнал аварийного отключения питания всего компьютера. Для этого в каждый современный CPU встроен датчик температуры, выдающий показания системной плате, а также собственным механизмам защиты, главная цель которых — не дать физически сжечь процессор (ценой потери производительности и даже данных).

### 3.8 Процессор: детальней

#### Кэш. Общее описание и принцип действия

Во всех современных процессорах есть кэш (cache). Это разновидность памяти (кардинальные отличия кэша от ОЗУ — скорость работы и меньшая задержка доступа), которая является своего рода «буфером» между контроллером памяти и процессором и служит для увеличения скорости работы с ОЗУ. Каким образом? Чтобы объяснить, сразу откажемся от попохивающих детским садом сравнений, которые частенько встречаются в популяризаторской литературе на процессорную тематику (бассейны, соединённые трубами разного диаметра, и т.д. и т.п.). Всё-таки человек, который дочитал статью до этого места и не заснул (*прим. ред. — а ведь авторы так старались!*), наверное, способен выдержать и «переварить» чисто техническое объяснение, без бассейнов, кошечек и одуванчиков.

Итак, представим, что у нас есть много сравнительно медленной памяти (пусть это будет ОЗУ размером 1 мегабайт) и относительно мало очень быстрой (пусть это будет кэш размером всего 1 килобайт). Как нам с помощью этого несчастного килобайта увеличить скорость работы со всей памятью вообще? А вот здесь следует вспомнить, что данные в процессе работы программы, как правило, не бездумно перекидываются с места на место — они изменяются. Читали из памяти значение какой-то переменной, прибавили к нему какое-то число — записали обратно на то же место. Читали массив, отсортировали по возрастанию — опять-таки записали в память. Т.е. в каждый момент программа работает не со всей памятью, а, как правило, с относительно маленьким её фрагментом. Направивается решение — загрузить этот фрагмент в «быструю» память, обработать его там, а потом уже записать обратно в «медленную» (или просто удалить из кэша, если данные не изменялись). В общем случае, именно так и работает процессорный кэш: любая считываемая из памяти информация попадает не только в процессор, но и в кэш. И если эта же информация нужна снова, сначала процессор проверяет: нет ли её в кэше? Если есть (а современные кэши совершенны настолько, что это происходит в подавляющем большинстве случаев) — информация берётся оттуда,

и обращения к памяти не происходит вовсе. Аналогично с записью: информация, если её объём влезает в кэш, пишется именно туда, и только потом, когда процессор закончил операцию записи, и занялся выполнением других команд, данные, записанные в кэш, параллельно с работой процессорного ядра «потихоньку» выгружаются в ОЗУ.



*Основной принцип работы процессорного кэша. Второй этап предусматривает два различных варианта развития событий: быстрый ответ, либо передачу запроса дальше, в память. Третий этап в случае быстрого ответа отсутствует.*

Говоря по-научному, кэш использует эффекты, которые называются временной и пространственной локальностью информации. Пространственная локальность означает, что несколько обращений к памяти подряд произойдут по адресам, скорее «близким» друг к другу, чем «далёким». Дело в том, что при чтении данных, которых не оказалось в кэше, процессор из памяти получает только их, а кэш дополнительно запрашивает себе ещё несколько десятков байт «вокруг». В результате, если первое обращение закэшировано, то, скорее всего, и для всех последующих также не потребуется обращаться к памяти. А временная локальность означает, что данные, к которым недавно обращались, скорее всего в течение ближайшего времени понадобятся ещё раз или много раз. Поэтому после удачного попадания в кэш (именно так это событие и называется — кэш-попадание, а отсутствие нужных данных в кэше — кэш-промах) информация там остаётся и даже получает большой «рейтинг популярности» (зачем — см. ниже).

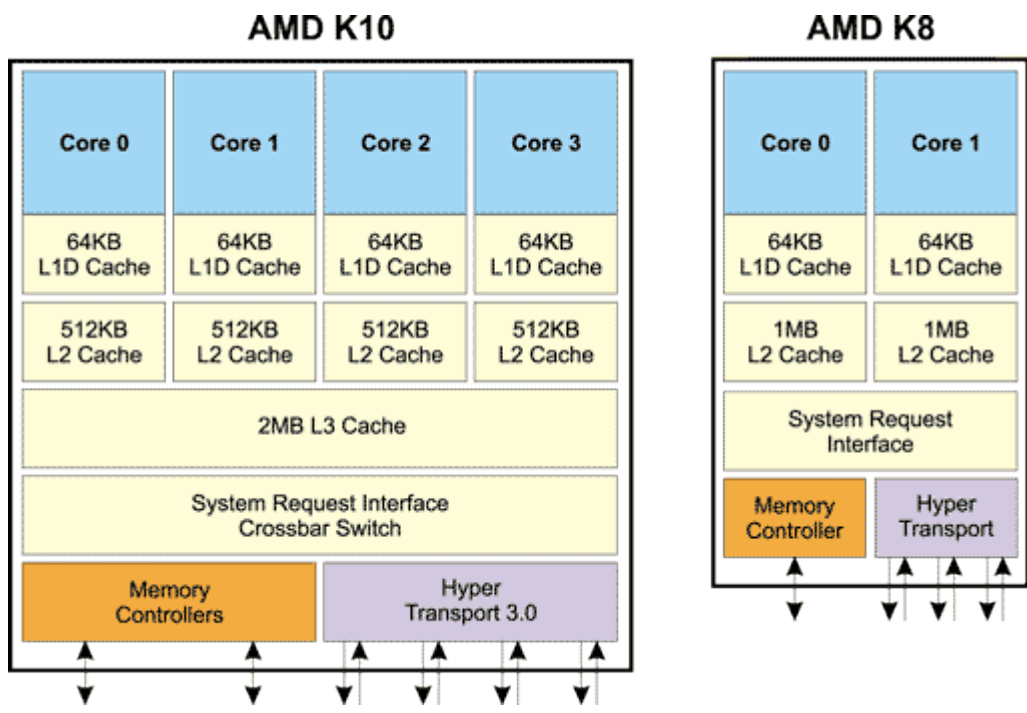
Разумеется, объём данных, прочитанных и записанных за всё время работы программы — намного больше объёма кэша. Поэтому некоторые из них приходится время от времени удалять, чтобы в кэш могли поместиться новые, более актуальные. Самый простой из известных механизмов обеспечения данного процесса — отслеживание времени последнего обращения к данным, находящимся в кэше. Так, если нам необходимо поместить новые данные в кэш, а он уже «забит под завязку», контроллер, управляющий кэшем, смотрит: к какому фрагменту кэша не происходило обращения дольше всего (та самая «популярность»). Этот фрагмент и является первым кандидатом на «вылет», а на его место записываются новые данные, с которыми нужно работать сейчас.

Чтобы было понятно, насколько важен кэш, приведём простой пример: скорость обмена данными современного процессора с быстрейшим из своих кэшей (подробней — абзацем ниже) в 5-10 раз превосходит скорость его работы с памятью, а задержки меньше в 50 раз! Фактически, в полную силу современные процессоры способны работать только с кэшем: как только они сталкиваются с необходимостью прочитать данные из памяти — все их хваленые гигагерцы просто простаивают. Опять-таки, простой пример: выполнение простейшей инструкции процессором происходит за 1 такт, т.е. за секунду он может выполнить такое количество простых инструкций, какова его частота (на самом деле еще больше, но это оставим на потом...). А вот время ожидания данных из памяти может в худшем случае составить более 200 тактов! Что делает процессор, пока ждёт нужные данные? А ничего не делает. Или, в лучшем случае, при наличии технологии гиперпоточности, переключается на другой поток команд, которому без кэша также плохо, как и этому.

## Многоуровневое кэширование

Специфика конструирования современных процессорных ядер привела к тому, что систему кэширования в подавляющем большинстве CPU приходится делать многоуровневой. Кэш первого

уровня (самый «близкий» к ядру) традиционно разделяется на две (как правило, равные) части: кэш инструкций (L1I) и кэш данных (L1D). Это разделение предусматривается так называемой «гарвардской архитектурой» процессора, которая по состоянию на сегодня является самой популярной теоретической основой для построения современных CPU. В L1I, соответственно, аккумулируются только команды (с ним работает декодер), а в L1D — только данные (они впоследствии, как правило, попадают во внутренние регистры процессора — обо всём этом см. ниже). Иерархически «над» L1 стоит кэш второго уровня — L2. Он, как правило, в 2-8 раз больше по объёму, примерно втрое медленнее, и является уже «смешанным» — там располагаются и команды, и данные. В первых многоядерных процессорах у каждого ядра были свои L1, но общий L2. Сегодня у каждого ядра есть свой L2, зато общим для всех ядер является L3 (кэш третьего уровня), который в 4-32 раза больше, чем L2, и ещё примерно втрое медленнее (но всё ещё быстрее памяти). Алгоритм работы с многоуровневым кэшем в общих чертах не отличается от алгоритма работы с одноуровневым, просто добавляются дополнительные итерации: сначала информация ищется в L1, если там промах — в L2, потом — в L3, и уже потом, если ни на одном уровне кэша она не найдена — идёт обращение к основной памяти (ОЗУ).



*В новой архитектуре (K10) AMD использует общий для всех ядер кэш третьего уровня. Раньше, в AMD K8, все ядра имели только свои собственные кэши 1 и 2 уровня. Примерно так же выглядят новая и старая архитектуры Intel.*

## Декодер

На самом деле, исполнительные блоки всех современных десктопных x86-процессоров вовсе не работают с кодом в стандарте x86. У каждого процессора есть своя, «внутренняя» система команд, имеющая мало общего с теми командами (тем самым «кодом»), которые поступают извне. В общем случае, команды, исполняемые ядром — намного проще, «примитивнее», чем команды стандарта x86. Чтобы процессор с точки зрения программиста или пользователя «внешне выглядел» как x86 CPU, существует декодер: этот блок отвечает за преобразование «внешнего» x86-кода во «внутренние» команды, исполняемые ядром (при этом достаточно часто одна команда x86-кода преобразуется в несколько более простых «внутренних»). Декодер является важной частью современного процессора: от его быстродействия зависит то, насколько постоянным будет поток команд, поступающих на исполняющие блоки. Ведь они не способны работать с кодом x86, поэтому будут ли они что-то делать или простаивать — во многом зависит от эффективности работы декодера.

## Регистры процессора

Регистры — по сути, те же ячейки памяти, но «территориально» они расположены прямо в процессорном ядре. Разумеется, скорость работы с регистрами намного больше не только скорости работы с ОЗУ, но и с кэшами любого уровня. Поэтому большинство команд архитектуры x86 предусматривают осуществление действий именно над содержимым регистров, а не над содержимым памяти. Однако общий объём регистров процессора, как правило, очень мал — он не сравним даже с объёмом кэшей первого уровня и составляет всего сотни байт. Поэтому код программы (не на языке высокого уровня, а именно машинный) обычно содержит примерно такую последовательность операций: загрузить в регистры процессора информацию из ОЗУ, произвести некое действие над содержимым этих регистров, поместив результат туда же, в регистры, а потом снова выгрузить результат в основную память. Т.к. работа с памятью куда медленнее, было бы неплохо, чтобы объём данных в регистрах был больше — тогда промежуточные результаты вычислений можно целиком (или почти...) хранить в ядре, не обращаясь даже в кэш, что резко ускорит работу процессора. Однако увеличить размер или число регистров значительно сложнее, чем увеличить кэш и, тем более, нарастить объём памяти (это вообще любой продвинутый пользователь сделает). Тем не менее, примерно раз в 5-10 лет к стандартному на этот момент набору регистров добавляется ещё столько же новых, либо сами регистры удваиваются (а при введении x86-64 с целочисленными регистрами произошло и то, и другое).

## Функциональные устройства

Пройдя через все уровни кэша, декодер и некоторые подготовительные модули, команды наконец-то попадают в те блоки, ради которых вся эта катавасия и устраивалась: функциональные (исполняющие) устройства (ФУ). По сути, именно они и являются единственно необходимым элементом процессора. Можно обойтись без кэша — скорость снизится, но программы работать будут. Можно обойтись без декодера — исполняющие устройства станут сложнее, но работать процессор будет. Более того, у процессоров с системой команд концепции RISC (с точки зрения программиста, архитектура x86 к ней не относится, но для примера имеет смысл заметить) декодер отсутствует принципиально. А без функциональных устройств обойтись невозможно, ибо именно они исполняют операции над данными. Разных ФУ бывает много, но самые главные из них — арифметико-логические устройства (ALU), блоки вычислений с плавающей точкой (FPU), блоки векторной обработки (SIMD — таково общее название концепции векторных вычислений, означающее «одна команда, много данных») и блоки обмена данных с памятью. Каждое ФУ может исполнить только те команды, которые предназначены для него. Распределением команд, поступающих с декодера, по различным исполняющим устройствам занимается специальный блок-планировщик.

## Арифметико-логические устройства

ALU (если не указано иное, то подразумевается именно целочисленный блок) традиционно отвечают за самые частые операции: простые арифметические действия (сложение, вычитание, сравнение) с целыми числами, логические операции («и», «или», «исключающее или» и «не»), копирование и простые преобразования чисел, а также битовые сдвиги. Блоков ALU в современных процессорах, как правило, 3. Для чего — вы поймёте позже, прочитав раздел «Суперскалярность и внеочередное исполнение команд». Внимательный читатель заметит, что выше не указаны ещё некоторые команды с целыми числами, которые, вроде бы должны быть исполнены в ALU. Например — умножение. Однако всё не так просто. Дело в том, что число и разнообразие функциональных устройств зависит от частоты встречи разных команд. Т.к. команды сложения, вычитания и копирования среди целых чисел наиболее «популярны», имеет смысл делать несколько ALU, исполняющих именно их, а вот целочисленное умножение, и, тем более, деление встречается куда реже, поэтому целочисленный множитель почти во всех процессорах один (иногда — универсальный, в т.ч. и для вещественных чисел), а делителя нет вообще (эта операция делается в множителе с использованием специальных таблиц констант для ускорения деления).

## Блоки вычислений с плавающей запятой\* и векторной обработки

FPU занимается выполнением команд, работающих с числами с плавающей запятой, кроме того, традиционно на него «вешают всех собак» в виде дополнительных наборов команд для работы с векторными данными (MMX и SSE с разными цифрами) — независимо от того, работают они с числами с плавающей запятой, или с целыми. Этих ФУ также 3-4, но тут расклад сил несколько иной

— как правило, каждый блок умеет делать копирование данных, но только 2 или 3 исполняют простые команды (как у целочисленного АЛУ — их иногда называют SIMD ALU или SSE ALU), только один — умножение и деление, и ещё один — всё остальное (перетасовки элементов вектора, сложные преобразования форматов данных и пр.).

\* — по традиции русской математической школы, мы называем FPU «блоком вычислений с плавающей запятой», хотя буквально его название (Floating Point Unit) переводится как «...с плавающей точкой» — согласно американскому стандарту написания таких чисел.

### **Блоки обмена данных с памятью**

Тут есть 3 вида модулей — 2-3 так называемых AGU или устройства генерации адреса, подготавливающие адрес операции обмена, и по одному блоку загрузки и сохранения (выгрузки), соединённых с кэшем данных первого уровня. Тут всё просто — готовим адрес, а затем либо пишем данные из регистра в кэш, либо наоборот — читаем из кэша в регистр.

### **Энергосбережение**

Помимо вычислительных «наворотов», у современных CPU есть ещё и различные технологии для уменьшения потребления энергии. Причём это касается процессоров не только для мобильных устройств, но и для настольных ПК, и даже серверов. Дело в том, что уменьшение потребления электроэнергии также приводит к уменьшению тепловыделения, которое за последние годы сильно выросло — ещё 10 лет назад было трудно себе представить, что средний процессор будет потреблять электричества и выделять тепла под 100 ватт, а то и больше. Системы охлаждения всё чаще становятся слишком дорогими и шумными, притом, что это один из самых ненадёжных узлов компьютера, требующий регулярного ухода. А если охлаждение не справится — процессор (или другой чувствительный компонент) перегреется. О перегреве и защите от него уже сказано выше, но с некоторых пор не помогает и это, нужны дополнительные меры. Такими мерами стали технологии регулировки потребления энергии в зависимости от требуемой загрузки процессора. Для Intel это называется SpeedStep, для AMD — Cool'n'Quiet и PowerNow! (плюс номер версии).

Анализируя загрузку различных блоков и шин, контроллер энергосбережения может снизить их частоту работы (для компонентов, которые могут работать несинхронно) или приостановить тактирование полностью, а также указать материнской плате понизить питающее напряжение (тоже — не всего процессора, а отдельного ядра или блока, хотя и не каждого). Регулировка напряжений особенно эффективна, т.к. от него потребляемая и выделяемая мощность зависит больше. Однако и частота (за редкими исключениями) и напряжение не могут упасть до нуля: реально частота падает в 2-3 раза относительно максимума, а напряжение — процентов на 20-30. Т.е. даже при полном простое (чего в многозадачных ОС не бывает никогда) процессор всё равно будет потреблять несколько ватт, а особо энергоэффективные CPU для ноутбуков — доли ватта. Тем не менее, это на порядок меньше, чем в случае отсутствия энергосберегающих технологий. Разумеется, во всех современных материнских платах и ОС энергосбережение процессора поддерживается и включено по умолчанию. Что касается эффективности, то считается, что технологии AMD чуть отстают от Intel, но реальная разница скорее всего окажется околонулевой, т.к. процессор — не единственная часть компьютера. В частности, современная видеокарта «налегает на ватты» посильнее многих серверных CPU, даже если она в корпусе одна; аналогично и для ноутбуков.

Также заметим, что переход на новый технологический процесс при изготовлении микросхем (грубо говоря, он измеряется в нанометрах и определяет минимальный размер элемента на чипе) помимо возможности размещения большего числа транзисторов и ускорения их срабатывания также приводит и к уменьшённому энергопотреблению. Так что, например, одинаковые по устройству и частоте процессоры, изготовленные по 65-нанометровой и 45-нанометровой технологии, будут потреблять разное количество энергии — у второго будет чуть меньшее питающее напряжение и потребляемый ток.

## 3.9 Процессор: ещё детальней

### Особенности кэшей

#### Частота работы кэша и его шина

Во всех современных x86 CPU кэши L1 и L2 работают на той же частоте, что и процессорное ядро, но это вовсе не всегда было так (данный вопрос уже поднимался выше). Однако скорость работы с кэшем зависит не только от частоты, но и от ширины шины, с помощью которой он соединён с ядром. Как вы помните, скорость передачи данных является произведением частоты работы шины (количества тактов в секунду) на количество байт, которые передаются по шине за такт. Это количество можно увеличивать за счёт введения технологии DDR (Double Data Rate) и/или за счёт увеличения ширины шины. В случае с кэшем более популярен второй вариант — не в последнюю очередь из-за «пикантных особенностей» DDR, описанных выше. Более того, можно поставить сразу две параллельные шины, передающие данные в разные стороны — т.е. преобразовав шину в двунаправленную (полнодуплексную) удвоенной ширины. Споры о том, какой из подходов лучше (двунаправленная шина, но более узкая в каждом направлении, или однонаправленная широкая) — продолжаются до сих пор, как и множество других споров относительно технических решений, применяемых двумя основными конкурентами на рынке x86 CPU. Ранее под минимально разумной шириной шины кэша принималась разрядность внешней шины самого процессора, т.е. 64 бита. Теперь же большинство новых моделей имеют встроенный многоканальный контроллер памяти, общая эффективная ширина которого — 128 и более бит. Однако внутри процессора ширина шин между ядром и кэшем, а также самими кэшами может быть ещё шире: в большинстве случаев — 256 бит.

#### Эксклюзивный и не эксклюзивный кэш

Концепции эксклюзивного и не эксклюзивного кэширования очень просты: в случае не эксклюзивного кэша, информация на всех уровнях кэширования может дублироваться. Таким образом, L2 может содержать в себе данные, которые уже находятся в L1I и L1D, а L3 может содержать в себе полную копию всего содержимого L2 (и, соответственно, L1I и L1D). Эксклюзивный кэш, в отличие от не эксклюзивного, предусматривает чёткое разграничение: если информация содержится на каком-то уровне кэша — то на всех остальных она отсутствует. Плюс эксклюзивного кэша очевиден: общий размер кэшируемой информации равен суммарному объёму кэшей всех уровней — а у не эксклюзивного кэша размер кэшируемой информации (в худшем случае) равен объёму самого большого (по размеру и по номеру) уровня кэша. Минус эксклюзивного кэша менее очевиден, но он есть: необходим специальный механизм, который следит за собственно «эксклюзивностью» (например, «удаление» информации из L1 фактически инициирует процесс её копирования в L2).

Не эксклюзивный кэш традиционно использует компания Intel, эксклюзивный (с момента появления процессоров Athlon на ядре Thunderbird) — компания AMD. В целом, мы наблюдаем здесь классическое противостояние между объёмом и скоростью: за счёт эксклюзивности, при одинаковых объёмах L1/L2 у AMD общий размер кэшируемой информации получается больше — но за счёт неё же он работает медленней (задержки, вызванные наличием механизма обеспечения эксклюзивности). Следует заметить, что недостатки не эксклюзивного кэша Intel компенсирует просто, но весомо: наращивая его объёмы. Для топовых процессоров данной компании стал нормой L3-кэш объёмом 8 МБ — но AMD с её 512 КБ L2 на каждое из 2-6 ядер и максимум 6 МБ общего L3 также получает 7-9 МБ за счёт эксклюзивности.

Кроме того, увеличивать общий объём кэшируемой информации за счёт введения эксклюзивной архитектуры кэша имеет смысл только в том случае, когда выигрыш в объёме получается достаточно большим. Для AMD это актуально т.к. у её сегодняшних CPU суммарный объём L1D+L1I равен 128 КБ, а L2 — 512 КБ. Процессорам Intel, у которых оба числа вдвое меньше, введение эксклюзивной архитектуры дало бы намного меньше пользы.

А ещё есть распространённое заблуждение, что архитектура кэша у CPU компании Intel «инклюзивная». На самом деле — нет. Именно НЕ эксклюзивная. Инклюзивная архитектура предусматривает, что на «нижнем» уровне кэша не может находиться ничего, чего нет на более «верхнем». Не эксклюзивная архитектура всего лишь допускает дублирование данных на разных уровнях.

## Суперскалярность и внеочередное исполнение команд

Основная черта всех современных процессоров состоит в том, что они способны запускать на исполнение не только ту команду, которую (согласно коду программы) следует исполнить в данный момент времени, но и другие «вблизи» неё. Приведём простой (канонический) пример. Пусть нам следует исполнить следующую последовательность команд:

1.  $A = B + C$
2.  $Z = X + Y$
3.  $K = A + Z$

Легко заметить, что команды (1) и (2) совершенно независимы друг от друга — они не пересекаются ни по исходным данным (переменные  $B$  и  $C$  в первом случае,  $X$  и  $Y$  во втором), ни по месту размещения результата (переменная  $A$  в первом случае и  $Z$  во втором). Стало быть, если на данный момент у нас есть свободные исполняющие блоки в количестве более одного, данные команды можно распределить по ним, и выполнить одновременно, а не последовательно\*. Таким образом, если принять время исполнения каждой команды равным  $N$  тактов процессора, то в классическом случае исполнение всей последовательности заняло бы  $N \cdot 3$  тактов, а в случае с параллельным исполнением — всего  $N \cdot 2$  тактов (так как команду (3) нельзя выполнить, не дождавшись результата исполнения двух предыдущих).

\* — разумеется, степень параллелизма не бесконечна: команды могут быть выполнены параллельно только в том случае, когда на данный момент времени есть в наличии соответствующее количество свободных от работы блоков (ФУ), причём именно таких, которые «понимают» рассматриваемые команды. Например, ALU физически неспособно исполнить инструкцию для FPU. Обратное также верно.

На самом деле, всё ещё сложнее. Так, если у нас имеется следующая последовательность:

1.  $A = B + C$
2.  $K = A + M$
3.  $Z = X + Y$

То очередь исполнения команд процессором будет изменена! Т.к. команды (1) и (3) независимы друг от друга ни по исходным данным, ни по месту размещения результата, они могут быть выполнены параллельно — и будут выполнены параллельно. А вот команда (2) будет выполнена после них (хронологически третьей) — поскольку для того, чтобы результат вычислений был корректен, необходимо, чтобы перед этим была выполнена команда (1). Именно поэтому обсуждаемый в данном разделе механизм и называется «внеочередным исполнением команд» (Out-of-Order Execution или «OoO»): в тех случаях, когда очерёдность выполнения никак не может сказаться на результате, команды отправляются на исполнение не в указанной в программе последовательности, а в той, которая позволяет достичь максимального быстродействия.

Теперь вам должно стать окончательно понятно, зачем современным CPU такое количество однотипных исполняющих блоков: они обеспечивают возможность параллельного выполнения нескольких одинаковых или близких по типу команд, которые в случае с «классическим» подходом к проектированию процессора пришлось бы выполнять так, как они содержатся в исходном коде, одну за другой.

Процессоры, оснащённые механизмом параллельного исполнения нескольких подряд идущих команд, принято называть «суперскалярными». Однако не все суперскалярные процессоры поддерживают внеочередное исполнение. Так, в первом примере нам достаточно «простой суперскалярности» (выполнения двух последовательных команд одновременно) — а вот во втором примере без перестановки команд местами уже не обойтись, если мы хотим получить максимальное быстродействие. Все современные x86 CPU обладают обоими качествами: являются суперскалярными и поддерживают внеочередное исполнение команд — кроме процессора Intel Atom, который сделан с простой внутренней структурой, чтобы быть дешёвым и энергоэффективным одновременно. В то же время, были в истории x86 и «простые суперскаляры», OoO не поддерживающие. Например, классическим десктопным x86-суперскаляром без OoO был Intel Pentium (с или без MMX). Тот же Atom можно с натяжкой считать аналогом «Пентиума», хотя сильно продвинутым и по архитектуре, и по скорости.

Справедливости ради стоит заметить, что никаких заслуг в разработке концепций суперскалярности и OoO нет ни у Intel, ни у AMD, ни у какого-либо иного (в том числе из



ныне почивших) производителя x86 CPU. Первый суперскалярный компьютер, поддерживающий OoO, был разработан Сеймуром Креем (Seymour Cray) ещё в 60-х годах XX века. Для сравнения: Intel свой первый суперскалярный процессор архитектуры x86 (Pentium) выпустила в 1993 г., первый суперскаляр с OoO (Pentium Pro) — в 1995 г.; первый суперскаляр с OoO от AMD (K5) увидел свет в 1996 г.. Комментарии, как говорится, излишни...

## **Предварительное (опережающее) декодирование и кэширование**

### **Предсказание ветвлений**

В любой более-менее сложной программе присутствуют команды условного перехода: «Если некое условие истинно — перейти к исполнению одного участка кода, если нет — другого». С точки зрения скорости выполнения кода программы современным процессором с большим числом подготовительных стадий и собственно исполнением (так называемый исполнительный конвейер), любая команда условного перехода — воистину бич божий. Ведь до тех пор, пока не станет известно, какой участок кода после условного перехода окажется «актуальным» — его невозможно начать декодировать и исполнять. Для того чтобы как-то примирить концепцию «длинных» конвейеров с командами условного перехода, предназначается специальный блок: блок предсказания ветвлений. Занимается он, по сути, «пророчествами»: пытается предсказать, на какой участок кода укажет команда условного перехода, ещё до того, как она будет исполнена, и сработает ли переход вообще. В соответствии с указаниями «штатного внутриядерного пророка», процессором производятся вполне реальные действия: «напророченный» участок кода загружается в кэш (если он там отсутствует), и начинается декодирование и выполнение его команд. Причём среди выполняемых команд также могут содержаться инструкции условного перехода, и их результаты тоже предсказываются, что порождает целую цепочку из пока не проверенных предсказаний! Разумеется, если блок предсказания ветвлений ошибся, вся проделанная в соответствии с его предсказаниями работа просто аннулируется.

Алгоритмы, по которым работает блок предсказания ветвлений, вовсе не являются шедеврами искусственного интеллекта. Когда процессор впервые встречает условный переход, он пытается предсказать его поведение «по одежке» — какого типа команда, куда происходит переход (вперёд по ходу исполнения программы или назад — это если он вообще произойдёт) и пр.. Точность такого предсказателя (он называется статическим) невелика. Самое интересное происходит, когда встречается уже знакомый переход. Чтобы его узнать, у предсказателя есть специальная таблица историй переходов, хранящая описание поведения нескольких сотен или тысяч последних обнаруженных в программе команд ветвления вместе с их адресами. Далее уже динамический предсказатель делает заключение о вероятном поведении команды не «по одежке», а «по уму» — основываясь на детальной накопленной статистике поведения и этой команды перехода, и предыдущих её «коллег», исполненных до неё. Для поддержки этой статистики каждый раз, когда команда перехода доходит до исполнения, её результат попадает в предсказатель, чтобы тот скорректировал свою таблицу — перешли или нет, угадали или нет.

Несмотря на достаточно высокую эффективность алгоритмов, механизмы предсказания ветвлений в современных CPU всё равно постоянно совершенствуются и усложняются — но тут уже речь идёт о борьбе за единицы процентов: например, за то, чтобы повысить эффективность работы блока предсказания ветвлений с 95 процентов до 97, или даже с 97 до 99...

### **Предвыборка данных**

Блок предвыборки данных (Prefetch) очень похож по принципу своего действия на блок предсказания ветвлений — но в данном случае речь идёт не о коде, а о данных. Общий принцип действия такой же: предзагрузчик (префетчер) анализирует запросы к данным, решает, что к некоему участку памяти, ещё не загруженному в кэш или ядро, скоро будет осуществлён доступ — и заранее даёт команду на загрузку данного участка ещё до того, как он понадобится программе. «Умно» (результативно) работающий блок предвыборки позволяет существенно сократить время доступа к нужным данным, и, соответственно, повысить скорость исполнения программы. Он хорошо компенсирует высокую латентность подсистемы памяти, подгружая нужные данные поближе к ядру или сразу в него, и тем самым, нивелируя задержки при доступе к ним, если бы они находились не в кэше, а в основном ОЗУ.

Разумеется, в случае предвыборки неизбежны негативные последствия: загружая ненужные (как позже окажется) данные в кэш, Prefetch вытесняет из него другие (быть может, как раз нужные).

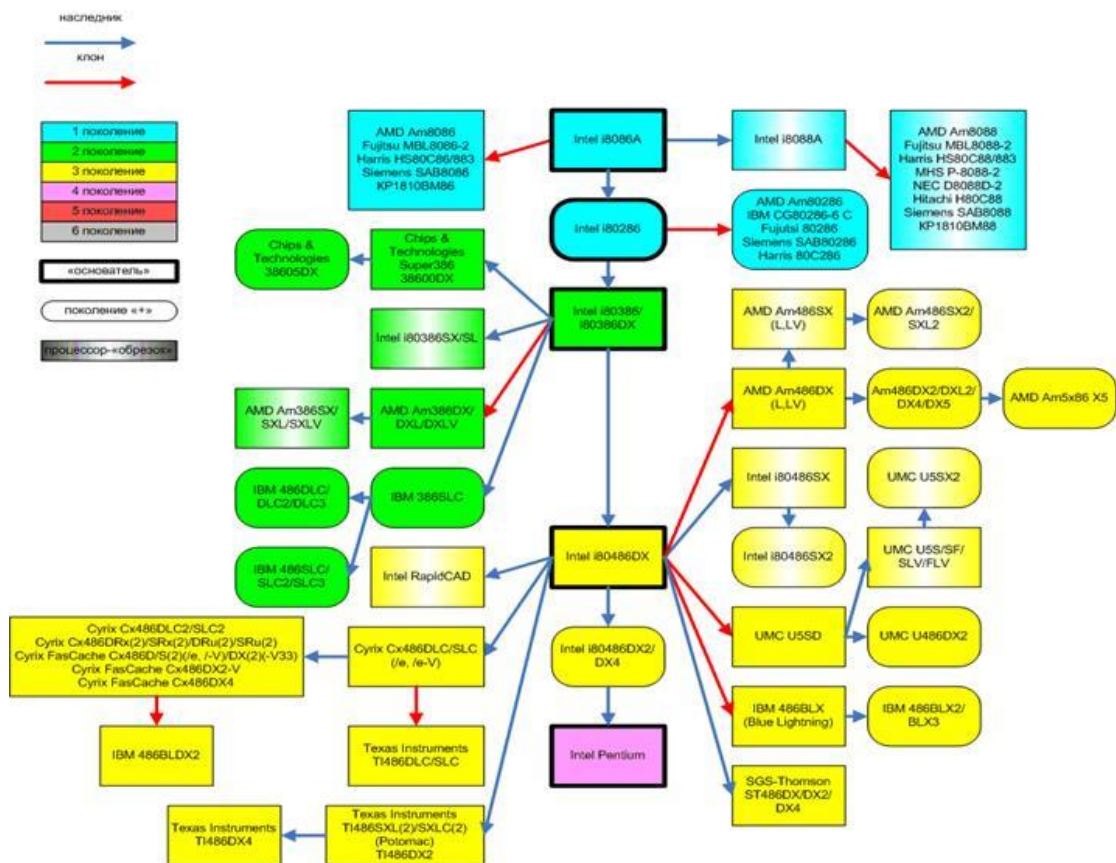
Кроме того, за счёт «предвосхищения» операции считывания, создаётся дополнительная нагрузка на контроллер памяти (причём в случае ошибки — совершенно бесполезная).

Алгоритмы Prefetch, как и алгоритмы блока предсказания ветвлений, тоже не блещут интеллектуальностью: как правило, данный блок стремится отследить, не считывается ли информация из памяти с определённым «шагом» (по адресам), и на основании этого анализа пытается предсказать, с какого адреса будут считываться данные далее. Как и в случае с блоком предсказания ветвлений, простота алгоритма вовсе не означает низкую эффективность: в среднем, блок предвыборки чаще «попадает», чем ошибается — это, как и в предыдущем случае, прежде всего связано с тем, что «массированное» чтение данных из памяти, как правило, происходит при исполнении различных циклов.

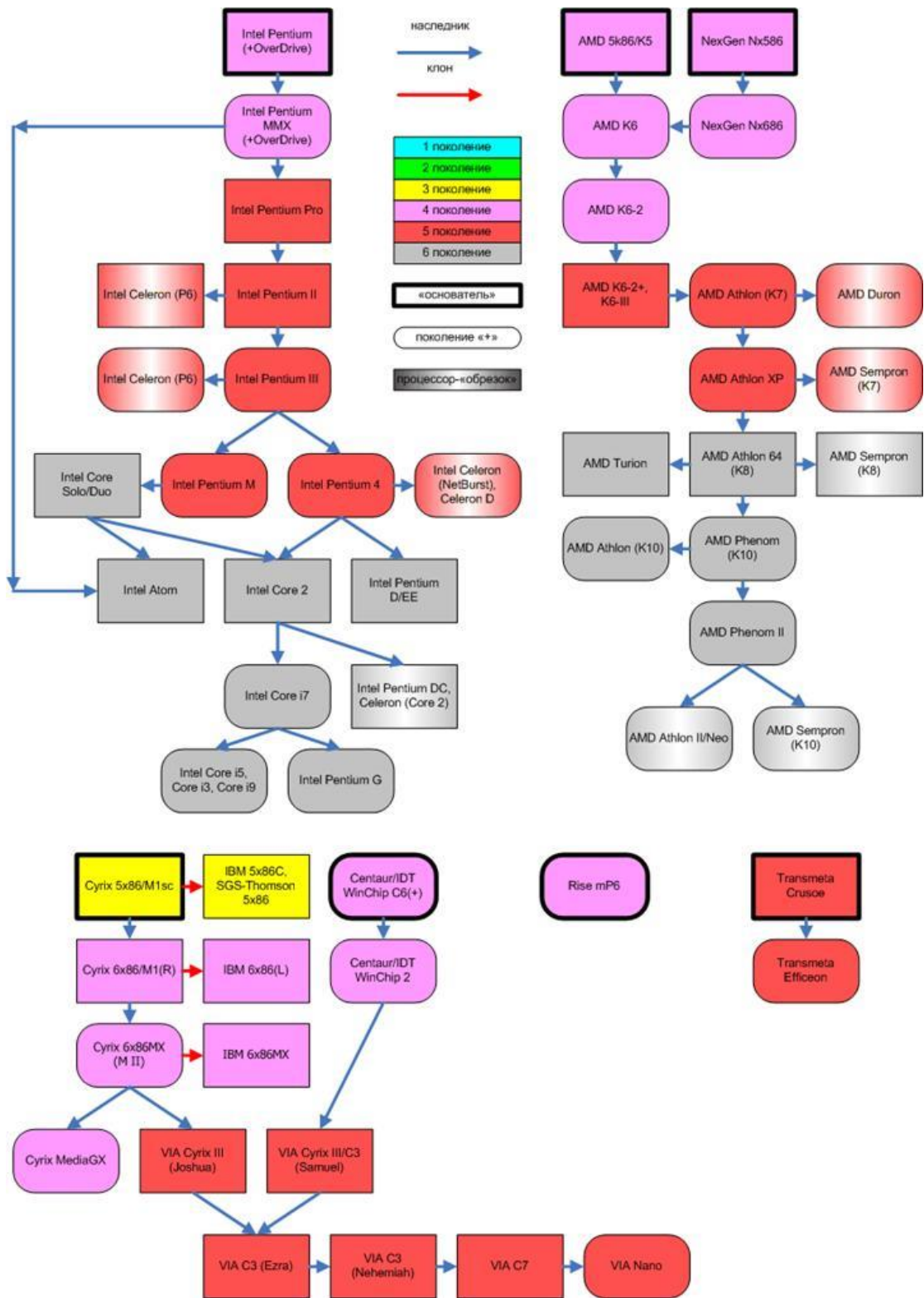
### 3.10 Приложение: генеалогия x86-процессоров от начала и до наших времён

Также, для справки, в данный материал включено своего рода «генеалогическое древо» всех десктопных x86-процессоров, т.к. оно позволяет проследить некоторые тенденции их развития, а заодно понять, насколько «взаимопроникающим» был процесс их разработки, особенно в самом начале. :)

#### «Доисторическая эпоха» — от Intel 8086 до Intel Pentium



«Новейшая история» — от Intel Pentium до Intel Core i7 и AMD Phenom II



## Контрольные вопросы

1. Изучите прайс-лист "Сетевой лаборатории NetLab" ([www.netlab.ru](http://www.netlab.ru)). Используя программный пакет Microsoft Excel, произведите отбор микропроцессоров Intel, имеющих шестиядерную архитектуру. Следует указать наименование модели и цену в рублях (колонка "С" с учетом торговой наценки в 10% и курса доллара по курсу ММВБ на день выборки).

2. Определите теоретическую пропускную способность двух модулей памяти Kingston DDR-II 1GB 800MHz [KVR800D2N6-1G] установленных в системную плату парой.

3. В паре с каким из процессоров модуль памяти Kingston DDR-II 1GB 800MHz [KVR800D2N6-1G] будет обладать меньшей латентностью и почему?

- CPU Intel Core 2 Duo E8500 {3.16ГГц, 6МБ, 1333МГц, EM64Т, Socket775} (BOX)
- CPU AMD Athlon-64 X2 4800 + {2.5ГГц, 2x512КБ, HT1000МГц, SocketAM2} (OEM)

4. Если компьютерная программа написана для микропроцессора с поддержкой набора команд SSE 4.2, будет ли она выполняться на микропроцессоре с поддержкой набора команд SSE 4.0 и почему?

5. Чем отличается понятие архитектура микропроцессора с точки зрения программного и аппаратного обеспечения?

6. Какие реальные преимущества дает использование микропроцессоров, поддерживающих технологию x86-64?

7. Что означает технология гиперпоточности и чем она отличается от многоядерности?

8. Чем различаются понятия микроархитектуры, ядра и ревизии микропроцессора?

9. Почему увеличение частоты ядра микропроцессора не дает линейного увеличения производительности?

10. В чем суть технологии TurboBoost в микропроцессорах Intel?

11. Какие преимущества дает использование аппаратной виртуализации в микропроцессорах?

12. Произведите тестирование микропроцессора своего рабочего места и определите следующие параметры: модель, кодовое название ядра, количество ядер, корпусировка, технологический процесс, спецификация, набор поддерживаемых инструкций, объем кэш-памяти.

## Оформление отчета

Оформление отчета производится по правилам оформления курсовых проектов:

- использование программ Microsoft Word или Open Office;
- поля для последующей вставки рамки с основной надписью: слева 3 см, снизу 3 см, справа 1,5 см, сверху 1,5 см;
- шрифт Arial, размер 12 пунктов, курсив;
- абзацный отступ (красная строка) 1 см;
- межстрочный интервал - множитель 1,2;
- рисунки в тексте (не перед текстом) без обтекания с выравниванием по центру, подрисуночная надпись шрифтом Arial размером 10 пунктов.

## Содержание отчета:

1. Выборка из прайс-листа NetLab, выполненная в программе Microsoft Excel.
2. Ответы на контрольные вопросы.



## 4 Интерфейсы ПК

Персональный компьютер состоит из множества отдельных устройств. Для компоновки работоспособной компьютерной системы их необходимо связать физическими линиями, которые обычно называют шинами. Формат сигналов, передаваемых по шине, задан соответствующим протоколом. Сочетание шины и сигнальных протоколов образует интерфейс. На программном уровне интерфейс поддерживается драйвером, который входит либо в состав операционной системы, либо в комплект поставки устройства, либо «зашит» в ПЗУ компонента.

В отличие от компонентов, развитие интерфейсов происходит сравнительно медленно. Это обусловлено необходимостью стандартизации нового интерфейса, то есть его поддержки со стороны ведущих производителей компонентов. По функциональному назначению интерфейсы компьютерной системы принято разделять на внешние (ввода-вывода) и внутренние.

### 4.1 Внешние интерфейсы для подключения периферийного оборудования

#### USB



а)



б)



в)

*Внешний вид интерфейса USB: а) подключение кабеля USB к панели ввода-вывода системной платы, б) USB-кабель тип "А" (слева) и тип "В" (справа), в) разъемы кабеля типа мини-USB*

Разъёмы Universal Serial Bus (USB) предназначены для подключения к компьютеру таких внешних периферийных устройств, как мышь, клавиатура, портативный жёсткий диск, цифровая камера, VoIP-телефон (Skype) или принтер. Теоретически, к одному host-контроллеру USB можно подключить до 127 устройств. Максимальная скорость передачи составляет 12 Мбит/с для стандарта USB 1.1 и 480 Мбит/с для Hi-Speed USB 2.0. Разъёмы стандартов USB 1.1 и Hi-Speed 2.0 одинаковы. Различия кроются в скорости передачи и наборе функций host-контроллера USB компьютера. USB обеспечивает устройства питанием, поэтому они могут работать от интерфейса без дополнительного питания (если USB-интерфейс даёт необходимое питание, не больше 500 мА на 5 В).

Всего существует три типа USB-разъёмов: разъём "тип А" обычно присутствует у ПК, разъём "тип В" обычно находится на самом USB-устройстве (если кабель съёмный), разъём мини-USB обычно используется цифровыми видекамерами, внешними жёсткими дисками и т.д.

В 2008 году появилась окончательная спецификация USB 3.0. В спецификации USB 3.0 разъёмы и кабели обновлённого стандарта физически и функционально совместимы с USB 2.0. Кабель USB 2.0 содержит в себе четыре линии - пару для приёма/передачи данных, плюс и ноль питания. В дополнение к ним USB 3.0 добавляет еще четыре линии связи (две витых пары), в результате чего

кабель стал гораздо толще. Новые контакты в разъемах USB 3.0 расположены отдельно от старых на другом контактном ряду. Теперь можно будет с лёгкостью определить принадлежность кабеля к той или иной версии стандарта, просто взглянув на его разъём. Спецификация USB 3.0 повышает максимальную скорость передачи информации до 5,0 Гбит/с - что более чем на порядок больше 480 Мбит/с, которые может обеспечить USB 2.0.

Версия 3.0 обеспечивает не только более высокую скорость передачи информации, но и увеличенную силу тока с 500 мА до 900 мА. Пользователь может не только подпитывать от одного хаба большее количество устройств, но и сами устройства во многих случаях смогут избавиться от отдельных блоков питания.

При отсутствии интерфейса USB 3.0 на системной плате существует возможность использования карты расширения для слота PCI-Express, внешний вид которой указан на рисунке 1.2.



USB 3.0 PCIe card

Теперь на смену приходит новая версия – USB 3.1 (получившая маркетинговое название SuperSpeed+ USB). Она способна обеспечить очередное, теперь уже двукратное, увеличение полосы пропускания – до 10 Гбит/с. С практической точки зрения это означает, что вместо современных USB 3.0-устройств, реальная скорость передачи данных от которых составляет в лучшем случае 400-450 Мбайт/с, теперь смогут получить распространение их последователи с интерфейсом USB 3.1, которые будут способны отдавать и получать данные как минимум вдвое быстрее.

	USB 1.x	USB 2.0	USB 3.0	USB 3.1
<b>Теоретическая пропускная способность</b>	12 Мбит/с	480 Мбит/с	5 Гбит/с	10 Гбит/с
<b>Кодирование</b>	8/10-бит	8/10-бит	8/10-бит	128/132-бит
<b>Теоретическая скорость передачи данных</b>	1,2 Мбайт/с	48 Мбайт/с	625 Мбайт/с	1250 Мбайт/с

Двукратное расширение полосы пропускания – не единственное преимущество нового стандарта USB 3.1. В дополнение к этому USB 3.1 использует и более эффективное кодирование данных, позаимствованное из протокола PCI Express 3.0. Если USB 3.0 предполагал кодирование по схеме 8/10-бит (к каждому восьми битам полезных данных добавляется два бита контрольной суммы), то USB 3.1 переходит на более совершенную схему кодирования 128/132 бит с исправлением ошибок. Иными словами, в то время как предыдущая версия протокола расходовала 20 % своей полосы пропускания на передачу служебной информации, теперь накладные расходы снижаются до менее чем 4 %. Причём новый алгоритм расчёта контрольных сумм позволяет исправлять однобитовые искажения в 128-битном пакете без необходимости его повторной передачи. В результате интерфейс USB 3.1 на практике способен обеспечивать полезную пропускную способность, превосходящую скорость USB 3.0 даже более чем вдвое. Путём простого арифметического подсчёта несложно получить, что скорость передачи полезных данных по USB 3.1 может достигать величин более 1,2 Гбайт/с. Однако это – лишь теория, и из этого числа необходимо вычесть издержки драйвера,

добавки, возникающие при формировании пакетов, неэффективность микропрограммного обеспечения и прочее. А значит, в итоге мы вполне можем ожидать практического максимума скорости где-то в районе 1 Гбайт/с, что выразится в уменьшении времени передачи больших объёмов данных по сравнению с USB 3.0 примерно в 2,4-2,5 раза.

В новый стандарт заложены и другие усовершенствования, уже не касающиеся скорости. Например, электрическая реализация портов при использовании особых разъёмов и специальной схемы подключения предполагает их способность отдавать до 100 Вт мощности. Это значит, что порты USB 3.1 в некоторых случаях будет допустимо использовать не только для питания переносных устройств хранения данных и для зарядки смартфонов и планшетов, но и даже для подпитки энергией, например, полноценных ноутбуков. В дополнение к этому выполненные в соответствии с новым стандартом USB-кабели получили поддержку специального «альтернативного режима», который позволяет передавать аудио и видео по протоколу DisplayPort.

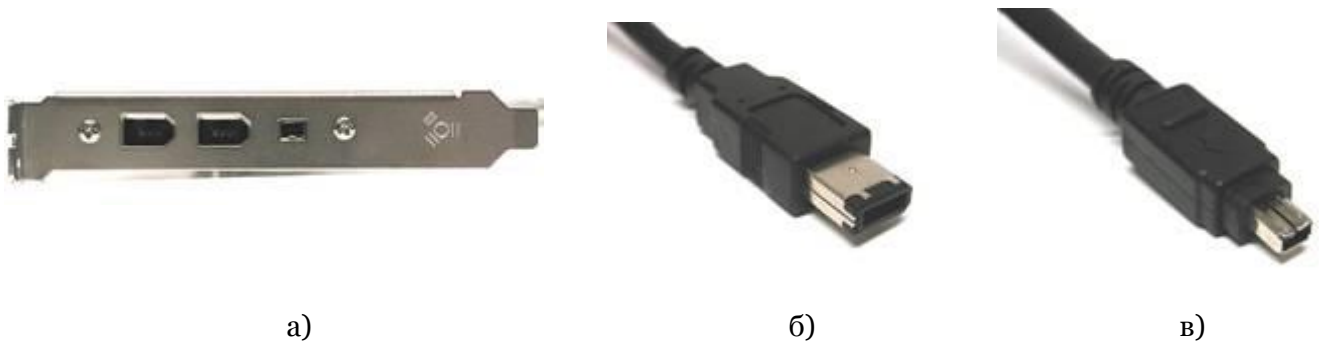
Немалым достоинством стандарта USB 3.1 выступает его обратная совместимость. Это значит, что порты USB 3.1 способны работать в режимах USB 1.x, 2.0 и 3.0. То есть как старые устройства можно подключать к новым портам, так и новые устройства без каких-либо ограничений смогут работать в старых системах.

Впрочем, всё-таки существует один нюанс, который может несколько ограничить совместимость устройств и портов USB 3.1. Дело в том, что новая версия стандарта вводит в употребление ещё один тип разъёма – так называемый USB тип C. Это значит, что появляется дополнительный, независимый вариант портов, который не имеет механической совместимости ни с какими другими разъёмами.



Но даже несмотря на это, разъёмы USB типа C имеют сразу несколько преимуществ по сравнению с остальными реализациями. Самое главное — их можно беспрепятственно переворачивать на 180 градусов: они не имеют верха и низа и их стороны равноправны. Таким образом, вероятность правильно воткнуть штекер в порт увеличивается вдвое — это всегда можно будет сделать с первого раза. Кроме того, новый коннектор имеет сравнительно скромные габариты — он немного похож своими размерами на micro-USB тип B, обычно используемый в смартфонах, а значит, внедрение портов USB типа C может стать повсеместной тенденцией и со временем они станут негласным стандартом для портов USB, которыми будут оснащаться любые устройства.

## IEEE-1394 / FireWire / i.Link



Внешний вид интерфейса IEEE-1394: а) задняя панель карты FireWire, обеспечивающая два 6-контактных порта и один 4-контактный, б) 6-контактный разъем с питанием, в) 4-контактный разъем без питания

Последовательный интерфейс, повсеместно использующийся для цифровых видеокамер, внешних жёстких дисков и различных сетевых устройств. Его также называют FireWire (от Apple) и i.Link (от Sony). На данный момент 400-Мбит/с стандарт IEEE-1394 сменяется 800-Мбит/с IEEE-1394b (также известным как FireWire-800). Обычно устройства FireWire подключаются через 6-контактную вилку, которая обеспечивает питание. У 4-контактной вилки питание не подводится. Устройства FireWire-800, с другой стороны, используют 9-контактные кабели и разъёмы.

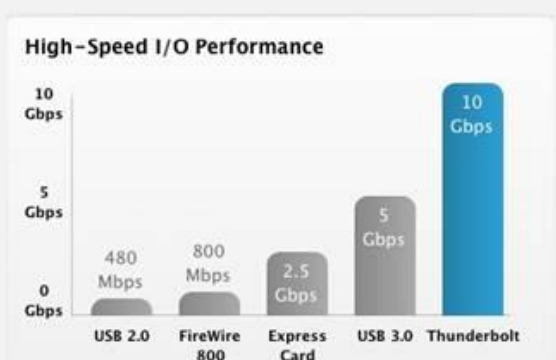

## Thunderbolt

Thunderbolt (от англ. thunderbolt — «удар молнии») — аппаратный интерфейс, ранее известный как Light Peak, разработанный компанией Intel, для подключения периферийных устройств к компьютеру с максимальной скоростью передачи данных до 10 Гбит/сек по медному проводу и до 20 Гбит/сек при использовании оптического кабеля.

Thunderbolt комбинирует интерфейсы PCI Express (PCIe) и DisplayPort (DP) в одном кабеле. Допускается подключение к одному порту до шести периферийных устройств путем их объединения в цепочку.

Первыми устройствами, которые поддерживают Thunderbolt, стали модели MacBook Pro.

**Thunderbolt pairs Intel's PCI Express interconnect with DisplayPort on the same connector.**



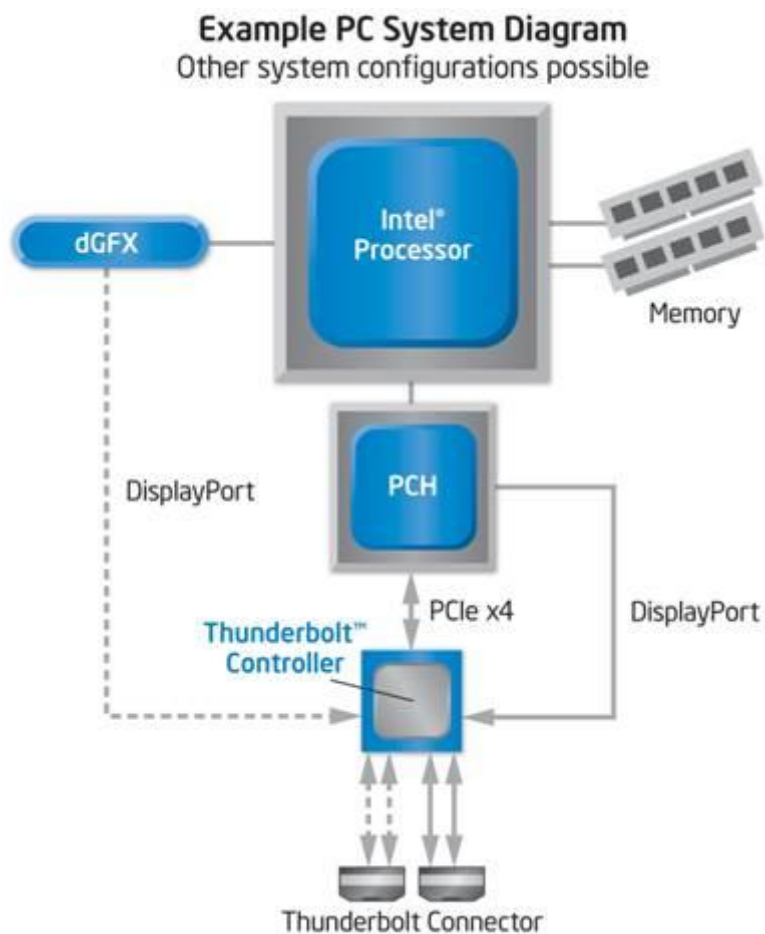
Interface	Speed
USB 2.0	480 Mbps
FireWire 800	800 Mbps
Express Card	2.5 Gbps
USB 3.0	5 Gbps
Thunderbolt	10 Gbps

The new standard delivers bidirectional support for data speeds up to 10Gbps

AppleInsider.com



Коннекторы Thunderbolt физически практически идентичны коннекторам DisplayPort-mini. Режим совместимости поддерживает все уже существующие устройства с интерфейсом DisplayPort-mini. Также поддерживается работа устройств с интерфейсами DVI, HDMI, и дисплеи VGA с помощью существующих адаптеров. Универсальный коннектор используется и для электрических и для оптических вариантов Thunderbolt. Электрические кабели могут составить до 3 метров в длину; оптические кабели могут иметь протяженность в десятки метров.



### PS/2



а)



б)



в)

*Внешний вид интерфейса PS/2: а) порты PS/2 на панели ввода-вывода системной платы, б) разъемы кабеля PS/2 (фиолетовый для клавиатуры, зеленый для манипулятора "мышь"), в) переходники USB -> PS/2*

Эти разъёмы широко используются в качестве стандартных интерфейсов для клавиатуры и мыши, но они постепенно уступают место USB. Распространена следующая цветовая маркировка:

фиолетовый – клавиатура, зелёный – манипулятор "мышь". Кроме того, сегодня весьма часто можно встретить гнезда PS/2 нейтрального цвета, как для мыши, так и для клавиатуры.

### **Интерфейс VGA для монитора**

VGA – Video Graphics Array. 15-контактный интерфейс Mini-D-Sub для подключения монитора (HD15).



*Внешний вид интерфейса VGA: а) задняя панель видеокарты с разъемом мини D-Sub (HD-15) для подключения монитора, б) интерфейс VGA на кабеле монитора, в) переходник DVI -> VGA для видеокарты, оснащенной только разъемами DVI.*

С помощью переходника можно подключить такой монитор и к выходу DVI-I (DVI-integrated) графической карты. Интерфейс VGA передает сигналы красного, зеленого и синего цветов, а также информацию о горизонтальной (H-Sync) и вертикальной (V-Sync) синхронизациях.

### **Интерфейс DVI для монитора**



*Внешний вид интерфейса DVI: а) задняя панель видеокарты с разъемами DVI, б) интерфейсы DVI на кабеле монитора (сверху DVI-I Single link, снизу DVI-I Dual link)*

DVI – Digital Visual Interface. DVI является интерфейсом монитора, разработанным, главным образом, для цифровых сигналов, чтобы не требовалось переводить цифровые сигналы графической карты в аналоговые, а затем выполнять обратное преобразование в мониторе.

Широко распространённый интерфейс DVI-I позволяет одновременно использовать как цифровое, так и аналоговое подключение. Интерфейс DVI-D встречается весьма редко. Он позволяет только цифровое подключение (без возможности подсоединить аналоговый монитор). В комплект со многими графическими картами входит переходник с интерфейса DVI-I на VGA, который позволяет подключать старые мониторы с 15-контактной вилкой D-Sub-VGA.

### **Интерфейс HDMI**

High-Definition Multimedia Interface (HDMI) – интерфейс для мультимедиа высокой чёткости, позволяющий передавать цифровые видеоданные высокого разрешения и многоканальные цифровые аудиосигналы с защитой от копирования.

Разъём HDMI обеспечивает цифровое DVI-соединение нескольких устройств с помощью соответствующих кабелей. Основное различие между HDMI и DVI состоит в том, что разъём HDMI

меньше по размеру, интерфейс оснащён технологией защиты от копирования HDCP, а также поддерживает передачу многоканальных цифровых аудиосигналов. Является современной (на 2009 год) заменой аналоговых стандартов подключения, таких как SCART или RCA.

HDMI имеет пропускную способность в пределах от 4,9 до 10,2 Гбит/с. Длина кабеля для бытовых условий до 5 метров, также возможно увеличение длины до 20-35 метров и более с применением как внешних усилителей-повторителей, так и вмонтированных сразу в кабель. Некоторые производители устанавливают ферритовые кольца в начале и в конце кабеля для защиты от помех. Особое внимание нужно уделить тому, что усилители (репитеры, эквалайзеры) стоит ставить не на выходе источника сигнала, а именно на входе у панели или телевизора.



*Кабель HDMI*

### ***RJ45 для LAN и ISDN***

В сетях чаще всего используются разъёмы для витой пары. На данный момент 100-Мбит/с Ethernet уступает место гигабитному Ethernet (он работает на скоростях до 1 Гбит/с. Но все они используют вилки RJ45.



а)



б)

*Внешний вид интерфейса RJ-45: а) задняя панель сетевой карты с разъемом RJ-45, б) сетевые кабели RJ-45*

Кабели Ethernet можно разделить на два вида: классический патч-кабель, который используется для подключения компьютера к концентратору или коммутатору, кабель с перекрёстной обжимкой, который используется для соединения между собой двух компьютеров. В Европе и Северной Америке устройства ISDN и сетевое оборудование используют тоже RJ45.

## ***RJ11 для модемов***



а)



б)

*Внешний вид интерфейса RJ-11: а) модемный интерфейс RJ-11, б) кабель RJ-11*

Интерфейсы RJ45 и RJ11 очень похожи друг на друга, но у RJ11 всего четыре контакта, а у RJ45 их восемь. В компьютерных системах RJ11 используется, главным образом, для подключения к модемам телефонной линии.

## ***"Тюльпан" (Sinch/RCA): коммутный видео, аудио, HDTV***



а)



б)

*Коммутные аудио- видеоинтерфейсы: а) гнезда "тюльпан" для коммутации различных аудио- и видеосигналов, б) вилки "тюльпан" с цветовой маркировкой*

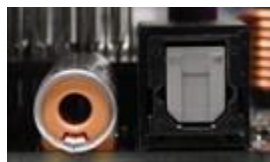
RCA = Radio Corporation of America

Разъёмы "тюльпан" используются в паре с коаксиальными кабелями для многих электронных сигналов. Обычно вилки "тюльпан" используют цветовое кодирование, которое приведено в следующей таблице.

Цветовое кодирование вилок "тюльпан"

<b>Цвет</b>	<b>Использование</b>	<b>Тип сигнала</b>
Белый и черный	Звук, левый канал	Аналоговый
Красный	Звук, правый канал (также см. HDTV)	Аналоговый
Желтый	Видео, композитный	Аналоговый
Зеленый	Компонентный HDTV (яркость Y)	Аналоговый
Синий	Компонентный HDTV Cb/Pb Chroma	Аналоговый
Красный	Компонентный HDTV Cr/Pr Chroma	Аналоговый
Оранжевый/желтый	Звук SPDIF	Цифровой

## *SPDIF = Sony/Philips Digital Interfaces*



а)



б)

*Интерфейс SPDIF: а) Два типа SPDIF (цифровой звук): "тюльпан" слева и TOSLINK (оптоволокно) справа, б) оптический интерфейс TOSLINK*

## ***Интерфейс IEEE1284***

Спецификация IEEE1284 определяет параметры устаревшего, но все еще используемого параллельного интерфейса обмена данными с внешними устройствами компьютера. Практически единственным широко распространенным внешним устройством с параллельным интерфейсом до последнего времени являлся принтер. Стандарт IEEE1284 определяет спецификацию портов SPP, EPP и ECP. Дополнительные режимы EPP (Enhanced Parallel Port — улучшенный параллельный порт) и ECP (Extended CapabilityPort — порт с расширенными возможностями) позволили ввести поддержку двунаправленного обмена с аппаратным сжатием данных. В качестве разъемов спецификацией определены: тип А (DB-25), тип В (Centronics) и тип т (компактный 36-контактный). Свитые провода, экранирование и другие параметры должны обеспечить пропускную способность до 2 Мбит/с при длине кабеля до 10 м.

## ***Интерфейс RS-232C***

Обмен данными в соответствии со спецификацией устаревшего протокола RS-232 происходит последовательно, методом асинхронной передачи. Для асинхронного режима принято несколько стандартных скоростей обмена. Сегодня актуальными можно считать скорости 9600, 19200, 38400, 57600 и 115200 бит/с.

Последовательные COM-порты компьютера имеют внешние разъемы стандарта DB-9, которые должны быть выведены на заднюю панель ввода-вывода системной платы. К последовательному порту могут быть подключены устаревшие манипуляторы (мышь, трекбол), внешние модемы, инфракрасные приемопередатчики, электронные ключи, измерительные приборы и т.д.

## ***Интерфейс PC Card (PCMCIA)***



Интерфейс PC Card является универсальным для внешних устройств, подключаемых к портативному компьютеру. Через шину PC Card подсоединяют модемы, модули памяти, контроллеры различного типа, сетевые карты и прочие компоненты.

### *Bluetooth*

Единичная Bluetooth-система состоит из модуля, обеспечивающего радиосвязь, и присоединенного к нему хоста, в качестве которого может выступать компьютер или любое периферийное устройство. Bluetooth-модули обычно встраивают в устройство, подключают через доступный порт либо PC-карту. Оптимальный радиус действия модуля — до 10 м. Диапазон рабочих частот 2,402 – 2,483 ГГц. Коммуникационный канал Bluetooth имеет пиковую пропускную способность 721 Кбит/с.

### *IrDA*

IrDA использует инфракрасный диапазон в промежутке 850-900 нанометров и позволяет организовывать полудуплексные соединения типа «точка-точка» со скоростью передачи данных в диапазоне 2400-115200 бит/с. Существуют беспроводные клавиатуры, мыши, наушники, телефонные гарнитуры. Многие модели сотовых телефонов со встроенными модемами оснащены интерфейсом IrDA.

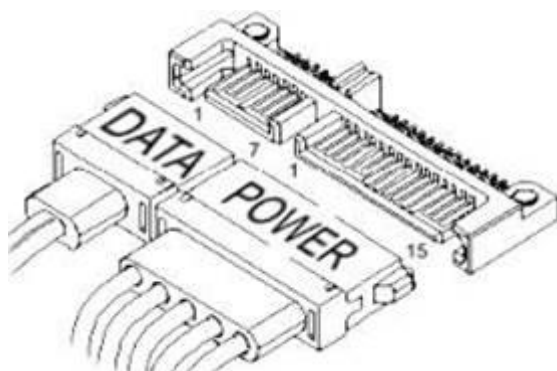
В последние годы сфера распространения IrDA заметно сужается, так как в компьютерной среде этот интерфейс вытесняется более современными технологиями радиодиапазона, а мобильные телефоны оснащают интерфейсом USB.

## **4.2 Внутренние интерфейсы ПК**

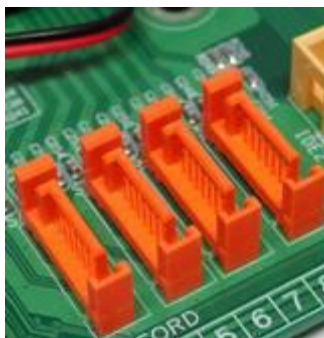
### *Serial ATA (SATA)*

SATA является последовательным интерфейсом для подключения накопителей (сегодня это, в основном, жёсткие диски) и призван заменить старый параллельный интерфейс ATA. Стандарт SATA-1 первого поколения обеспечивает максимальную скорость передачи данных 150 Мб/сек, SATA-2 – 300 Мб/сек, SATA-2 – 600 Мб/сек. Максимальная длина кабеля составляет 1 метр. SATA использует подключение "точка-точка", когда один конец кабеля SATA подсоединяется к системной плате ПК, а второй - к жёсткому диску. Дополнительные устройства к этому кабелю не подключаются.

Спецификация SATA Revision 3.0 предусматривает возможность передачи данных на скорости до 6 Гбит/с (практически до 5.89 Гбит/с - 600 МБ/с). В числе улучшений SATA Revision 3.0 по сравнению с предыдущей версией спецификации, помимо более высокой скорости, можно отметить улучшенное управление питанием.



*Подключение SATA кабелей к устройству*



а)



б)



в)



г)

*Интерфейс Serial-ATA: а) разъемы SATA на системной плате; б) стандартный SATA кабель; в) кабели питания SATA в разных форматах; г) 15-контактный кабель питания SATA.*

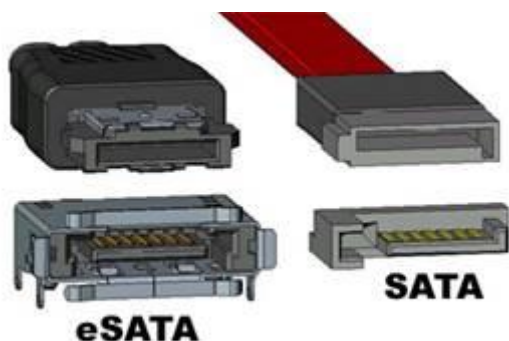
### *External SATA (eSATA)*

eSATA (External SATA) - интерфейс подключения внешних устройств, поддерживающий режим «горячей замены» (англ. Hot-swap). Был создан несколько позже SATA (в середине 2004). Для поддержки режима горячей замены нужно включить в BIOS режим AHCI. В случае, если загрузочный диск Windows XP подключен к контроллеру, которому переключают режим с IDE на AHCI, Windows перестанет загружаться - активировать этот режим в BIOS возможно только во время установки Windows.

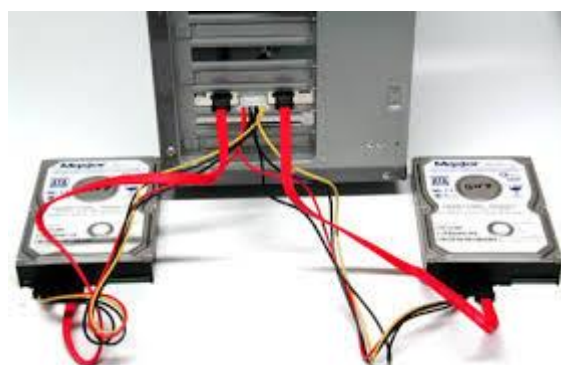
Основные особенности eSATA:

- Разъемы - менее хрупкие, и конструктивно рассчитаны на большее число подключений.
- Требуется для подключения два провода: шину данных и кабель питания. В новых спецификациях планируется отказаться от отдельного кабеля питания для выносных eSATA-устройств.
- Длина кабеля увеличена до 2 м (по сравнению с 1 метром у SATA).
- Средняя практическая скорость передачи данных выше, чем у USB или IEEE 1394.
- Существенно снижается нагрузка на центральный процессор.
- Уменьшены требования к сигнальным напряжениям по сравнению с SATA.

Изначально eSATA передает только данные. Для питания должен использоваться отдельный кабель. Компания MicroStar создала новый вид eSATA-разъема, совместив eSATA (для данных) с USB (для питания). Новый вид разъема имеет название Power eSATA.



*SATA (справа) и eSATA (слева) коннекторы*

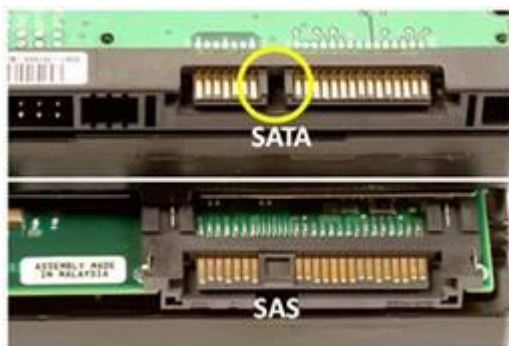


*Подключение жестких дисков через интерфейс eSATA*

## SAS

Интерфейс SAS (англ. Serial Attached SCSI) обеспечивает подключение по физическому интерфейсу, аналогичному SATA, устройств, управляемых набором команд SCSI. Обладая обратной совместимостью с SATA, он даёт возможность подключать по этому интерфейсу любые устройства, управляемые набором команд SCSI — не только НЖМД, но и сканеры, принтеры и др. По сравнению с SATA, SAS обеспечивает более развитую топологию, позволяя осуществлять параллельное подключение одного устройства по двум или более каналам. Также поддерживаются расширители шины, позволяющие подключить несколько SAS-устройств к одному порту.

SAS и SATA2 в первых редакциях были синонимами. Но позже производители посчитали, что реализовывать SCSI полностью в настольных компьютерах нецелесообразно, поэтому мы сейчас наблюдаем разделение. К слову, такие высокие скорости, заложенные в стандарте SATA, на первый взгляд могут показаться излишними — обычный SATA HDD (HardDisk Drive — жёсткий диск) использует, в лучшем случае, 40-45 % пропускной способности шины. Однако, работа с буфером винчестера происходит на полной скорости интерфейса.



Разъемы интерфейсов SATA и SAS



Кабель для подключения устройств SAS

## NVM Express

Основные особенности NVM Express устройств на сегодня:

- «ближе» к центральному процессору
- совместимость с разъемами SATA, SAS
- более, чем 2-х кратное увеличение производительности в сравнении с устройствами SAS 12 Гб/с по основным параметрам (чтения, записи, операций ввода/вывода – IOPS)
- снижение задержек (latency)

Появление новых типов «электронных» накопителей (твердотельных – SSD) принципиально отличающихся от прежних «механических», которые включают в свою конструкцию много «механики» (блок перемещения считывающих головок, вращающийся блок пластин), определило направление и особенности дальнейшего развития интерфейса взаимодействия накопителей с другими компонентами системы – процессорами, оперативной памятью. Фактически накопители SSD и есть «энергонезависимый вид электронной памяти в кожухе», что диктует новые уровни скоростей передачи данных по сравнению с возможностями «шпиндельных» дисков на сегодняшний день.

Прежние интерфейсы от SAS и более ранних (SATA, разные уровни и режимы ATA, IDE, варианты SCSI, MFM) обеспечивали общение внешних «механических» накопителей в электронно-вычислительных средах. Особенности же новых «электронных» дисков, построенных на энергонезависимой памяти (non-volatile memory), подталкивают к новому интерфейсу. Скорость обмена данными в SSD накопителях требуют новых шин и правил обмена данными для реализации потенциала «дисков». Именно этим и объясняется появление интерфейса NVMe (NVM Express), чтобы расширить «узкое горлышко» пропускной способности существующих интерфейсов для накопителей.

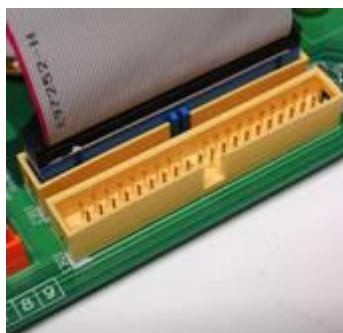




Для примера на рисунке приведены два варианта исполнения накопителя Intel SSD DC P3700. Один вариант – низкопрофильная плата расширения для интерфейса PCI-Express, второй вариант – формат накопителя 2,5 дюйма. Оба устройства с интерфейсом x4 PCI Express 3.0 считывают информацию со скоростью 2800 Мбайт/с, скорость записи достигает 1900 Мбайт/с, а энергопотребление при активном использовании составляет всего 25 Вт. Производитель обеспечивает накопители пятилетней гарантией.

### *ATA/133 (Parallel ATA, UltraDMA/133 или E-IDE)*

Параллельная шина передаёт данные с жёстких дисков и оптических накопителей (CD и DVD) и обратно. Она известна как параллельная ATA (Parallel ATA) и сегодня уступает местопоследовательной ATA (Serial ATA). Последняя версия использует 40-контактный провод с 80 жилами (половина на "землю"). Каждый такой кабель позволяет подключать, максимум, два накопителя, когда один работает в режиме "master", а второй - в "slave". Обычно режим переключается с помощью небольшой перемычки на накопителе.



а)



б)

*Интерфейс Parallel ATA: а) разъемы PATA на системной плате, б) стандартный PATA кабель*

### *Графическая шина (AGP, PCI Express)*

Некоторые устаревшие графические карты в пользовательских ПК используют интерфейс Accelerated Graphics Port (AGP). Абсолютное большинство современных ПК оснащены интерфейсом Express (PCI-E).

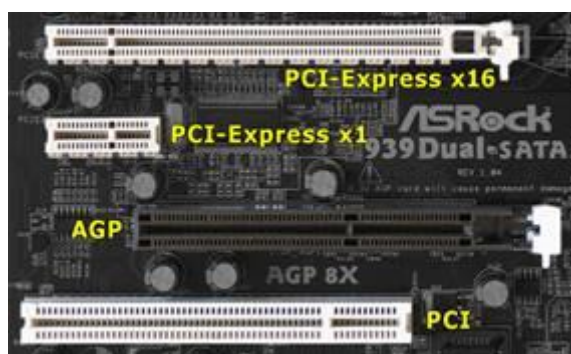
Максимальная пропускная способность параллельного интерфейса AGP (AGP 8x) составляет 2,1 Гбайт/сек. Он позволяет подключать только видеокарты и передает информацию только в одну сторону, т.е. является однонаправленным.

PCI Express является последовательным интерфейсом. В каждом канале шины PCI-E данные передаются одновременно в обоих направлениях по двум парам проводов (или дорожек на печатной плате) по дуплексной схеме. Теоретическая пропускная способность одного симплексного канала составляет 2,5 Гбит/с в одну сторону или 5 Гбит/с в обе. Такой скорости вполне достаточно для применения в качестве внутренней системной шины.

PCI-E является современным интерфейсом для графических карт. В то же время, он подходит и для установки других карт расширения, хотя на рынке пока их очень мало. PCI-E x16 обеспечивает в два раза большую пропускную способность, чем AGP 8x.

15 января 2007 года группа PCI-SIG выпустила спецификацию PCI Express 2.0. Основным нововведением в PCI Express 2.0 является увеличенная пропускная способность - спецификация PCI Express 2.0 определяет максимальную пропускную способность одного соединения lane как 5 Гбит/с, при этом сохранена совместимость с PCI Express 1.1. Внесены усовершенствования в протокол передачи между устройствами и программную модель. Таким образом, плата расширения, поддерживающая стандарт PCIe 1.1 может работать, будучи установленной в слот PCI-E 2.0. Устройства же с интерфейсом PCI Express 2.0 смогут работать в материнских платах, оснащённых слотом PCI Express x16 поколения PCI Express 1.x, но только на скорости 2.5 Гбит/с. Это вполне закономерно, ведь старый чипсет не может поддерживать удвоенную скорость передачи данных.

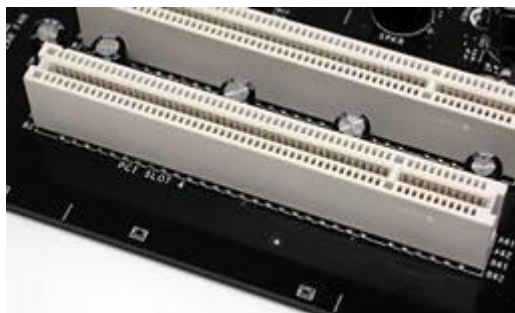
Спецификация PCI-Express 3.0 обладает пропускной способностью в 8 Гбит/с на канал. Но, несмотря на это, его реальная пропускная способность увеличена вдвое по сравнению со стандартом PCI Express 2.0 благодаря более агрессивной системе связи, однако, совместимость с предыдущими версиями PCI Express сохраняется.



*Графическая шина: б) слоты графической шины на комбинированной системной плате (сверху вниз: PCI-E 16-канальный для видеокарты, PCI-E 1-канальный для дополнительных устройств, AGP для видеокарты)*

### **Шина PCI**

PCI является стандартной шиной для подключения периферийных устройств. Среди них можно отметить сетевые карты, модемы, звуковые карты, платы захвата видео и т.д. Среди системных плат для широкого рынка больше всего распространена шина PCI стандарта 2.1, работающая на частоте 33 МГц и имеющая ширину 32 бита. Она обладает пропускной способностью до 133 Мбит/с.



*Слот PCI на системной плате*

### **4.3 Процессорные интерфейсы (сокеты)**

#### *Socket 370 (Intel Pentium III, Celeron)*

Разработанный в 90-х годах для Intel Celeron и Pentium III Socket 370 (цифры указывают число выводов) получил несколько ревизий и под конец своих дней стал поддерживать вплоть до 1,4 ГГц процессора Pentium III Tualatin с частотой системной шины (FSB) 133 МГц.

#### *Socket 462 (AMD Athlon XP, Duron)*

Решением AMD в противовес Socket 370 стал Socket A, также известный как Socket 462. Он поддерживает все процессоры от 600 МГц Duron до 2,2 ГГц Athlon XP 3200+

#### *Socket 478 (Intel Pentium 4, Celeron)*

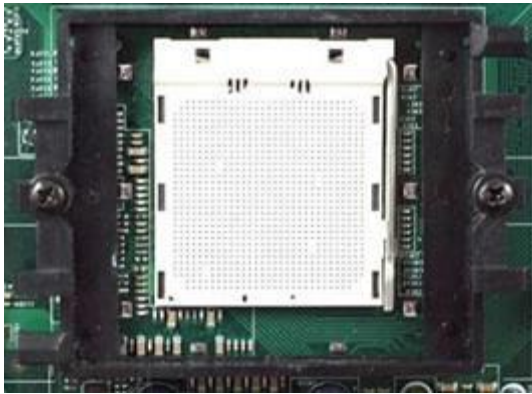


*Socket 478*

Первый сокет Intel для Pentium 4 (423) оказался временным решением, которое очень быстро исчезло с рынка, но второй сокет Pentium 4 (478) всё ещё используется в эксплуатируемых в настоящее время ПК. Под него выпущены процессоры от 1,6 до 3,4 ГГц.

Первые платы на Socket 478 поддерживали частоту FSB не выше 133 МГц (FSB533), затем появились модели с поддержкой 200-МГц шины (FSB800), но лишь немногие из них позволяют установить 90-нм ядра Prescott и Celeron D.

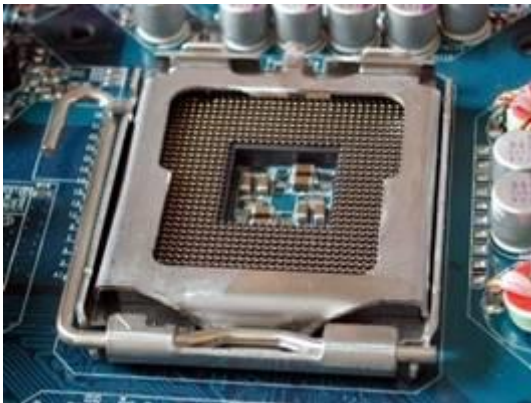
### *Socket 754 (AMD Athlon 64 u Sempron)*



*Socket 754*

Socket 754 поддерживает одноканальную память DDR SDRAM через встроенный контроллер памяти. Повышение числа выводов было связано с тем, что процессор отдельно связывается с памятью и чипсетом, а не использует традиционное обращение к памяти через контроллер чипсета. У Sockets 754 и 939 впервые параллельная шина уступила место последовательному интерфейсу HyperTransport с базовой частотой 200 МГц.

### *LGA 775 (Intel Pentium 4, Pentium D, Celeron, Core 2 Duo, Core i)*

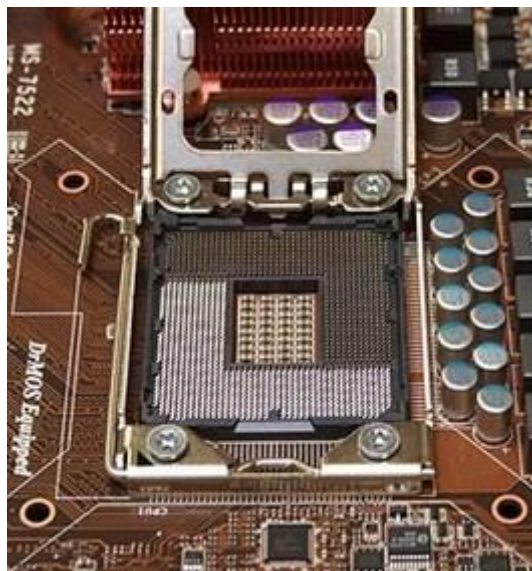


*Socket 775*

Ответом Intel на проблему роста энергопотребления самых скоростных моделей Pentium 4 стало увеличение числа выводов сокета, чтобы лучше распределять энергию. Но у сокета 775 (Land Grid Array) не просто увеличилось число выводов. Выводы перешли с процессора непосредственно на сам сокет, а на процессоре остались плоские контактные площадки.

Сейчас использование дешёвых процессоров остаётся единственной причиной для выбора LGA 775. Новые материнские платы LGA 775 поддерживают процессоры серии Core 2 с 2006 года, хотя более новым моделям процессоров для загрузки системы часто требуется обновлённый BIOS материнской платы. В случае с большинством новых моделей проблем совместимости не возникает, однако всё же лучше проконсультироваться на этот счёт с сайтом производителя.

### *Socket B или LGA 1366 (Core i7 (9xx) и серии Xeon (55xx))*

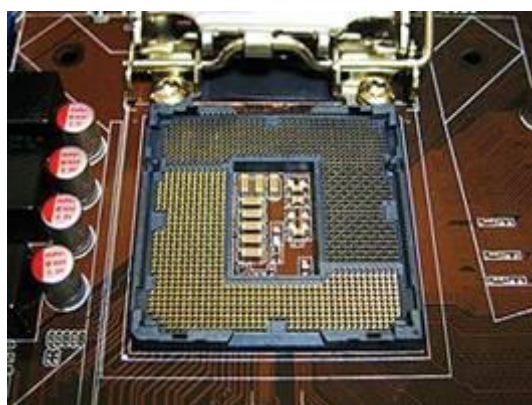


*Socket 1366*

Socket В (или LGA 1366) - преемник процессорного разъема LGA775 для высокопроизводительных настольных систем и процессорного разъема LGA771 для серверов от Intel. Выполнен по технологии Land Grid Array (LGA). Представляет собой разъём с подпружиненными или мягкими контактами, к которым с помощью специального держателя с захватом и рычага прижимается процессор, имеющий контактные площадки. Поддерживает процессоры серии Core i7 (9xx) и серии Xeon (55xx).

Обладая поддержкой высокопроизводительных процессоров Core i7-900, сокет LGA 1366 даёт материнскую плату с тремя каналами памяти и интерфейсом QPI с высокой пропускной способностью для своего чипсета. Изначально предназначенные для четырёхядерных процессоров, большинство материнских плат LGA 1366 поддерживают шестиядерные модели после обновления BIOS. Впрочем, наиболее распространённая причина, по которой покупатели выбирают LGA 1366, связана не с процессорами, а с большим числом линий PCI-E, поддерживаемых чипсетом X58 Express. Таким образом, LGA 1366 является лучшим выбором для тех пользователей, кому одновременно нужна топовая производительность CPU и дополнительная поддержка карт расширения с высокой пропускной способностью.

### *Socket H или LGA 1156 (Core i7, Core i5, Core i3)*



*Socket 1156*

Socket H (или LGA 1156) - преемник процессорного разъема LGA 775 для настольных систем и процессорного разъема LGA 771 для серверов среднего и начального уровня от Intel. Является альтернативой более дорогой платформе на основе сокета LGA 1366 .

Выполнен по технологии Land Grid Array (LGA). Представляет собой разъём с подпружиненными или мягкими контактами, к которым с помощью специального держателя с захватом и рычага прижимается процессор, не имеющий штырьковых контактов.

Обладая поддержкой микропроцессоров Intel Core i3-, i5- и i7 серии 800, материнские платы LGA 1156 соединяют два канала памяти DDR3 и 16 линий PCIe 2.0 с полной пропускной способностью (5,0 Гбит/с) прямо с процессором. Поскольку все функции северного моста, включая контроллер памяти и основной контроллер PCIe, ушли в процессор, дополнительные возможности PCIe доступны только через компонент "южного моста", который остался на самой материнской плате (Intel назвала его Platform Controller Hub, или PCH). Используя более медленный интерфейс DMI (традиционно соединяющий северный и южный мост Intel), чип PCH предоставляет всего 2,5 Гбит/с на линию, и поэтому не подходит для таких устройств с высокой пропускной способностью, как видеокарты.

### *Socket H2 или LGA 1155 (Intel Sandy Bridge, Ivy Bridge)*



Socket 1155

Socket H2 (или LGA 1155) – процессорный разъём для процессоров Intel Sandy Bridge и Ivy Bridge. LGA 1155 разработан в качестве замены LGA 1156 (SocketH). Несмотря на схожую конструкцию процессоры LGA 1155 и LGA 1156 несовместимы друг с другом и у них разные расположения пазов.

Выполнен по технологии Land Grid Array (LGA). Представляет собой разъём с подпружиненными или мягкими контактами, к которым с помощью специального держателя с захватом и рычага прижимается процессор, не имеющий штырьковых контактов.

Системы охлаждения с креплением для LGA 1156 будут совместимы с LGA 1155, что позволит не покупать новую систему охлаждения для новых процессоров.

### *Socket H3 или LGA 1150 (Intel Haswell, Broadwell)*

Socket H3 (или LGA 1150) – процессорный разъём для процессоров Intel микроархитектуры Haswell и его преемника Broadwell, выпущенный в 2013 году. LGA 1150 разработан в качестве замены LGA 1155 (Socket H2).

Выполнен по технологии LGA (Land Grid Array). Представляет собой разъём с подпружиненными или мягкими контактами, к которым с помощью специального держателя с захватом и рычага прижимается процессор. Монтажные отверстия для систем охлаждения на сокетах 1150/1155/1156 полностью идентичны, что означает полную совместимость и идентичный порядок монтажа систем охлаждения для этих сокетов.



Socket 1150

*Socket 939 (AMD Athlon 64, Athlon 64 X2, Athlon 64 FX)*



Socket 939

Подобно Socket 754, у Socket 939 увеличенное число контактов используется для прямого интерфейса памяти, в данном случае двухканального. Благодаря использованию двух 64-битных модулей в 128-битной конфигурации пропускная способность памяти заметно увеличилась. Socket 939 стал первым, получившим двоядерные процессоры AMD Athlon 64 X2.

*Socket AM2 (AMD Athlon 64, Athlon 64 X2, Athlon 64 FX, Sempron)*



Socket AM2

Изменение встроенного контроллера памяти AMD до поддержки памяти DDR2 потребовало также и смены сокета CPU. Одновременно AMD улучшила модуль крепления кулера.

Процессоры AMD Socket AM2 совместимы с более новыми материнскими платами AM2+, которые в свою очередь совместимы с процессорами AM2+ и AM3. Поэтому пользователям, заинтересованным в апгрейде или в возможности замены в процессе обслуживания, лучше вообще пропустить это поколение материнских плат, даже если они выбрали процессор AM2.

### ***Socket AM3 (AMD Phenom II X4 910, 810, 805 и AMD Phenom II X3 720 и 710 и выше)***



*Socket AM3*

Socket AM3 - процессорное гнездо, разработанное фирмой AMD для настольных процессоров высокопроизводительного, мейнстримового и бюджетного сегментов. Является дальнейшим развитием Socket AM2, отличия заключаются в поддержке памяти DDR3 и более высокой скоростью работы шины Hyper Transport. Первые процессоры, использующие данный разъём — AMD Phenom II X4 910, 810, 805 и AMD Phenom II X3 720 и 710, выпущенные 10 февраля 2009 года.

AMD объявила, что процессоры для Socket AM3 будут работать на материнских платах с гнездом Socket AM2+ (реже - на Socket AM2), но не наоборот (то есть процессор для Socket AM2 не будет работать на плате с гнездом Socket AM3). Это связано с тем, что процессоры AM3 будут иметь новый контроллер памяти, поддерживающий одновременно и память DDR2, и память DDR3, обеспечивая таким образом обратную совместимость с материнскими платами AM2, но поскольку у процессоров AM2 отсутствует новый контроллер памяти, они не смогут работать на материнских платах AM3.

Материнские платы Socket AM3 почти идентичны моделям с похожим названием AM2+, но имеют слоты памяти DDR3. Поскольку процессоры Socket AM3 поддерживают и DDR2, и DDR3, обладатели таких процессоров могут выбирать между материнскими платами AM3 и AM2+ в зависимости от того, какой тип памяти они предпочитают. Текущие цены на двухканальные 4-Гбайт наборы памяти DDR2 и DDR3 почти одинаковы, но мы ожидаем, что память DDR3, в конечном счёте, будет более выгодна по мере снижения производства DDR2.



## Socket FM1 (AMD Fusion)

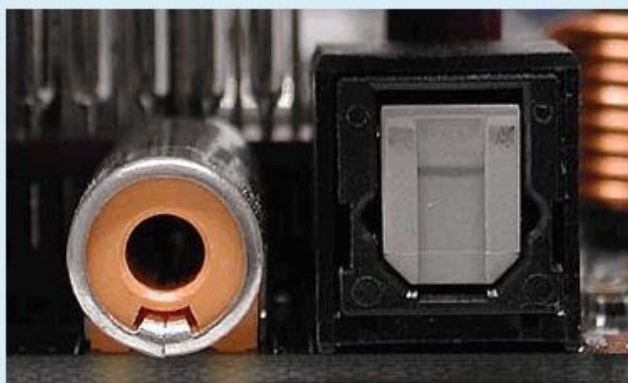


Socket FM1

Socket FM1 - процессорный разъем, предназначенный для установки процессоров с микроархитектурой AMD Fusion. Конструктивно представляет собой ZIF-разъем с 905 контактами, который рассчитан на установку процессоров в корпусах типа PGA. Используется с 2011 года.

### **Контрольный тест по теме**

**Описать назначение разъема, приведенного на рисунке справа.**



Выберите один ответ:

- a. Композитный видео
- b. SPDIF (коаксиал)
- c. SPDIF (оптоволокно)
- d. SPDIF (тюльпан)

Описать назначение трех разъемов, приведенных на рисунке снизу.



Выберите один ответ:

- a. *Композитный видеовыход*
- b. *Аудио + композитный видео*
- c. *Композитный видеовход*
- d. *Компонентный HDTV*

Какой тип разъема USB (A или B) указан на рисунке слева ?



Выберите один ответ:

- a. *Вопрос сформулирован некорректно, потому что на рисунке указан разъем интерфейса IEEE-1394 (FireWire)*
- b. *Это разъем USB типа "A"*
- c. *Это разъем мини-USB, который не имеет деления на типы "A" или "B"*
- d. *Это разъем USB типа "B"*

**Выберите правильные значения параметров приведенного на рисунке интерфейса.**



Выберите один ответ:

- a. *Максимальная скорость передачи 10 Гбит/сек, сила тока 900мА*
- b. *Максимальная скорость передачи 480 Мбит/сек, сила тока 500мА*
- c. *Максимальная скорость передачи 5 Гбит/сек, сила тока 500мА*
- d. *Максимальная скорость передачи 5 Гбит/сек, сила тока 900мА*

**Какой интерфейс использует карта, задняя панель которой приведена на рисунке?**



Выберите один ответ:

- a. *Это разъем интерфейса SPDIF*
- b. *Это разъем интерфейса IEEE-1394 (сверху - разъем с питанием, снизу - без питания)*
- c. *Это разъем интерфейса IEEE-1394 (сверху - разъем без питания, снизу - с питанием)*
- d. *Это разъем интерфейса TOSLINK*

**Какой тип разъема указан на рисунке и какие устройства обычно подключаются с его помощью?**



Выберите один ответ:

- a. Это разъем USB выведенный на заднюю панель системного блока ПК для подключения любых периферийных устройств
- b. Это разъем интерфейса USB типа "B" для подключения печатающих устройств и сканеров.
- c. Это разъем интерфейса мини-USB для подключения цифровых видеокамер, внешних жестких дисков и т.п..
- d. Это разъем интерфейса USB типа "A" для подключения печатающих устройств и сканеров.

**Привести название и указать параметры интерфейса, при помощи которого произведено подключение указанного на рисунке устройства.**



Выберите один ответ:

- a. Интерфейс IDE, пропускная способность -133 Мбит/сек
- b. Интерфейс Serial-ATA, пропускная способность - до 600 Мбайт/сек
- c. Интерфейс Serial-ATA, пропускная способность - до 600 Мбит/сек.
- d. Интерфес IDE, пропускная способность -100 Мбайт/сек

**В устройствах какого типа и для каких цепей используется указанная на рисунке переключатель?**



Выберите один ответ:

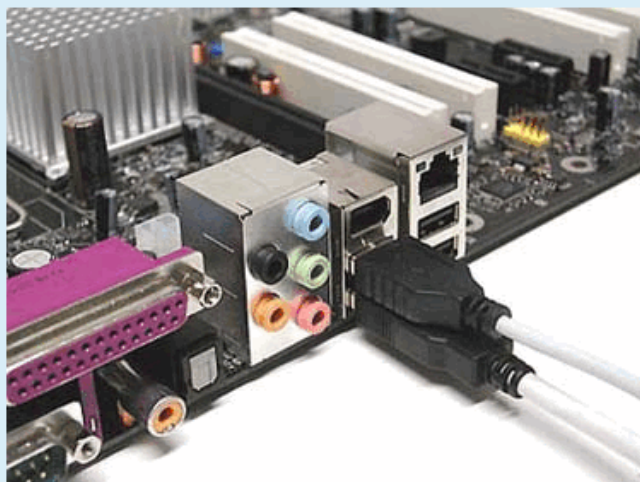
- a. *Используется в жестких дисках Serial-ATA для установки пропускной способности.*
- b. *Используется в жестких дисках с интерфейсом IDE для установки приоритетов при подключении к одному кабелю двух устройств.*
- c. *Используется в устройствах FDD (Floppy Disk Drive) для выбора буквы диска (Master - "A" Slave - "B").*
- d. *Используется в жестких дисках для выбора интерфейса подключения (IDE или Serial-ATA)*

**Как называется интерфейс, логотип которого приведен на рисунке?**



Ответ:

**Какова максимальная пропускная способность устройств, подключаемых при помощи кабелей, приведенных на рисунке?**



Выберите один ответ:

- a. *Это интерфейс FireWire, следовательно его пропускная способность составляет 400 Мбит/сек*
- b. *Это интерфейс USB. Для варианта USB (1.1) пропускная способность - 400 Мбит/сек, для варианта Hi-Speed USB пропускная способность - 800 Мбит/сек*
- c. *Это интерфейс USB. Для варианта USB (1.1) пропускная способность - 12 Мбит/сек, для варианта Hi-Speed USB пропускная способность - 480 Мбит/сек*
- d. *Это интерфейс FireWire следовательно его пропускная способность составляет 800 Мбит/сек*

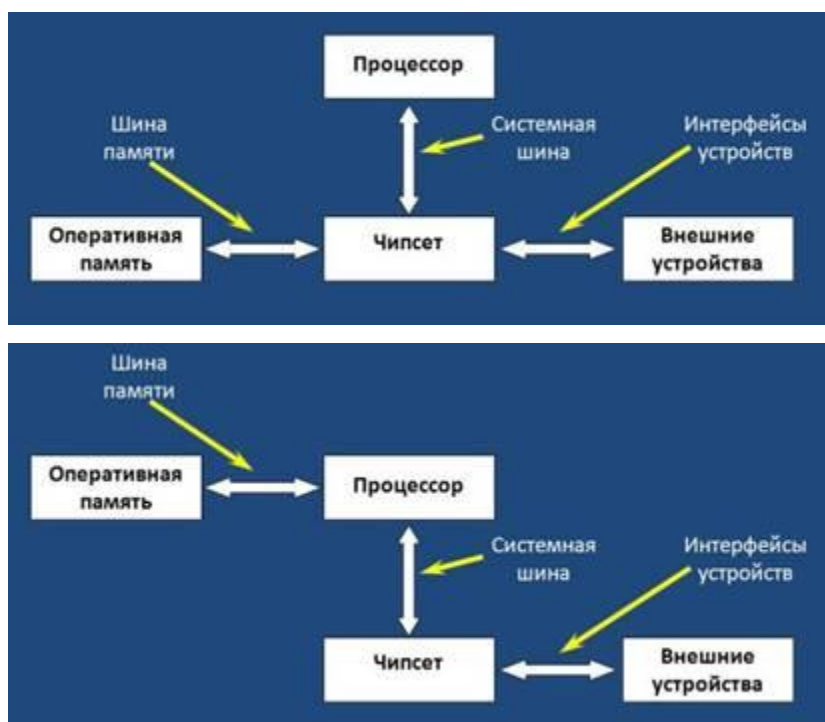
## 5 Системная плата



Системная (материнская) плата с установленными комплектующими элементами

### 5.1 Наборы микросхем системной логики (чипсеты)

На рисунке в упрощенном виде показан принцип построения электроники ПК разных поколений.





*Принцип построения электроники ПК*

В центре расположен чипсет – набор микросхем системной логики, посредством которых процессор связан с окружающими его устройствами. Чипсет выполняет служебные функции по распределению сигналов между всеми узлами. При подаче напряжения питания чипсет вырабатывает определенную последовательность команд, которая активизирует процессор. Процессор, в свою очередь, по программе BIOS тестирует и активизирует остальные устройства, установленные и подключенные к системной плате. Если старт компьютера прошел успешно, то микросхемы чипсета связывают процессор, память и периферийные устройства в единое целое – вычислительное устройство, готовое определенным образом реагировать на появление сигналов в интерфейсных линиях.

Связь устройств производится посредством шин. Шина – это общий канал связи, используемый в компьютере. Применяется она для организации взаимодействия между двумя и более компонентами системы. Упрощенно шина представляет собой набор проводников (линий), часть из которых используется для управления, часть - для адресации к памяти, часть – для передачи данных.

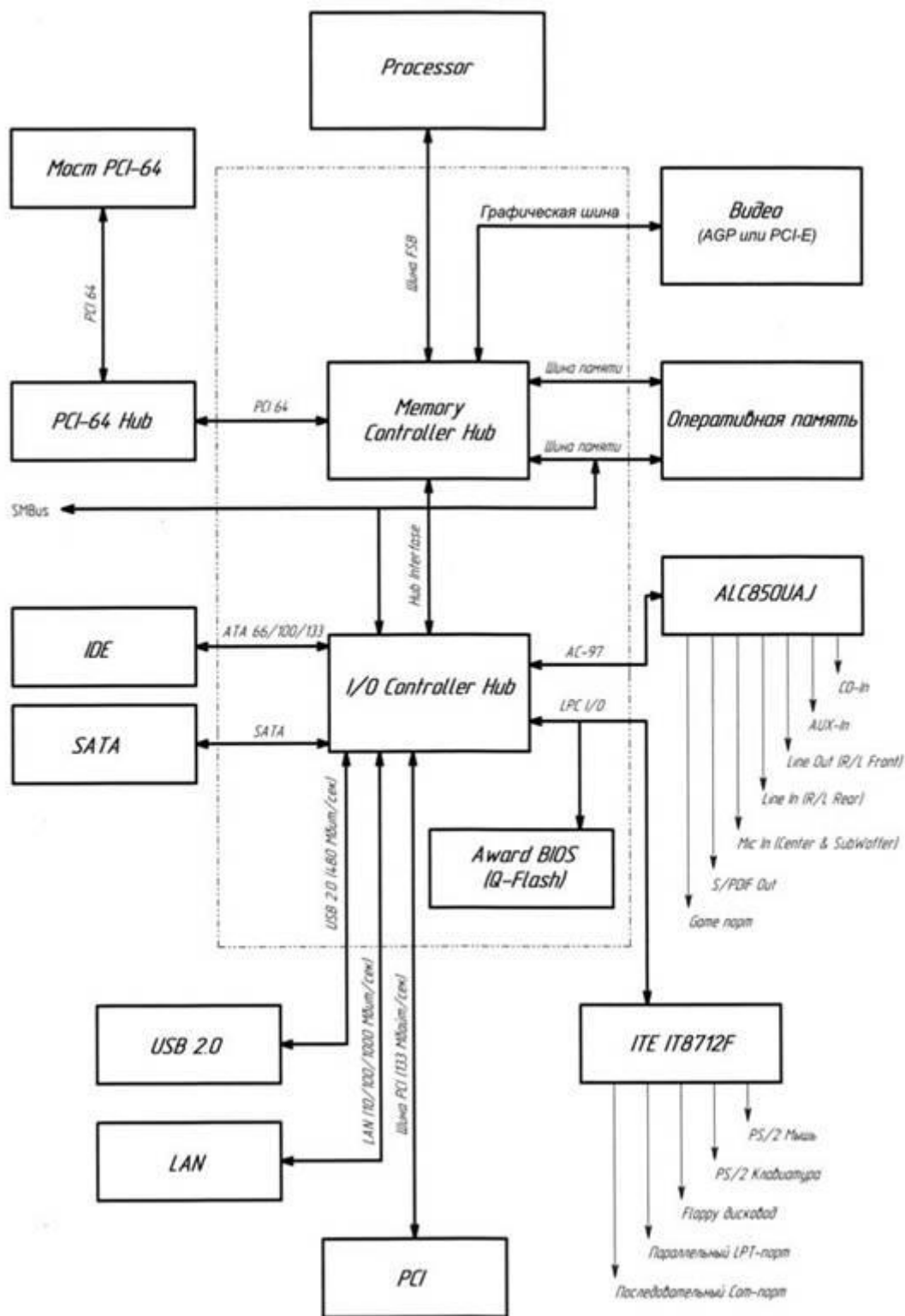
В компьютере реализовано несколько типов шин. Быстродействие шины можно охарактеризовать пропускной способностью, которая определяется объемом информации, переданной по шине за одну секунду. Пропускная способность напрямую зависит от таких важных характеристик шины, как разрядность (грубо говоря, это и есть число линий шины) и рабочая частота (измеряется в мегагерцах). Для расчета быстродействия шины можно использовать такое соотношение: на частоте 1МГц шина разрядностью 1Байт (8Бит) обладает быстродействием 1Мбайт/сек.

Традиционно чипсет включал северный мост с контроллером памяти и интерфейсом PCI Express или AGP для видеокарты, а также южный мост, содержащий стандартный контроллер шины PCI и различные шины периферии для сети, звука и других компонентов.

Хотя однокомпонентные чипсеты присутствуют на рынке уже многие годы, перенос контроллера памяти на кристалл процессора снял одну из задач с северного моста, что облегчило интеграцию северного и южного моста в один чип. Более того, современные процессоры содержат еще и контроллер графической шины, что еще более облегчает интеграцию. Конечно, словом чипсет (chipset - набор чипов) такой вариант назвать сложно, поскольку чип всего один, но название "чипсет" всё равно используется по традиции.

Схема традиционного чипсета для процессоров Intel в общем виде показана на рисунке. Основное отличие чипсетов для современных процессоров состоит в переносе контроллера памяти (а возможно и контроллера графической шины) на кристалл процессора.





Традиционный набор микросхем системной логики ПК

## 5.2 Северный мост

В традиционных северных мостах находится контроллер памяти, подключаемый напрямую к CPU через процессорную шину FSB (Front Side Bus). На ранних чипсетах частота у шин CPU и памяти использовалась одинаковая. Позднее чипсеты разделили частоты шин процессора и памяти. AMD же позднее первой полностью убрала шину памяти с чипсета и перенесла контроллер на процессор Athlon 64, причём два канала связи процессора с памятью и с чипсетом заменили традиционную шину Front Side Bus.

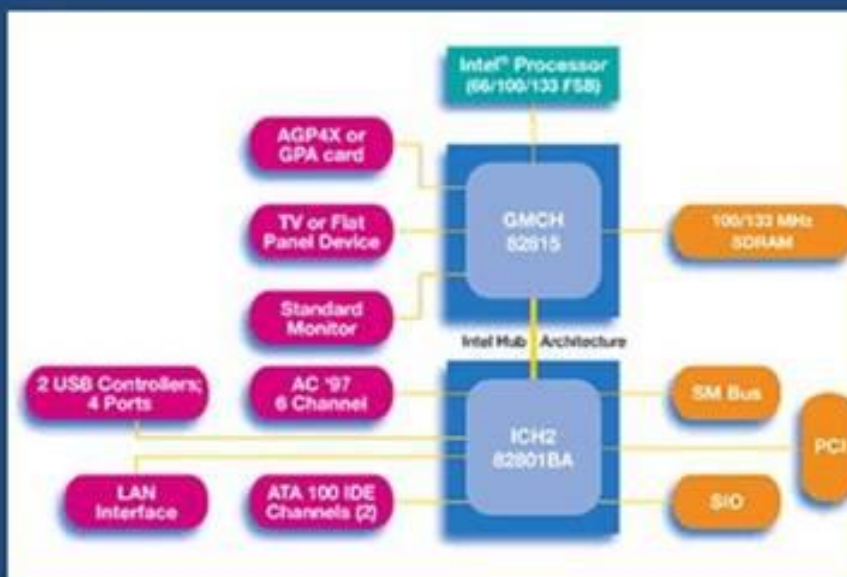
Северный мост традиционно содержал контроллер AGP или PCI Express, а также интерфейс связи с южным мостом (он находится внутри на одночиповых чипсетах). Некоторые северные мосты включают графическое ядро, использующее внутренний интерфейс AGP или PCI Express. Обычно, если в слот AGP вставляется видеокарта, то встроенное графическое ядро AGP использовать нельзя,

но некоторые интегрированные ядра PCI Express позволяют одновременно использовать встроенное ядро и карту PCI Express x16 для вывода на несколько дисплеев.

### Северные мосты с однократной передачей данных SDR (S370)

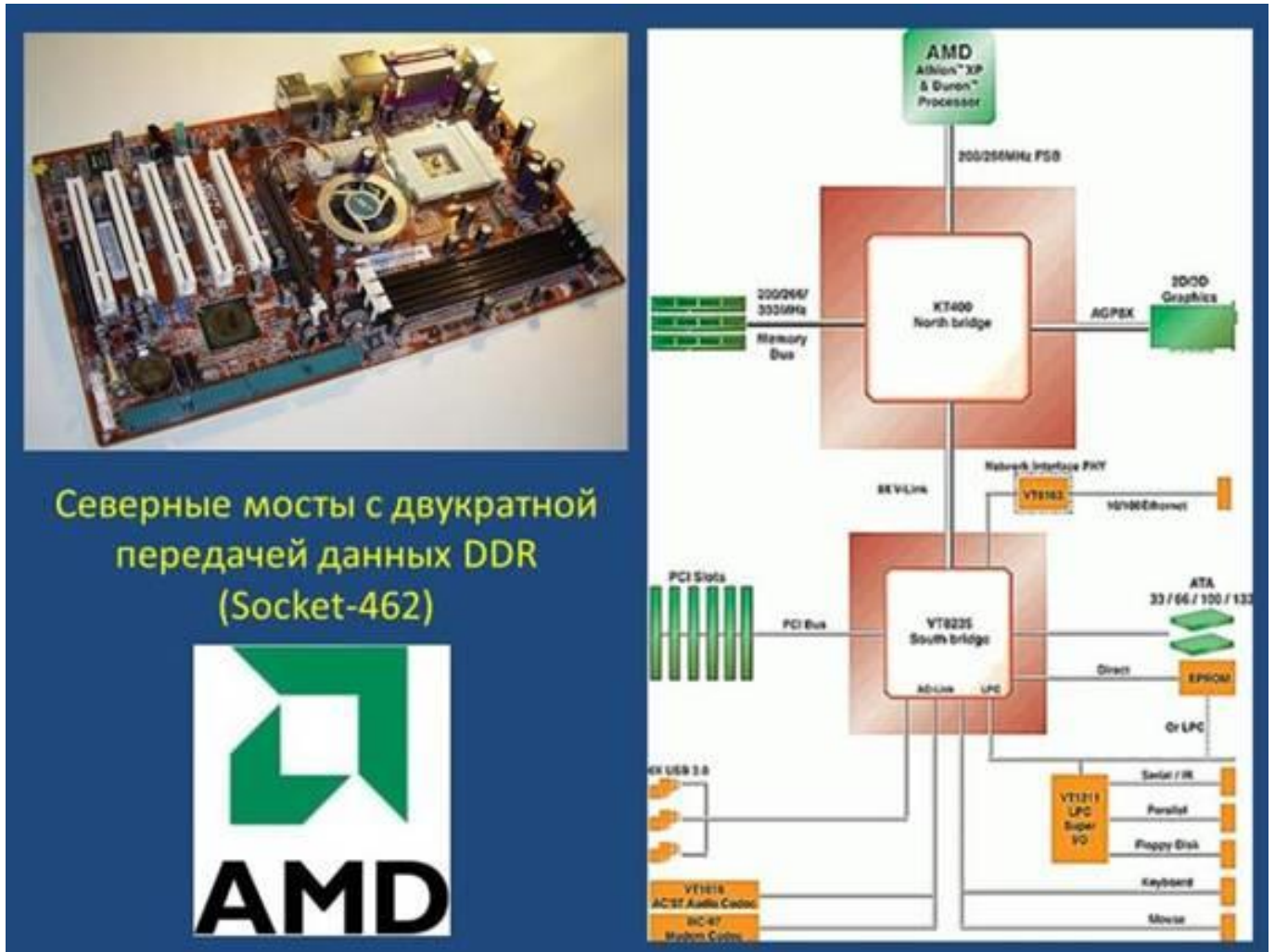


### Северные мосты с однократной передачей данных SDR (Socket-370)





Socket 370 всё ещё можно встретить, он использует шину FSB с однократной передачей данных за такт (SDR), которая соответствовала памяти SDR SDRAM. Например, 133-МГц шина FSB и PC133 SDRAM. Более поздние чипсеты стали использовать память DDR SDRAM (удвоенная передача данных за такт), при этом пропускная способность памяти практически удваивалась. Чипсеты поддерживают видеокарты AGP или PCI, включая встроенные графические ядра AGP.

## Северные мосты с двукратной передачей данных DDR (S462)

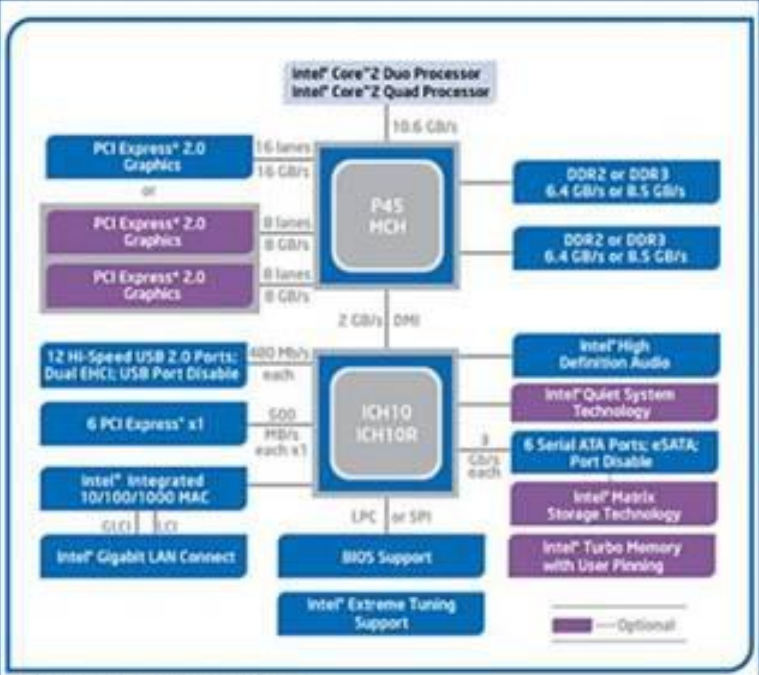


Socket 462 (Socket A) использует шину FSB с двукратной передачей данных за такт, которая хорошо подходит к DDR SDRAM. AMD часто указывает эффективную частоту, а не физическую. Например, с физическими частотами 100, 133, 166 и 200 МГц эффективные частоты составляют 200, 266, 333 и 400 МГц DDR, соответственно. На старых платах ещё использовались чипсеты Single Data Rate SDRAM (PC100/PC133), но большинство из них слишком стары для поддержки современных процессоров и уже не играют значимой роли.

## Северные мосты с учетверённой передачей данных QDR (S478, S775)



Северные мосты с  
учетверённой  
передачей данных QDR  
(S478, S775)



Intel® Core™2 Duo Processor  
Intel® Core™2 Quad Processor

10.6 GB/s

16 lanes  
16 GB/s

8 lanes  
8 GB/s

8 lanes  
8 GB/s

DDR2 or DDR3  
6.4 GB/s or 8.5 GB/s

DDR2 or DDR3  
6.4 GB/s or 8.5 GB/s

2 GB/s, DIM

12 Hi-Speed USB 2.0 Ports:  
Dual EHCI; USB Port Disable

480 Mb/s  
each

6 PCI Express\* x1

500  
MB/s  
each x1

Intel® Integrated  
10/100/1000 MAC

10/100/1000

Intel® Gigabit LAN Connect

Intel® High  
Definition Audio

Intel® Quiet System  
Technology

6 Serial ATA Ports; eSATA;  
Port Disable

Intel® Matrix  
Storage Technology

Intel® Turbo Memory  
with User Flexing

LPC or SPI

BIOS Support

Intel® Extreme Tuning  
Support

Optional

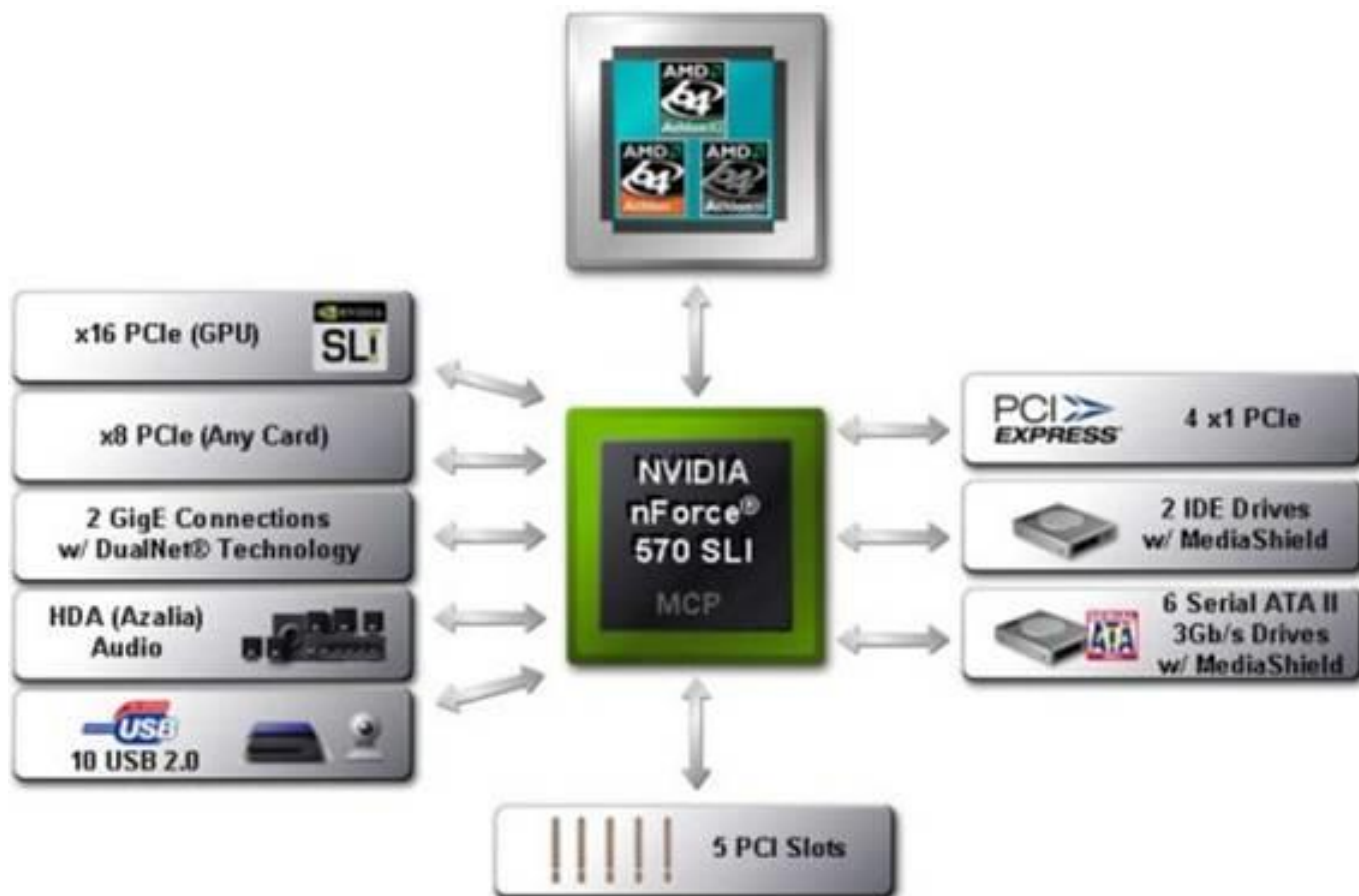
Intel® P45 Express Chipset Block Diagram

Шина Intel с учетверённой передачей данных QDR (Quad Data Rate) способна пересылать четыре бита за такт, поэтому физическая частота 100, 133, 200 и 266 МГц переходит в эффективную 400, 533, 800 и 1066 МГц QDR, соответственно. Поскольку шина процессора оказалась в два раза быстрее, чем шина памяти DDR, то для уравнивания пропускной способности было решено перейти на двухканальный интерфейс памяти, с 64 до 128 бит. Тогда, например, два модуля памяти DDR400 (PC3200) в двухканальном режиме дают такую же пропускную способность, что и шина процессора Intel FSB800, причём физическая тактовая частота и там и там составляет 200 МГц. То же самое касается двух модулей DDR2-533 и шины Intel FSB1066.

## Северные мосты с поддержкой HyperTransport (S754, S939, AM2, AM3)

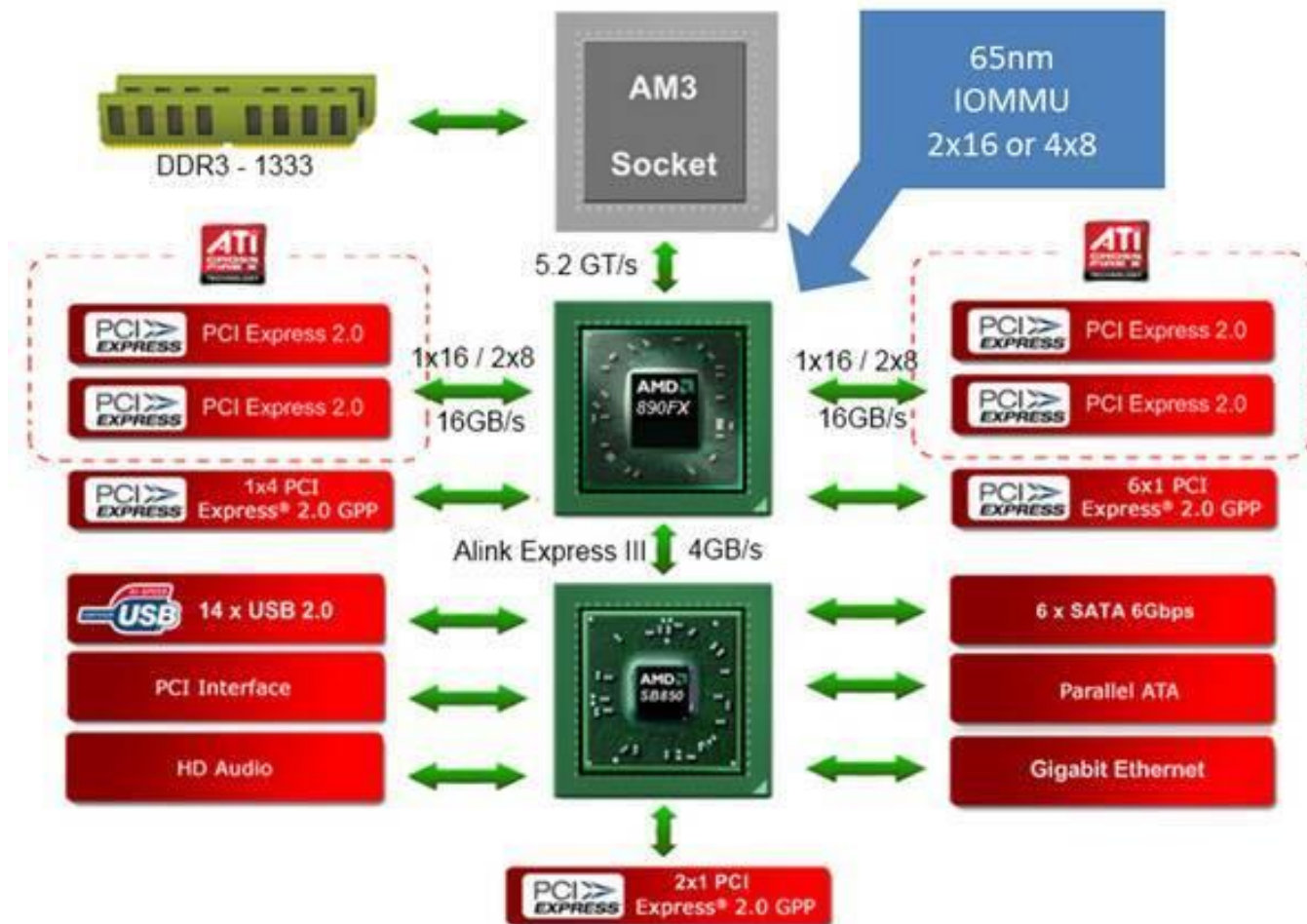
Поскольку шина памяти была убрана с северного моста, чипсеты AMD смогли лучше сочетать старые и новые технологии.

AGP-чипсеты, изначально предназначенные для Socket 754, появились и для Socket 939. А чипсеты с интерфейсом PCI Express, нацеленные на Socket 939, были выпущены и на материнских платах для Socket 754. Наконец, существуют материнские платы AM2, использующие предыдущее поколение чипсетов под Socket 939.



Структурная схема чипсета nForce 570

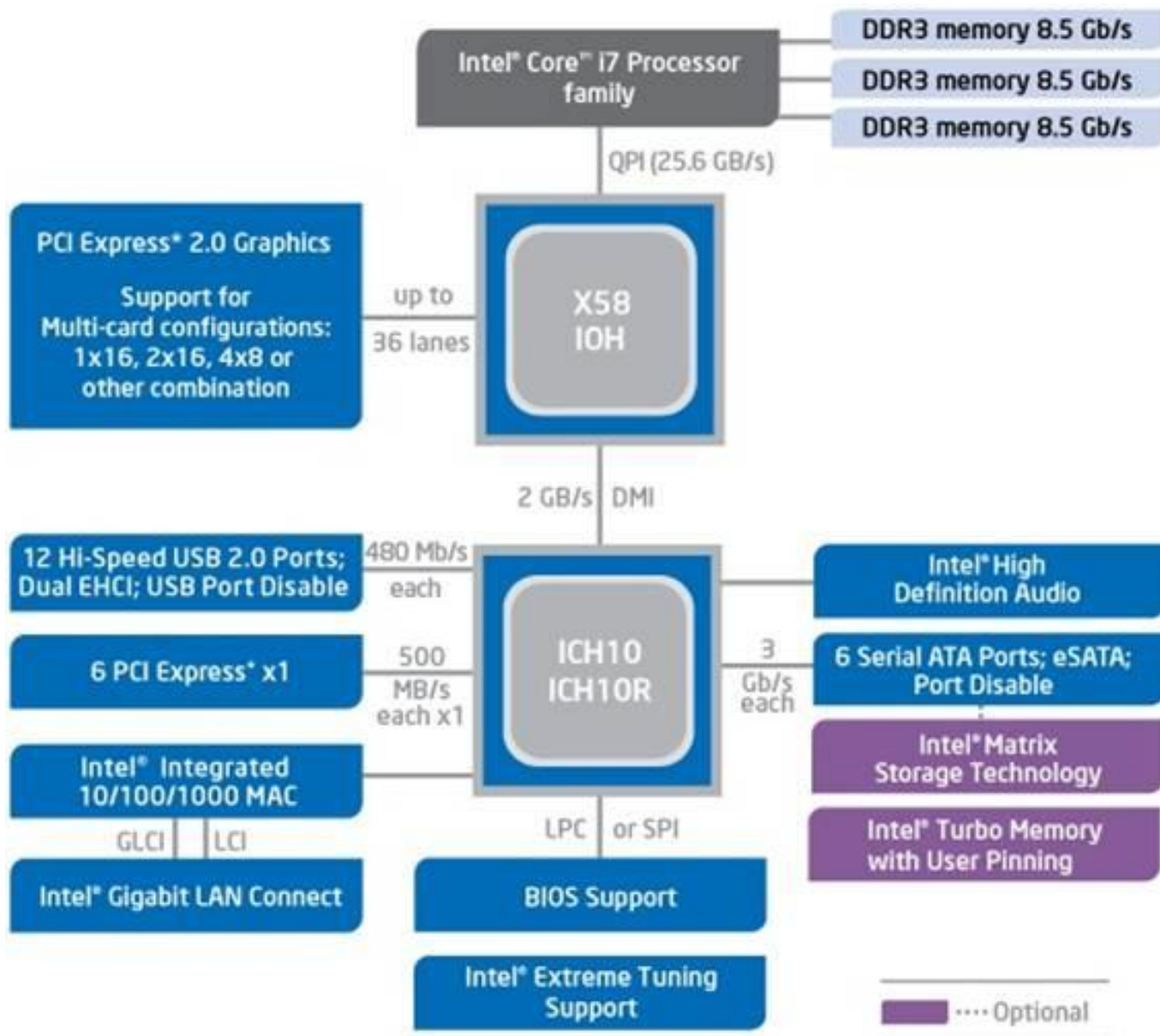
На рисунке 2.6 приведена структурная схема набора микросхем системной логики для nForce 570, являющегося типовым для процессоров на Socket AM2. Можно обратить внимание на отсутствие контроллера памяти в структуре северного (единственного) моста, поскольку он перенесен на кристалл процессора.



Структурная схема чипсета AMD 890FX

Типовой чипсет AMD 890FX для процессоров Phenom II, Athlon II (рисунок 2.7) получил поддержку SATA 3.0 и вдвое более производительную внутричипсетную шину, которая должна в свою очередь способствовать повышению производительности того же SATA-контроллера (в случае, если пользователь планирует подключить много дисков).

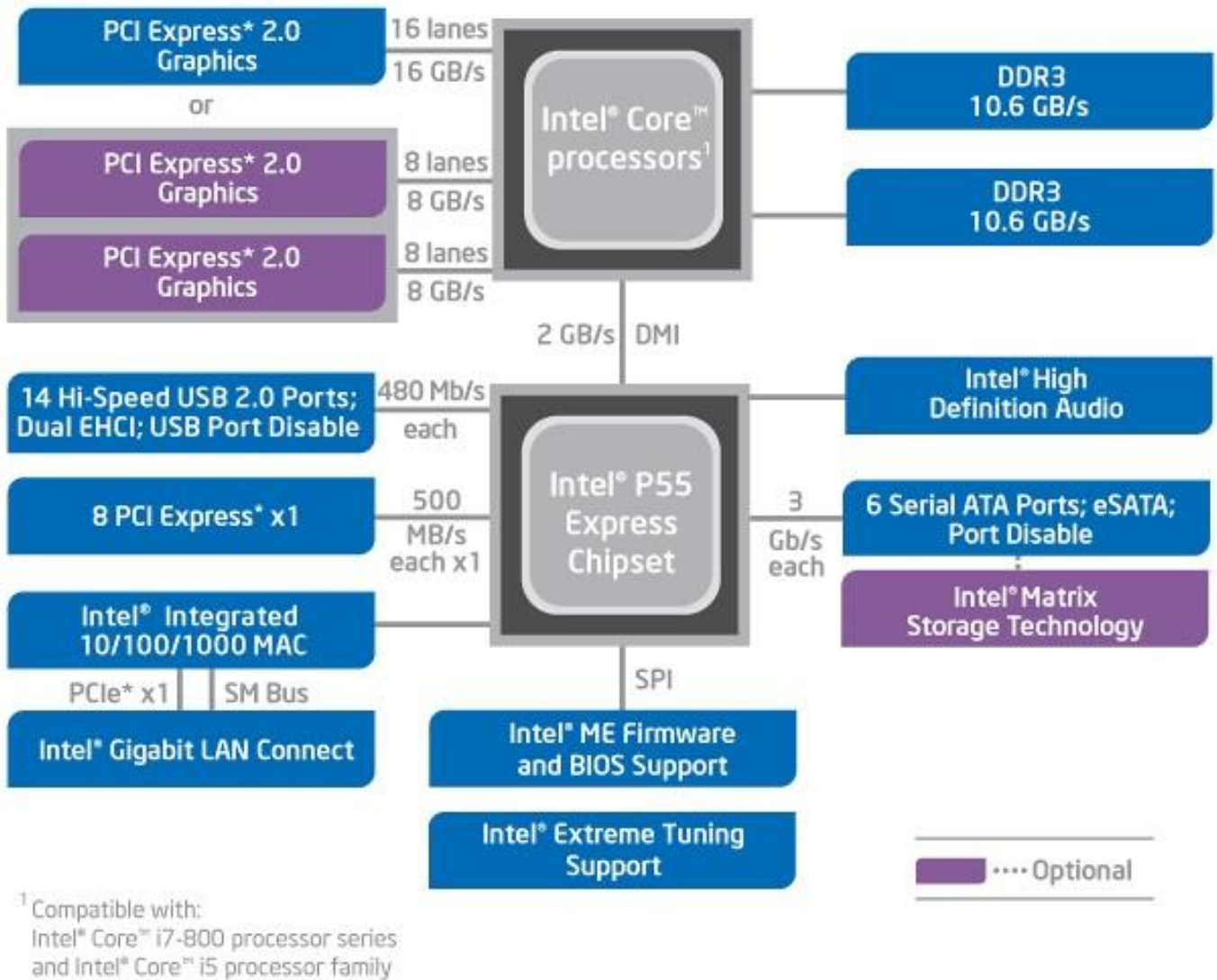
## Чипсеты с поддержкой QPI (Socket 1366)



Структурная схема чипсета Intel X58

На рисунке приведена типовая схема набора микросхем системной логики для процессора на Socket 1366. Новая шина для связи северного моста с процессором носит название QPI. Северный мост чипсета называется IOH (Input/Output Hub), а не как в прошлых моделях - MCH (Memory Controller Hub). Максимальная пропускная способность порта QPI может отличаться: 4,8 или 6,4 GT/s (миллиардов пересылок в секунду), что соответствует 9,6 или 12,8 ГБ/с в каждом из двух направлений одновременно. Разница в пропускной способности определяется типом использованного процессора. Графический интерфейс обеспечивается в следующей конфигурации: 2 независимых порта PCI Express 2.0x16. По сути, северный мост чипсета - это один большой контроллер PCI Express 2.0 для подключения внешней графики.

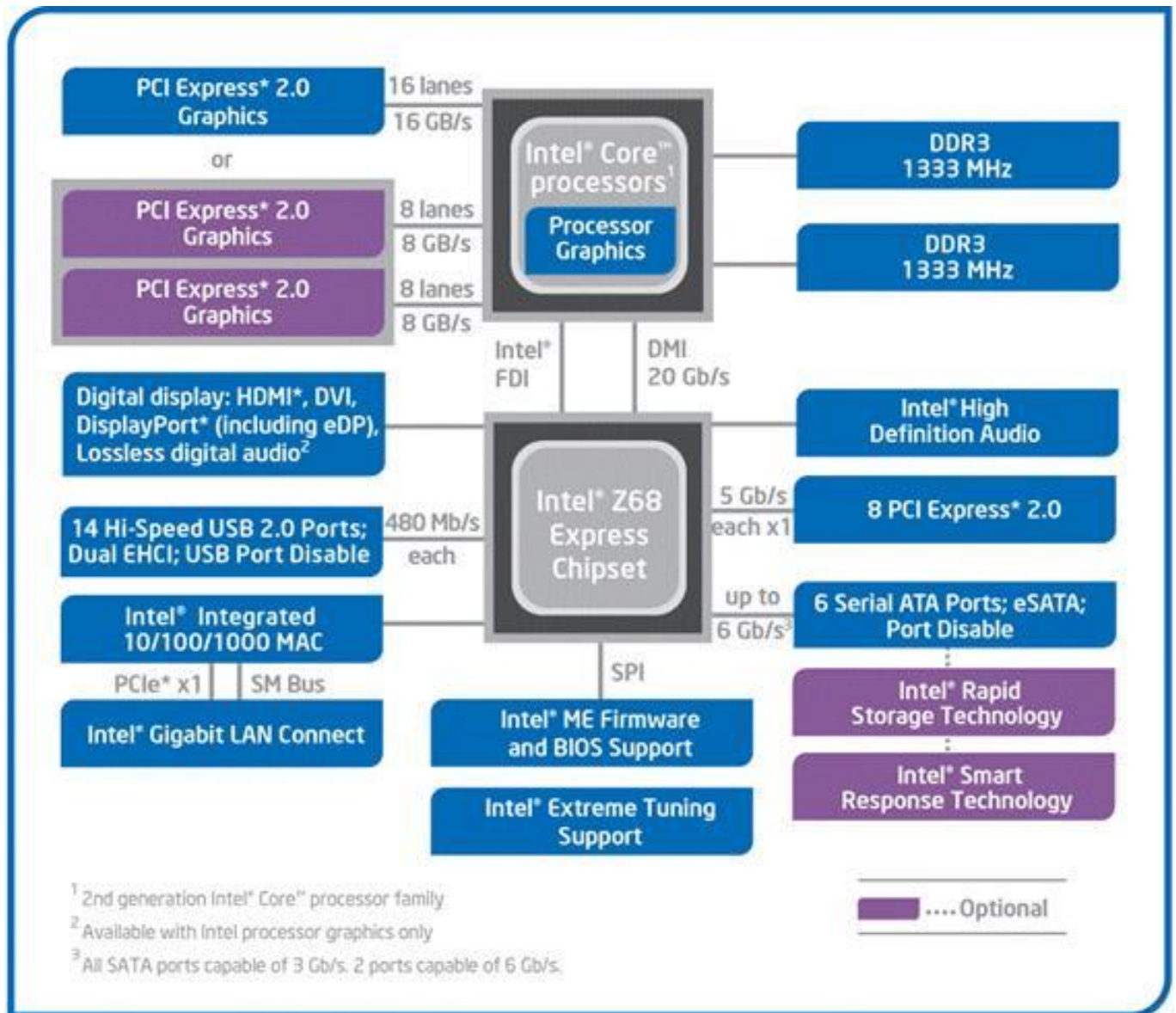
## Чипсеты для Socket 1156



Структурная схема чипсета Intel P55

На рисунке приведена типовая схема набора микросхем системной логики для процессора на Socket 1156. Ранее в процессор переместился контроллер памяти, а теперь туда же переведен и контроллер графического интерфейса. Вполне естественно, что при этом отсутствует северный мост, который бы иначе оставался просто лишним звеном в цепочке, и теперь чипсет фактически представляет собой прежний (немного улучшенный) южный мост. Мост P55 носит название PCH - Platform Controller Hub.





Intel Z68 Express Chipset Platform Block Diagram

Структурная схема чипсета Intel Z68

На рисунке приведена схема набора микросхем системной логики (чипсета) Z68. Особенностью чипсета является поддержка одновременно встроенной графики новых процессоров (вывод картинки, формируемой видеоядром и пересылаемой по специальному интерфейсу FDI, на дисплей через набор видеовыходов на любой вкус: HDMI 1.4, Display Port, DVI, аналоговый d-Sub; два независимых потока), работа двух видеокарт в режиме x8+x8, а также не помеченные (явно) на блок-схеме возможности для разгона процессоров (включая вариант с разгоном видеоядра). Отличительной особенностью нового поколения чипсетов (Intel 6x) являются поддержка SATA 3.0 (двух портов SATA600), полноскоростные интерфейсы PCI Express 2.0 для подключения периферии и расширенная пропускная способность шины до процессора – DMI 2.0.

### 5.3 Южный мост

Южный мост содержит большое количество периферийных, мультимедийных и коммуникационных шин и интерфейсов, включая контроллер шины PCI (Peripheral Components Interconnect), контроллер ATA (для жёстких дисков и оптических приводов), контроллер USB (Universal Serial Bus для внешних устройств), сетевой контроллер, звуковой контроллер и даже иногда контроллер модема. Большинство чипсетов одного времени выпуска дают схожую производительность.

Сегодня все производители чипсетов поддерживают RAID для контроллеров Serial ATA, что позволяет объединить до четырёх жёстких дисков в безопасный или высокопроизводительный массив.

Гигабитные сетевые контроллеры уже стали нормой, поэтому большинство чипсетов содержат интерфейс для Gigabit PHY (чип, отвечающий за сетевой интерфейс физического уровня). High-end чипсеты обычно предлагают два гигабитных сетевых интерфейса

Большинство high-end южных мостов сегодня включают звук Azalia High Definition и опираются на отдельный чип кодека с поддержкой HD, который разделяет цифровой сигнал на восемь аналоговых каналов. Решения Azalia не поддерживают кодирование Dolby Digital в реальном времени, чтобы звук компьютера можно было вывести на внешний декодер (полезная функция для игр) через разъём S/P-DIF.

Выбор того или иного северного моста соответствующим образом сокращает и выбор южного моста, поскольку большинство чипсетов поддерживают ограниченное сочетание северных и южных мостов. Исключением можно считать чипсеты, где для связи между мостами используется протокол AMD HyperTransport.

### 5.4 Память и слоты расширения

Тип памяти и конфигурация обычно зависят от контроллера памяти, но конфигурация слотов памяти на системной плате тоже вносит свой вклад. Например, некоторые платы Micro ATX и ещё меньшего формата дают только два слота памяти, которые привязаны к одному каналу, в результате двухканальный контроллер памяти теряет смысл. На моделях для рабочих станций и серверов присутствуют восемь слотов или даже больше.

Слоты AGP и AGP Pro позволяют устанавливать видеокарты предыдущего поколения. Причём интерфейс AGP сегодня уступил место более современному PCI Express.

Шина PCI позволяет устанавливать широкий ассортимент карт расширения, и многие годы эта шина считалась де-факто стандартом рынка. Но сегодня её замещает PCI Express.

PCI-X - стандарт карт расширения для рабочих станций и серверов на основе PCI, но ширина шины составляет 64 бита, а частота - до четырёх раз выше.

Слоты PCI Express (PCIe) x16 обычно предназначены для видеокарт, но второй слот может использоваться и не для графики. Гибкий стандарт PCI Express позволяет более широким картам работать с меньшим числом линий PCI Express и наоборот.

Новые high-end чипсеты ATI и nVidia поддерживают по 16 физических линий на каждый слот x16.

Слоты PCI Express x8 и x4 предназначены для карт, требующих высокую пропускную способность шины. Например, для RAID-контроллеров с восемью или большим числом накопителей, а также для мультилинковых карт гигабитного Ethernet. Слоты PCIe постепенно заменяют PCI-X в рабочих станциях. И в то же время, персональные ПК получают возможность использовать оборудование, предназначенное для рабочих станций.

Слоты PCI Express x1 нацелены на замену слотов PCI, они обеспечивают в два раза большую пропускную способность и подходят для таких карт, как контроллеры гигабитного Ethernet, ATA-контроллеры на два привода и ТВ-тюнеры.

## 5.5 Обзор компонентов системной (материнской) платы



### Main Logic

1. CPU socket
2. Chipset Northbridge
3. Chipset Southbridge

### Memory

4. DRAM Channel 1
5. DRAM Channel 2

### Drive Interfaces

6. Floppy Drive
7. ATA100/ATA133
8. Serial ATA

### Expansion Slots

9. PCI (32-bit, 33MHz)
10. PCI-Express x16
11. PCI-Express x1

### Power Connectors

12. 24-pin ATX Power
13. 8-pin ATX12v Power
14. Supplemental Graphics Power

### Onboard Features

15. CPU Power Regulators
16. IEEE1384 FireWire Controller
17. Audio Codec
18. Network Controller PHY

### BIOS

19. BIOS ROM (CMOS)
20. BIOS Clock Battery

Типичное расположение компонентов на системной плате

На рисунке приведена системная плата Socket 775 от Foxconn, в которую можно установить процессоры Core 2 Duo .

Раскладка компонентов и набор функций отличаются у разных моделей системных плат – в зависимости от целевого рынка, цены и времени выпуска. Питание на плату подаётся через 24-контактный разъём Extended ATX (12), а процессор дополнительно питается через 8-контактный разъём ATX12V (13). Ещё одним входом питания на системных платах с двумя графическими интерфейсами (10) является стандартное 4-контактное гнездо Molex (14), обеспечивающее дополнительное питание слотам PCI Express x16 (10).

Для видеокарт сегодня можно встретить два интерфейса: большинство современных системных плат оснащено одним или даже двумя слотами PCI Express x16 (10), в которые можно установить самые последние модели 3D-технологий. А на старых системных платах для графики используются слоты AGP или AGP Pro. У самых недорогих системных плат интерфейсов для видеокарт вообще нет, они используют встроенное графическое ядро.

Трёхфазный стабилизатор напряжения (15) можно распознать по трём отдельным группам элементов, работающим параллельно. Сегодня нормой уже становятся четырёхфазные стабилизаторы, причём каждая фаза добавляет рабочую мощность. Так, пятифазный стабилизатор даёт на 25% больше мощности, чем четырёхфазный на тех же компонентах. Здесь нужно учитывать ещё и качество компонентов, поскольку не все они производятся по одинаковым спецификациям. Дополнительные фазы позволяют также уменьшать пульсации тока, что повышает стабильность в таких тяжёлых условиях, как разгон. Самые новые материнские платы используют даже цифровые стабилизаторы напряжения, с улучшенной эффективностью и надёжностью, которые заменяют легко узнаваемые элементы, показанные выше.

## **6 Процессоры Intel: 2009 – 2010 г.г. Разнообразие процессоров Intel для настольных ПК**

Открыв прайс-лист, покупатель имеет возможность наблюдать огромное разнообразие семейств процессоров Intel – вместе с процессорами Celeron с 3-значным цифровым индексом можно увидеть 2-ядерные Celeron с 5-символьным индексом (буква и 4 цифры). Кроме ещё встречающихся чипов Pentium 4 с 3-значным цифровым индексом есть возможность выбора из вариантов Pentium Dual Core с 5-символьным буквенно-цифровым индексом. Процессоры Core 2 и вовсе представлены самыми разными 2- и 4-ядерными вариантами с широким спектром 5-символьных индексов.

### **6.1 Конструктивный фактор: разъёмы процессоров Intel для настольных ПК**

На заре развития процессоростроения никаких особенных проблем с выбором конструкции процессора не существовало, поскольку чипы в большинстве случаев попросту запаивали в плату – как это делается сегодня с процессорами для телефонов, коммуникаторов, ряда моделей нетбуков и даже ноутбуков. Позже, благодаря возможности замены процессора, было реализовано преимущество более экономного наращивания производительной мощности без замены всей системы.

Первое время процессорные разъёмы, моду на которые диктовал лидер этого сектора, компания Intel, были общими для всех чипов с архитектурой x86, однако в канун Миллениума компания Intel приняла решение запатентовать свой собственный процессорный разъём Socket 370. Остальные производители какое-то время выжимали "остатки" из представленного ещё во времена первых Pentium (1994) 321-контактного разъёма Socket 7 и даже некоторое время выпускали чипы под Super Socket 7 (1998), однако, им также пришлось разрабатывать собственные проприетарные разъёмы. Благодаря кросс-патентным соглашениям какое-то время разъём Socket 370 также использовала компания VIA, но затем ей также пришлось разрабатывать свои варианты.

Долгое время – вплоть до 2004 года, процессоры Intel были представлены в корпусах со штырьковыми контактами (PGA), которые вставлялись в процессорный разъём с соответствующими отверстиями. Также поставлялись варианты в корпусировке BGA – Ball Grid Array, с контактными площадками непосредственно для запайки в плату, но к нашей сегодняшней теме эти чипы не имеют отношения.

Стремительный рост количества сигнальных и силовых контактов привёл к тому, что уже в эпоху Socket 478 попасть 478 процессорными выводами во все 478 отверстий разъёма удавалось не всегда, при неудачной инсталляции ножки чипа попросту гнулись. Поэтому следующий, ныне здравствующий процессорный разъём – LGA775, имел другую, более надёжную конструкцию. Land Grid Array (LGA) – это по сути массив 775 контактных площадок на процессоре, а процессорный разъём, в свою очередь, оснащён 775 подпружиненными выступающими контактами. Процессор просто "укладывается" в жёстко размеченный разъём и затем надёжно защёлкивается специальным зажимом. С 2004 года и поныне корпусировка LGA присуща всем процессорам Intel для настольных ПК.

Таблица ниже отражает лишь основные вехи развития процессорных разъёмов Intel. Современному покупателю из всего этого списка интересны лишь последние 3 строки. Давно списанные с производства процессоры под Socket 478 ещё встречаются на вторичном рынке, но никаких перспектив дальнейшего обновления такой системы нет.



На период, указанный в заголовке, чипы LGA775 являются основным предложением для настольных систем начального и массового уровня. Они также широко представлены в сегменте чипов для производственных настольных систем, однако их уже начали теснить новые LGA1366- и LGA1156-чипы Core i7 и Core i5.

<b>Разъёмы и контактные системы процессоров Intel для настольных ПК</b>		
<b>Название</b>	<b>Поддерживаемые CPU</b>	<b>Примечание</b>
<b>DIP</b>	Intel 8086, 8088	DIP40
<b>Socket 1</b>	Intel 80486	PGA169 (Pin Grid Array)
<b>Socket 2</b>	Intel 80486	PGA238
<b>Socket 3</b>	Intel 80486	PGA237
<b>Socket 4</b>	Intel Pentium	PGA273
<b>Socket 5</b>	Intel Pentium	PGA320
<b>Socket 7</b>	Intel Pentium	PGA321
<b>Socket 8</b>	Intel Pentium Pro	PGA387
<b>Slot 1</b>	Intel Pentium II	Slot 242
<b>Socket 370</b>	Intel Pentium III, Celeron	PGA370
<b>Socket-W</b>	Intel Pentium 4	Socket 423 - ядро Williamette
<b>Socket-N</b>	Intel Pentium 4, Pentium 4 EE, Celeron	Socket 478
<b>Socket-J</b>	Core 2 Quad Extreme QX9775	LGA771 (J - отменённое ядро Jayhawk)
<b>Socket-T</b>	Intel Pentium 4, Pentium D, Celeron, Celeron D, Pentium XE, Core 2 Duo, Core 2 Extreme, Core 2 Quad, Core 2 Quad Extreme	<b>LGA775</b> (Land Grid Array. T - отменённое ядро Tejas)
<b>Socket-B</b>	Intel Core i7, Core i7 Extreme, Core i9	<b>LGA1366</b>
<b>Socket-H</b>	Intel Core i7, Core i5, Core i3	<b>LGA1156</b>

## 6.2 Микроархитектуры процессоров Intel. Предыстория

Информация о внутренней организации тех или иных процессоров – обычно удел специалистов и энтузиастов, большинство покупателей, приобретающих компьютер для работы и развлечений, (а не для экспериментов над ним) вряд ли интересуют вопросы внутренней архитектуры чипов. И действительно, в рамках этого справочного материала нет смысла углубляться в организацию модуля ветвления предсказаний, строение кэш-памяти, взаимодействие ядер и прочие специфические вопросы строения чипов. Тем более что на страницах 3DNews регулярно появляются специальные материалы, где подробно рассматривается специфика различных процессорных архитектур и перспективы их развития. Однако некоторые базовые термины, названия и определения всё же лучше знать и помнить - хотя бы для того, чтобы быть полностью уверенным в правильности выбора наиболее перспективной платформы.

Прежде всего необходимо помнить, что термин **микроархитектура процессора** на практике означает определённый набор инструкций, реализованный в том или ином дизайне процессора. Иными словами, микроархитектура процессора – это достаточно широкое определение набора *базовых свойств* чипа, на основе которого в дальнейшем разрабатываются и производятся варианты с тем набором возможностей, который востребован рынком. Возможно, кому-то более понятной будет аналогия между микроархитектурой процессора и базовым дизайном автомобиля. Во всех этих случаях разрабатывается базовый концепт, на базе которого, варьируя дополнительные функции – форму кузова, варианты двигателя и пр., в дальнейшем можно выпустить и седан, и универсал, и даже лёгкий грузовичок – да хоть кабриолет, лишь бы был спрос. Так и процессорная микроархитектура – на её базе выпускаются CPU со специфическими функциональными возможностями для каждого сектора рынка - серверного, настольных и мобильных ПК.

Наш экскурс по этой теме мы начнём с ноября 2000 года, когда впервые была представлена революционная по тем временам процессорная микроархитектура Intel NetBurst (рабочее название P68). Сменив собой предшествующую архитектуру P6, Intel NetBurst активно развивалась до 2006 года. В течение этого времени на базе этой микроархитектуры было выпущено множество модификаций процессоров в семействах Celeron, Celeron D, Pentium 4, Pentium D, Pentium 4 Extreme Edition и Pentium Extreme Edition.

Здесь также стоит остановиться и дать определение термину "**процессорное ядро**". Под этим определением обычно подразумевают реализацию дизайна процессорной микроархитектуры для определённого рынка. Так, практическими реализациями микроархитектуры Intel NetBurst для сектора настольных ПК стали постепенно сменявшие друг друга процессорные ядра Willamette, Northwood, Prescott, Prescott-2M, Smithfield, Cedar Mill и Presler (а также разрабатывавшийся, но не пошедший в серию дизайн Tejas). Для ноутбуков и серверов существовали свои реализации микроархитектуры NetBurst с соответствующим набором специфических функций.

Таким образом, процессорное ядро – это законченный дизайн, по которому на фабрике изготавливается новая серия процессоров. При этом также необходимо помнить, что выпуск новой серии процессоров на базе нового процессорного ядра совсем не означает, что эти процессоры обязательно должны иметь новое розничное имя или новый товарный знак. Например, процессоры Celeron выпускались на базе различных версий ядер в рамках микроархитектуры NetBurst. Однако совсем не факт, что процессор Celeron, который вы видите в сегодняшнем прайс-листе магазина, выполнен с микроархитектурой NetBurst или, скажем, на ядре Prescott. Напротив, названия популярных брендов – такие как например Pentium или Celeron, зачастую успевают пережить несколько поколений процессорных ядер и даже микроархитектур. К настоящему времени процессоры с микроархитектурой NetBurst давно не выпускаются и вошли в историю.

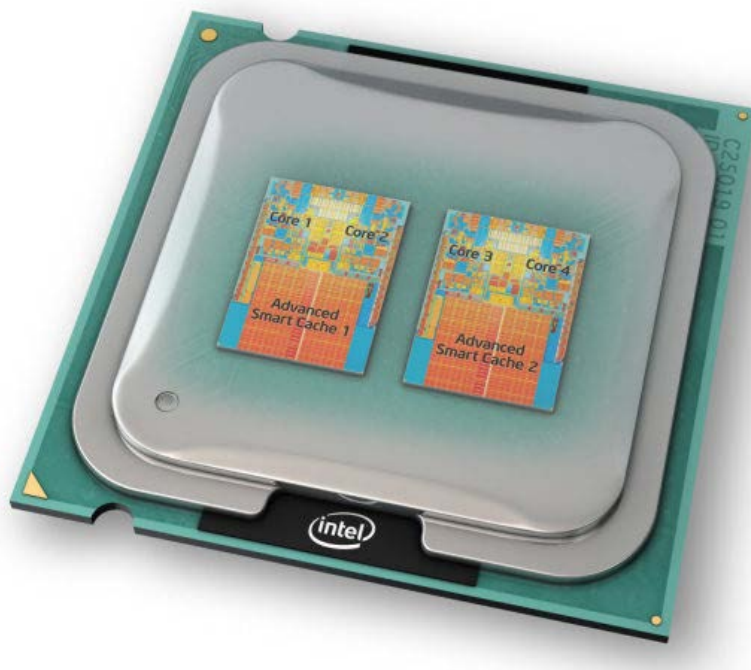
Наследником NetBurst стала представленная в июле 2006 года микроархитектура **Intel Core**. Новая многоядерная процессорная микроархитектура Intel не стала результатом прямого развития предыдущей версии, NetBurst, но базировалась на продукте "побочной" эволюции, мобильном процессорном ядре Yonah (Pentium M), которое в свою очередь представляет собой удачное развитие более ранней микроархитектуры 1995 года Intel P6 (Pentium III, частично Pentium Pro).

Создаваемое как решение для экономичных портативных ПК, ядро Yonah при сравнимой производительности смогло значительно обойти по энергопотреблению достаточно "прожорливые" чипы с микроархитектурой NetBurst. Однако нельзя говорить что микроархитектура Intel Core

является "чистым" наследником ядра Yonah, ибо при её разработке инженеры Intel также применили лучшие архитектурные узлы и модули микроархитектуры NetBurst. Именно поэтому на стыке двух инженерных решений родилась революционная по тем временам новая микроархитектура Intel Core.

Впрочем, говорить об этой микроархитектуре в прошедшем времени пока рановато, поскольку в настоящее время большинство процессоров, продающихся в магазинах, выполнены именно на базе процессорных ядер Intel Core. Первыми процессорными ядрами на базе Intel Core были Merom для мобильных ПК, Conroe для настольных ПК и Woodcrest для серверов и рабочих станций. Важно подчеркнуть, что при этом архитектурно чипы были почти идентичны, а основная разница заключалась в типах использовавшихся процессорных разъёмов, тактовой частоте системной шины и энергопотреблении. Одно-, двух- и четырёхядерные процессоры с микроархитектурой Core для настольных ПК также выпускались (а некоторые выпускаются и до сих пор) с дизайном процессорных ядер Conroe-L (Celeron), Allendale (Celeron, Pentium Dual Core, Core 2 Duo), Conroe (Core 2 Duo), Wolfdale (Pentium Dual Core, Core 2 Duo), Kentsfield (Core 2 Quad), Yorkfield (Core 2 Quad), Conroe XE, Kentsfield XE и Yorkfield XE (Core 2 Extreme), Wolfdale (Core 2 Duo).

Большинство современных процессоров с микроархитектурой Core – таких как, например, чипы Core 2 Duo серии E8000 на ядре Wolfdale (аналог для мобильных ПК – ядро Penryn, также используется в ряде экономичных десктопов), выпускаются нынче с соблюдением норм 45-нм технологического процесса. Эти чипы поддерживают новейшие расширения пакета инструкций, включая SSE4.1, при их производстве используются новые материалы, такие как high-k диэлектрики на основе соединений гафния.



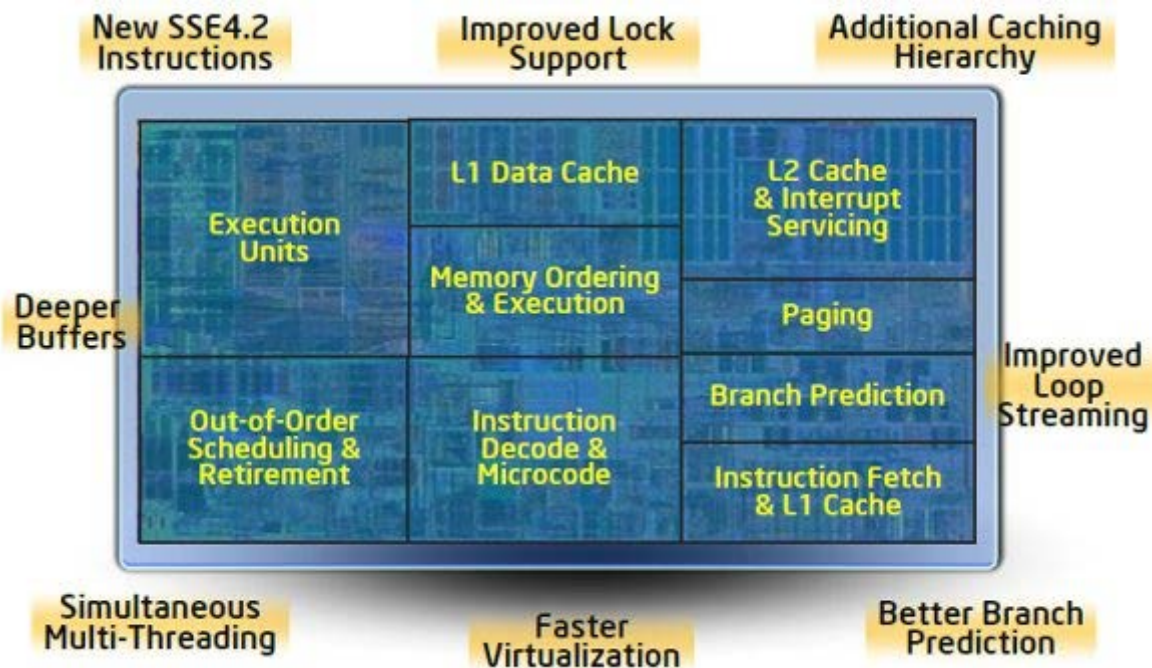
Процессорное 2-ядерное ядро Wolfdale обладает 6 Мб кэша L2 и поддерживает системную шину частотой 1333 МГц. Именно эти процессоры пользуются популярностью у современных любителей разгона.

Процессоры Core 2 серий E7xxx и Pentium Dual Core серий E5xxx/E6xxx выпускаются на базе усечённой версии ядра, Wolfdale-3М, и обладают 3 Мб и 2 Мб кэша L2, соответственно.

### **6.3 Микроархитектура Intel Nehalem**

Архитектура компании Intel, наиболее актуальная на дату в заголовке, носит название **Nehalem**. Именно эта архитектура лежит в основе процессоров Core i7/i5. Нам в первую очередь необходимо помнить, что впервые представленные осенью 2008 года процессоры с микроархитектурой Nehalem поступили в продажу под товарным знаком Intel Core. И здесь главное - избежать путаницы с названием предшествовавшей Nehalem микроархитектуры Intel Core.





Микроархитектуру Nehalem можно назвать последней, в которой реализованы элементы раннего предшественника, архитектуры NetBurst. Первые практические реализации на базе Nehalem выпускаются с соблюдением норм 45 нм техпроцесса, однако согласно последним данным, поставки первых массовых партий Nehalem-процессоров с ядром Clarkdale с соблюдением норм 32-нм техпроцесса стартуют ближе к концу 2009 – началу 2010, а уже в первом квартале 2010 года есть планы по доведению выпуска этих чипов до 20% от всех выпускаемых Intel процессоров для настольных ПК.

Ожидается, что на рынке со временем будут представлены двух-, четырёх-, шести- и восьмиядерные процессоры Intel для настольных систем с микроархитектурой Intel, при этом один только 4-ядерный вариант будет насчитывать в своей конструкции 731 миллион транзисторов.

**Ключевые отличия микроархитектуры Nehalem** от предшественников заключаются в следующем:

- Впервые применён интегрированный в ядро контроллер памяти, поддерживающий двух- и трёхканальную память DDR3 SDRAM (для серверов – 4 канала FB-DIMM). Трёхлучевая симметрия – не маркетинговая экзотика и не дань моде, это всего лишь разумный инженерный подход к максимальному использованию производительности оперативной памяти и процессорного ядра.
- В микроархитектуре Nehalem появилась новая межмодульная последовательная шина Intel QuickPath Interconnect (QPI) с архитектурой "точка-точка" (point-to-point). Такая организация межблочных соединений внутри процессора представляет собой более производительное, масштабируемое и экономичное решение нежели традиционная системная шина процессора – Front Side Bus (FSB).
- В некоторых модификациях процессоров будет представлено интегрированное графическое ядро (IGP). Графический чип не разводится на процессорном кристалле, однако будет именно интегрирован в единый корпус процессора.
- Возвращается технология многопоточной обработки данных – Intel HyperThreading, известная по чипам Pentium 4 и впервые возрождённая в нетбучной микроархитектуре Intel Atom. Теперь каждое ядро процессора вновь способно обрабатывать одновременно два потока данных.
- Все новые процессоры, включая версии с четырьмя, шестью и даже восемью ядрами, будут изготавливаться на едином кристалле – в отличие от большинства предшествовавших дизайнов, где в едином корпусе объединялись одно- и двухядерные кристаллы.
- В новых чипах дебютирует модуль предсказания ветвлений второго уровня, а также буфер ассоциативной трансляции (Translation lookaside buffer, TLB) второго уровня.

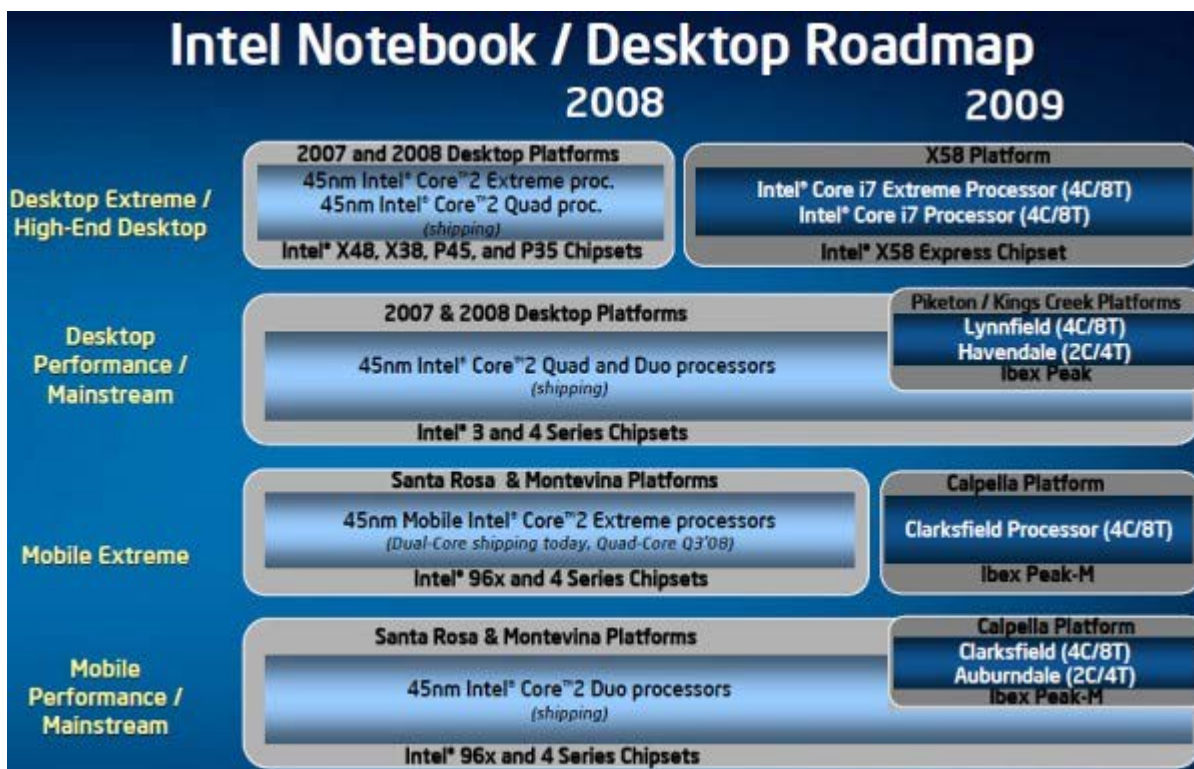
Все процессоры с микроархитектурой Nehalem обладают 32 Кб кэша инструкций L1 и 32 Кб кэша L1 данных на каждое ядро, а также 256 Кб кэша L2 на ядро и, в зависимости от версии процессорного ядра, от 4 Мб до 8 Мб распределённого кэша L3, общего для всех ядер.

В таблице представлены процессоры Intel Core i7 и Core i5, актуальные на сегодняшний день.

45-нм процессоры Intel для настольных ПК с микроархитектурой Nehalem							
Ядро	Сегмент	Ядра / потоки	Кэш L3	Варианты	Тактовые частоты	TDP	Разъём
Bloomfield	Производительные экстремальные и игровые ПК	4 / 8	Мб	Core i7 Extreme 975, 965	3,33 ГГц, 3,20 ГГц	130 Вт	LGA1366
				Core i7 950, 940, 920	3,06 ГГц, 2,93 ГГц, 2,66 ГГц		
Lynnfield	Производительные и массовые ПК	4 / 8	Мб	Core i7 870, 860, 860s	2,93 ГГц, 2,8 ГГц, 2,53 ГГц	95 Вт, 95 Вт, 82 Вт	LGA1156
		4 / 4		Core i5 750, 750s	2,66 ГГц, 2,4 ГГц	95 Вт, 82 Вт	

### 6.4 Ближайшее будущее: Westmere (Nehalem-C) и далее - Sandy Bridge

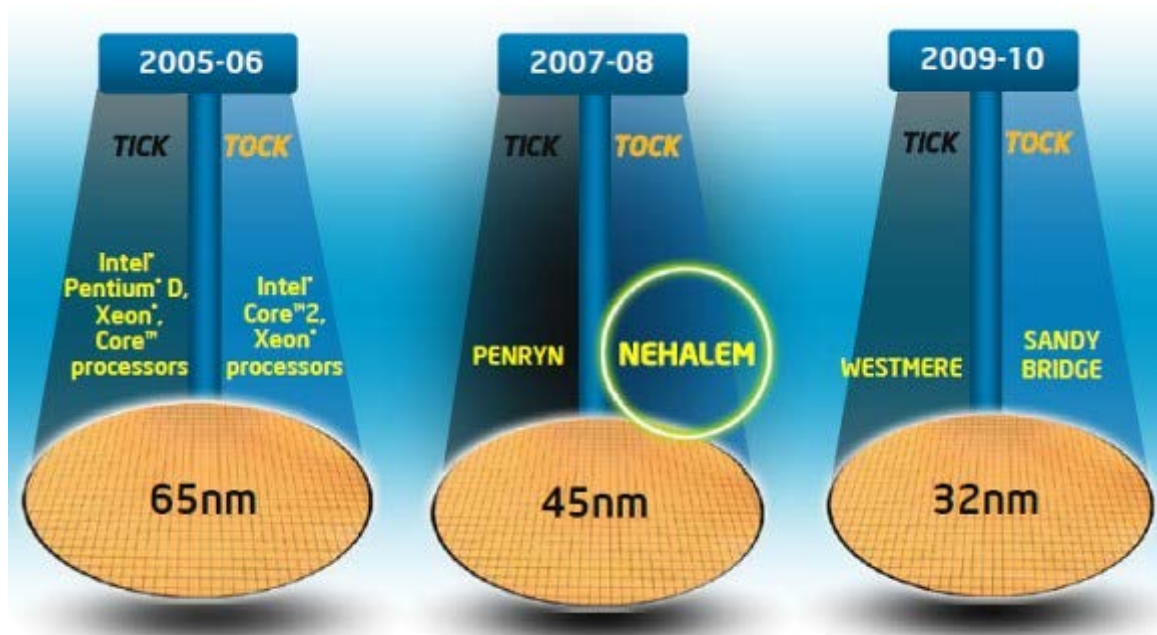
Совсем скоро – ориентировочно в 4 квартале 2009 года или в самом начале 2010 года, на прилавках появятся первые процессоры Intel, выполненные с соблюдением норм 32-нм технологического процесса. Кроме 32-нм редизайна Nehalem-предшественников новые чипы будут обладать рядом новых особенностей и возможностей, именно поэтому первоначальное рабочее наименование микроархитектуры - Nehalem-C было заменено на **Westmere**. Однако по большому счёту это тот же Nehalem, только улучшенный.



Уже точно известно, что на замену 45-нм ядру Bloomfield придёт 6-ядерный Gainestown. По предварительным данным, в ряду процессоров Westmere так же будут присутствовать 12-ядерные чипы (два 6-ядерных кристалла в едином корпусе).

Среди структурных улучшений микроархитектуры следует отметить новое расширение набора инструкций Intel AVX рядом новых аппаратных алгоритмов, позволяющих более чем в три раза ускорить процессы шифрования и дешифровки по протоколу AES. Наряду с этим дебютирует инструкция умножения без переноса PCLMULQDQ с усовершенствованными алгоритмами блочного

шифрования, которая обеспечит повышенный уровень безопасности за счет исключения табличных преобразований и защиты от программных атак по внешним каналам. Плюс, в некоторых версиях чипов появится интегрированное графическое ядро.



Наконец-то в ряду 32-нм процессоров Westmere дебютируют обещанные варианты с интегрированным графическим ядром. Помимо этого также ожидается повышение производительности технологии виртуализации, а также новая функциональная возможность технологии виртуализации – 16-битный режим VMX Unrestricted Guest. В таблице ниже перечислены процессоры с микроархитектурой Westmere, ожидаемые на рынке одними из первых.

32-нм процессоры Intel для настольных ПК с микроархитектурой Nehalem									
Ядро	Сегмент	Ядра / потоки	Кэш L3	Память	Чипы	Тактовые частоты	GPU	TDP	Разъём
Gulftown	Мощные ПК	6 / 12	2 Мб	3 x DDR3 SDRAM 800–1066	Core i7 (i9?), серия 1000	От 2,4 ГГц	-	130 Вт	LGA 1366
Clarkdale	Массовые ПК	2 / 4	Мб	2 x DDR3 1066-1333	Core i5 670, 661, 660, 650	3,46 ГГц, 3,33 ГГц, 3,2 ГГц	733 МГц, 900 МГц	73 Вт, 87 Вт	LGA 1156
					Core i3 540, 530	3,06 ГГц, 2,93 ГГц	733 МГц	73 Вт	
		2 / 2	Мб	2 x DDR3 1066	Pentium G6950	2,8 ГГц	533 МГц		

Обратите внимание: Pentium G6950. Торговая марка Pentium по-прежнему существует.

### 6.5 Выбираем процессор Intel для своего ПК

Итак, детально разобравшись в архитектурных и терминологических премудростях, мы подошли к самому главному вопросу этого материала – как же выбрать процессор, исходя не только из ценовых параметров, и не запутаться в разнообразии маркировок.

Наиболее понятная картина складывается с новым поколением процессоров Intel, которые изначально разнесены на три сегмента – старший Core i7, средний Core i5 и начальный Core i3. С ними как раз больше всего ясности: даже "оверклокерские" топовые модели Core i7 Extreme под отличный от "обычных" Core i7 процессорный разъём представляют собой современные 4-ядерные 8-поточные процессоры с поддержкой технологии Intel Turbo Boost. Та же сегментация ожидает и чипы Core i5, Core i3 по мере их появления на рынке.

С остальными процессорами Intel, всеми этими многочисленными Core 2 Duo/Quad/Extreme, Pentium и Celeron, не так-то просто разобраться, который из них производительнее и предпочтительнее, какой будет являться лучшим, оптимальным вложением денег.

Для облегчения проблемы выбора компания Intel сама пошла на встречу покупателям и представила таблицу с 5-уровневым рейтингом своих популярных процессоров. Логика проста: чем больше звёзд, тем выше производительность. Таким образом, процессоры сгруппированы в таблице ниже с учётом производительности, но без привязки к количеству ядер, размеру кэш-памяти, тактовым частотам ядра и т.д.

Рейтинговая система современных процессоров Intel для настольных ПК		
<p><b>5-звёздочные</b> - процессоры с пиковой производительностью и поддержкой максимального количества современных технологий для реализации максимальных вычислительных возможностей</p>		
	 i7-975, i7-965	 Модели i7-950, i7-940, i7-920
<p><b>4-звёздочные</b> - процессоры с высокой производительностью и поддержкой современных технологий для реализации мощных современных систем</p>		
	 Серия Q9300+	 Серия E8000
<p><b>3-звёздочные</b> - быстрые процессоры с поддержкой современных энерго-эффективных технологий</p>		
	 Серии Q8000, Q6000	 Серия E7000
<p><b>2-звёздочные</b> - процессоры, испытанные временем</p>		
	 Серии E5000, E2000	
<p><b>1-звёздочные</b> - недорогие процессоры</p>		
	 Серии E1600, E1000, 400	

В таблице приведены далеко не все актуальные на сегодня семейства процессоров Intel, но в сущности для понимания принципа 5-звёздочного рейтинга вполне достаточно. Вполне очевидно,

что по мере появления новые чипы Intel семейства Core i5 обоснуются где-то в 3/4-звёздочных строчках рейтинга, модели Core i3 – в 2/3-звёздочных строчках. Вряд ли с процессорами Core i9/7/5/3 в ближайшее время наступит неразбериха – по крайней мере, не ранее появления новой микроархитектуры при условии сохранения того же принципа маркировки.

С позиционированием предыдущих поколений процессоров не так легко, особенно с моделями, имеющими 5/6-значный буквенно-цифровой индекс. Но и с ними можно разобраться запросто, зная ключевые особенности их маркировки. Очевидно, что более производительные серии имеют большую цифру в старшем разряде, а внутри серии более производительный чип имеет старший индекс из трёх последних цифровых разрядов.

Что касается буквенных индексов такой маркировки, разобраться с ними можно благодаря табличке, приведенной ниже. Первоначально буквы в 5-символьной маркировке идентифицировали TDP процессора Intel, без всякого соотношения с другими параметрами. Чуть позже, по мере развития технологий, к ним добавились некоторые дополнительные символьные обозначения.

Буквенные индексы в 5-символьной маркировке процессоров Intel	
<b>X</b>	TDP более 75 Вт
<b>E</b>	TDP от 50 Вт и выше
<b>T</b>	TDP в пределах 25 Вт – 49 Вт
<b>L</b>	TDP в пределах 15 Вт – 24 Вт
<b>U</b>	TDP порядка 14 Вт и менее
<hr/>	
<b>SU</b>	Мобильный процессор с ядром Пенгун-3М и TDP порядка 14 Вт и менее
<b>Q</b>	4-ядерный процессор Core 2 Quad
<b>QX</b>	4-ядерный процессор Core 2 Quad Extreme
<b>P</b>	2-ядерный мобильный процессор Core 2 Duo Mobile (ядро Пенгун/Пенгун-3М), TDP от 25 Вт
<b>S</b>	Малый форм-фактор мобильных ПК в корпусе 22x22 BGA
<b>SP</b>	2-ядерный мобильный процессор Core 2 Duo Mobile (ядро Пенгун), TDP от 25 Вт, компактный корпус FCBGA6
<b>SL</b>	2-ядерный низковольтный мобильный процессор Core 2 Duo Mobile (ядро Пенгун), TDP от 25 Вт, компактный корпус FCBGA6
<b>SU</b>	2-ядерный ультранизковольтный мобильный процессор Core 2 Duo Mobile (ядро Пенгун-3М), TDP 14 Вт и менее, компактный корпус FCBGA6

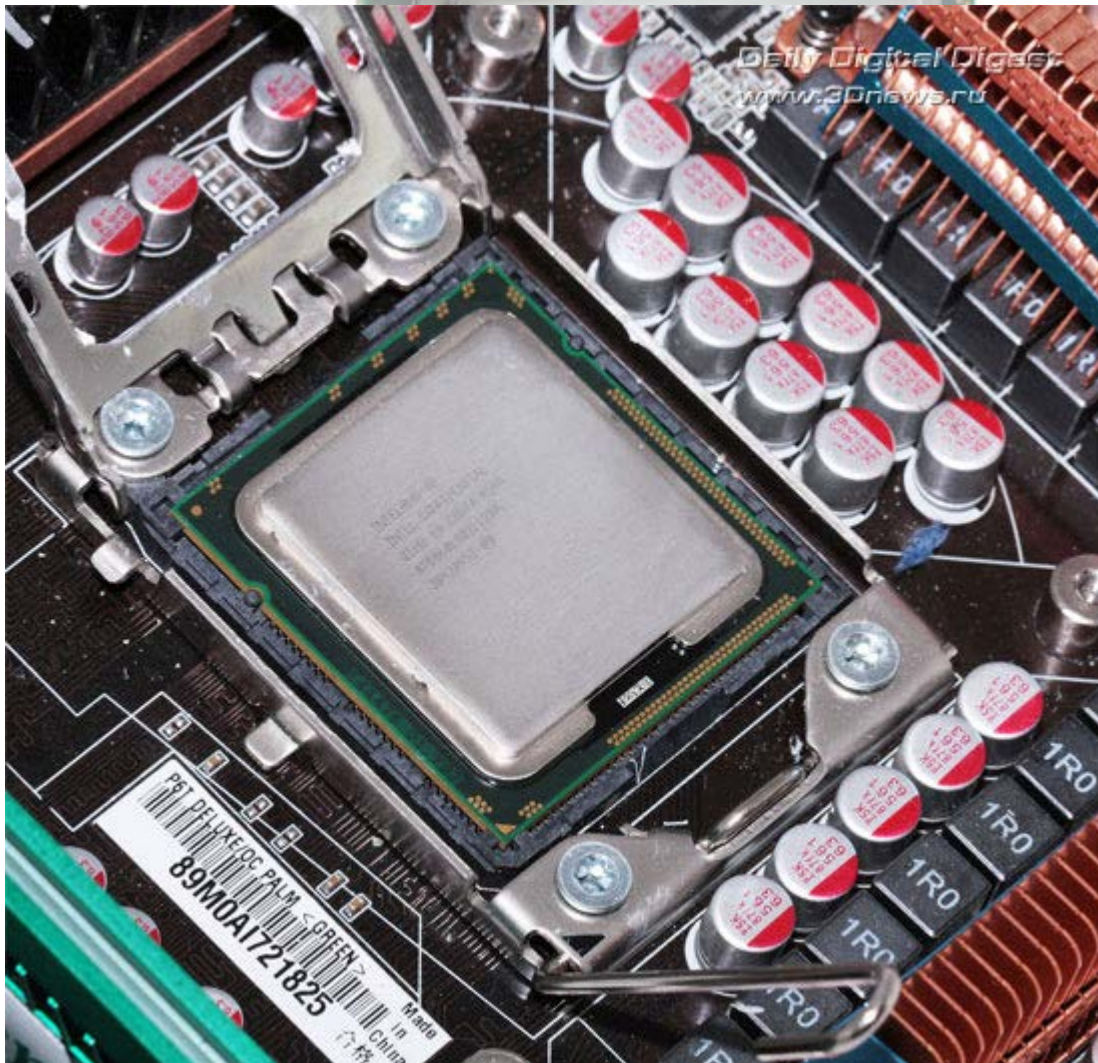
Словом, ничего сложного, что потребовало бы особых затрат времени на их изучение, в этих маркировках нет.

Теперь, когда мы разобрались со всеми нюансами маркировки, самое время приступить к последовательному описанию отдельных серий процессоров.

### ***Процессоры Intel Core i7 Extreme Edition, Core i7 и Core i5***

Наиболее производительные на сегодняшний день процессоры Intel Core i7 и Core i7 Extreme Edition производятся с соблюдением норм 45-нм техпроцесса.

Представленные первыми процессоры серии Core i7 на "серверном" ядре Bloomfield (i7 920, i7 940 и i7-950) и серии Core i7 Extreme на ядре Bloomfield XE (i7-965 Extreme и i7-975 Extreme) обладают TDP 130 Вт, поддерживают 3-канальную память DDR3 и используются с платами на чипсете Intel X58 под разъем Socket-B (LGA1366).



Среди технологий, поддерживаемых этими процессорами - MMX, SSE, SSE2, SSE3, SSSE3, SSE4.1, SSE4.2, Enhanced Intel SpeedStep Technology (EIST), Intel 64, XD-bit, Intel VT, Hyper-Threading, Turbo Boost, QPI, Smart Cache, HD Boost.

Процессоры Intel Core i7 и Core i7 Extreme Edition. TDP 130 Вт								
Модель	Множ.	Ядра / потоки	Шина QPI	Кэш L2	Кэш L3	Т	Т-х	Разъём
Core i7-975 Extreme Edition, 3,33 ГГц	24,5x	4 / 8	6,4 ГТ/с	256 Кб x 4	8Мб распр.	+	+	LGA1366
Core i7-965 Extreme Edition, 3,20 ГГц	24x							
Core i7-960, 3,2 ГГц	24x							
Core i7-950, 3,06 ГГц	22,5x							
Core i7-940, 2,93 ГГц	21,5x							
Intel Core i7-920, 2,66 ГГц	19,5x							

Новые 45-нм процессоры Core i7 и Core i5 с ядром Lynnfield (Core i7 860s, i7 860, i7 870; Core i5 750), представленные в начале сентября 2009, обладают меньшим TDP – 95 Вт, поддерживают 2-канальную память DDR3 и рассчитаны под процессорный разъём Socket-H (LGA1156). Все эти процессоры поддерживают технологии MMX, SSE, SSE2, SSE3, SSSE3, SSE4.1, SSE4.2, Enhanced Intel SpeedStep Technology (EIST), Intel 64, XD-bit, Intel VT, Turbo Boost, QPI, Smart Cache, HD Boost. Что касается технологии Hyper-Threading, её поддержка характерна только для процессоров семейства Core i7; чипы серии Core i5 лишены поддержки Hyper-Threading.



Процессоры Intel Core i7 и Core i5 с ядром Lynnfield. LGA 1156, TDP 95 Вт								
Модель	Множ.	Ядра / потоки	Шина QPI	Кэш L2	Кэш L3	Т	Т-х	Turbo Boost
Core i7-870, 2,93 ГГц	22x	4 / 8	2,5 ГТ/с	256 Кб x 4	8 Мб распр.			1 - 5
Core i7-860, 2,80 ГГц	21x	4 / 8						1 - 5
Core i5-750, 2,66 ГГц	20x	4 / 4						1 - 4

### **Intel Core 2 Extreme Dual и Quad для настольных ПК**

Большинство двух- и четырёхядерных процессоров семейства Intel Core 2 Extreme для настольных ПК - Dual и Quad, поставляются со снятой блокировкой множителя и лучшим образом подходят для конструирования высокопроизводительных систем с высоким разгонным потенциалом. Как правило, на рынок многоядерные процессоры Core 2 Extreme компания Intel выпускает раньше "не-экстремальных" решений на том же классе процессорных ядер; делается это как для обкатки новой технологии, так и для удовлетворения спроса самых нетерпеливых пользователей, вот почему эти процессоры относительно дороги.



2-ядерный процессор Intel Core 2 Extreme X6800 на базе ядра Conroe XE с 65-нм дизайном был представлен в числе первых чипов Core 2 ещё летом 2006 года. Процессор поставляется с разблокированным множителем, поддерживает технологии MMX, SSE, SSE2, SSE3, SSSE3, Enhanced Intel SpeedStep Technology (EIST), Intel 64, XD-bit, iAMT2, Intel VT.

Четырёхядерные процессоры Core 2 Extreme версий QX6700, QX6800 и QX6850, впервые представленные на протяжении 2006-2007 годов, выполнены на базе 65-нм процессорного ядра Kentsfield XE и также поставляются с разблокированным множителем. Особенность этих процессоров – реализация 4-ядерного дизайна на базе двух 2-ядерных кристаллов (Conroe XE), объединённых в единый чип. Все модели поддерживают технологии MMX, SSE, SSE2, SSE3, SSSE3, Enhanced Intel SpeedStep Technology, Intel 64, XD-bit, iAMT2, Intel VT.

Следующее поколение 4-ядерных "экстремальных" процессоров Core 2 Extreme – модели QX9650, QX9770 и QX9775, поставки которых стартовали с конца 2007 года и на протяжении 2008 года, выполнены уже на 45-нм процессорном ядре Yorkfield XE (хотя и по тому же принципу – два 2-ядерных чипа в одном корпусе) и поставляются с разблокированным множителем частоты. Все модели серии поддерживают технологии MMX, SSE, SSE2, SSE3, SSSE3, SSE4.1, EIST, Intel 64, XD-bit, iAMT2, Intel VT, TXT (Trusted Execution Technology), а модель Core 2 Extreme QX9775 к тому же обладает поддержкой I/O Acceleration Technology (Intel I/OAT).

Отдельно стоит подчеркнуть, что в отличие от большинства процессоров семейств Core 2, выполненных в конструктиве LGA775, модель Core 2 Extreme QX9775 выполнена в корпусе LGA771, который более известен у серверных 2-ядерных DP процессоров Xeon с ядрами Dempsey, Woodcrest и Wolfdale, а также 4-ядерных DP процессоров Xeon с ядром Clovertown и Harpertown. Имейте в виду.

Процессоры Intel Core 2 Extreme и Core 2 Extreme Quad для настольных ПК							
Модель	FSB	Кэш L2	Нормы	HT	VT-x	Max TDP	Socket
Core 2 Extreme Quad QX9775, 3,20 ГГц	1,6 ГГц	6 Мб распредел. x2	45 нм	-	+	150 Вт	LGA771
Core 2 Extreme Quad QX9770, 3,20 ГГц	1,6 ГГц	6 Мб распредел. x2	45 нм	-	+	136 Вт	LGA775
Core 2 Extreme Quad QX9650, 3,0 ГГц	1333 МГц	6 Мб распредел. x2	45 нм	-	+	130 Вт	LGA775
Core 2 Extreme Quad QX6850, 3,0 ГГц	1333 МГц	8 Мб распредел.	65 нм	-	+	130 Вт	LGA775



<b>Core 2 Extreme Quad QX6800, 2,93 ГГц</b>	1066 МГц	8 Мб распредел.	65 нм	-	+	130 Вт	LGA775
<b>Core 2 Extreme Quad QX6700, 2,66 ГГц</b>	1066 МГц	8 Мб распредел.	65 нм	-	+	130 Вт	LGA775
<b>Core 2 Extreme X6800, 2,93 ГГц</b>	1066 МГц	4 Мб распредел.	65 нм	-	+	75 Вт	LGA775

### **Процессоры Intel Core 2 Quad для настольных ПК**

Сегодня современные 4-ядерные процессоры Intel Core 2 Quad представлены исключительно моделями, выполненными с соблюдением норм 45-нм технологического процесса. Такие процессоры как Core 2 Quad Q9450, Q9550, Q9550S и Q9650, производство которых было начато на протяжении 2008 года, выполнены на базе 45-нм процессорного ядра Yorkfield (два 2-ядерных чипа в одном корпусе). Дополнительный суффикс S в названии чипа, как нетрудно заметить в таблице ниже, означает значительно меньший TDP при идентичных остальных характеристиках модели с тем же индексом.

Эти процессоры поддерживают технологии MMX, SSE, SSE2, SSE3, SSSE3, SSE4.1, EIST, Intel 64, XD-bit, iAMT2 и Intel VT.

Остальные современные процессоры Intel Core 2 Quad - такие как Core 2 Quad Q8200S, Q8200, Q8300, Q8400, Q8400S, Q9300, Q9400 и Q8200S, выполнены на 45-нм процессорном ядре Yorkfield-6M, что на практике означает меньший нежели у ядра Yorkfield объём кэша L2 – 2 x 3 Мб у серии Q9xxx и только 2 x 2 Мб у серии Q8xxx, а также несколько разный набор поддерживаемых функций. Так, все эти процессоры поддерживают MMX, SSE, SSE2, SSE3, SSSE3, SSE4.1, EIST, Intel 64, XD-bit и iAMT2, но только серия Q9xxx поддерживает Intel VT и TXT.

<b>Процессоры Intel Core 2 Quad для настольных ПК</b>							
<b>Модель</b>	<b>FSB</b>	<b>Кэш L2</b>	<b>Множ.</b>	<b>HT</b>	<b>VT-x</b>	<b>TDP</b>	<b>Socket</b>
<b>Core 2 Quad Q9650 3,00 ГГц</b>	1,33 ГГц	6 Мб распредел. x2	9x	+	+	95 Вт	LGA775
<b>Core 2 Quad Q9550s</b>	1,33 ГГц	6 Мб распредел. x2	8,5x	+	+	65 Вт	LGA775
<b>Core 2 Quad Q9550 2,83 ГГц</b>	1,33 ГГц	6 Мб распредел. x2	8,5x	+	+	95 Вт	LGA775
<b>Core 2 Quad Q9450 2,66 ГГц</b>	1,33 ГГц	6 Мб распредел. x2	8x	+	+	95 Вт	LGA775
<b>Core 2 Quad Q9400 2,66 ГГц</b>	1,33 ГГц	3 Мб распредел. x2	8x	+	+	95 Вт	LGA775
<b>Core 2 Quad Q9400s 2,66 ГГц</b>	1,33 ГГц	3 Мб распредел. x2	8x	+	+	65 Вт	LGA775
<b>Core 2 Quad Q9300 2,50 ГГц</b>	1,33 ГГц	3 Мб распредел. x2	7,5x	+	+	95 Вт	LGA775
<b>Core 2 Quad Q8300 2,50 ГГц</b>	1,33 ГГц	2 Мб распредел. x2	7,5x	+	+	95 Вт	LGA775
<b>Core 2 Quad Q8200s 2,33 ГГц</b>	1,33 ГГц	2 Мб распредел. x2	7x	+	+	65 Вт	LGA775
<b>Core 2 Quad Q8200 2,33 ГГц</b>	1,33 ГГц	2 Мб распредел. x2	7x	+	+	95 Вт	LGA775

### **Процессоры Intel Core 2 Duo для настольных ПК**

"Старшая" серия 2-ядерных процессоров Intel Core 2 Duo, в которую сейчас входят чипы E8190, E8200, E8300, E8400, E8500 и E8600, выполнена на 45-нм ядре Wolfdale – том самом, на котором выпускаются современные серверные 2-ядерные LGA 771 процессоры Xeon. Это означает наличие у всей серии E8XXX 6 Мб кэш-памяти L2 и поддержку 1333 МГц FSB. Все процессоры этого семейства также поддерживают технологии MMX, SSE, SSE2, SSE3, SSSE3, SSE4.1, EIST, Intel 64, XD-bit, iAMT2, Intel VT и TXT, за исключением модели E8190, которая не поддерживает Intel VT.

"Семитысячное" семейство Core 2 Duo, представленное нынче весьма доступными массовыми процессорами E7200, E7300, E7400, E7500 и E7600 выполнено на значительно более современном

45-нм ядре Wolfdale-3М ("облегченный" вариант Wolfdale с уполовиненным до 3 Мб кэшем L2), и поддерживает технологии MMX, SSE, SSE2, SSE3, SSSE3, SSE4.1, EIST, Intel 64, XD-bit и iAMT2, а ряд моделей, маркировка которых заканчивается буквами ML, также поддерживает Intel VT.

Всё ещё актуальны недорогие 65-нм процессоры Intel Core 2 семейства E6XXX – такие как Core 2 Duo E6300, E6320, E6400, E6420, E6540, E6550, E6600, E6700, E6750 и E6850. Большая часть этих процессоров (с 4 Мб кэшем L2) выполнена на 65-нм ядре Congroe, остальные – на выше упомянутом 65-нм ядре Allendale. Все процессоры поддерживают технологии MMX, SSE, SSE2, SSE3, SSSE3, EIST, Intel 64, XD-bit, iAMT2, Intel VT и TXT – за исключением модели E6540, которая не поддерживает Intel TXT.

В списке 2-ядерных процессоров Intel Core 2 пока ещё не до конца потеряли актуальность недорогие массовые чипы на 65-нм ядре Allendale, выпуск которых был налажен на протяжении 2007 года и в начале 2008 – такие как Core 2 Duo E4300, E4400, E4500, E4600 и E4700. Впрочем, деньки их уже сочтены, как и всех остальных 65-нм процессоров. Эти чипы поддерживают технологии MMX, SSE, SSE2, SSE3, SSSE3, Enhanced Intel SpeedStep Technology (EIST), Intel 64, XD bit (an NX bit implementation), iAMT2 (Intel Active Management).

Процессоры Intel Core 2 Duo для настольных ПК							
Модель	FSB	Кэш L2	Множ.	HT	VT-x	TDP	Socket
Core 2 Duo E8600 3,33 ГГц	1,33 ГГц	6 Мб распредел.	10x	+	+	65 Вт	LGA775
Core 2 Duo E8500 3,16 ГГц	1,33 ГГц	6 Мб распредел.	9,5x	+	+	65 Вт	LGA775
Core 2 Duo E8400 3 ГГц	1,33 ГГц	6 Мб распредел.	9x	+	+	65 Вт	LGA775
Core 2 Duo E8300 2,83 ГГц	1,33 ГГц	6 Мб распредел.	8,5x	+	+	65 Вт	LGA775
Core 2 Duo E8200 2,66 ГГц	1,33 ГГц	6 Мб распредел.	8x	+	+	65 Вт	LGA775
Core 2 Duo E8190 2,66 ГГц	1,33 ГГц	6 Мб распредел.	8x	+	+	65 Вт	LGA775
Core 2 Duo E7600 3,06 ГГц	1066 МГц	3 Мб распредел.	11,5x	+	+	65 Вт	LGA775
Core 2 Duo E7500 2,93 ГГц	1066 МГц	3 Мб распредел.	11x	+	+	65 Вт	LGA775
Core 2 Duo E7400 2,80 ГГц	1066 МГц	3 Мб распредел.	10,5x	+	+	65 Вт	LGA775
Core 2 Duo E7300 2,66 ГГц	1066 МГц	3 Мб распредел.	10x	+	+	65 Вт	LGA775
Core 2 Duo E7200 2,53 ГГц	1066 МГц	3 Мб распредел.	9,5x	+	+	65 Вт	LGA775
Core 2 Duo E6850 3 ГГц	1,33 ГГц	4 Мб распредел.	9x	+	+	65 Вт	LGA775
Core 2 Duo E6750 2,66 ГГц	1,33 ГГц	4 Мб распредел.	8x	+	+	65 Вт	LGA775
Core 2 Duo E6700 2,67 ГГц	1066 МГц	4 Мб распредел.	10x	+	+	65 Вт	LGA775
Core 2 Duo E6600 2,40 ГГц	1066 МГц	4 Мб распредел.	9x	+	+	65 Вт	LGA775
Core 2 Duo E6550 2,33 ГГц	1,33 ГГц	4 Мб распредел.	7x	+	+	65 Вт	LGA775
Core 2 Duo E6540 2,33 ГГц	1,33 ГГц	4 Мб распредел.	7x	+	+	65 Вт	LGA775
Core 2 Duo E6420 2,13 ГГц	1066 МГц	4 Мб распредел.	8x	+	+	65 Вт	LGA775
Core 2 Duo E6400 2,13 ГГц	1066 МГц	2 Мб распредел.	8x	+	+	65 Вт	LGA775
Core 2 Duo E6320 1,86 ГГц	1066 МГц	4 Мб распредел.	7x	+	+	65 Вт	LGA775
Core 2 Duo E6300 1,86 ГГц	1066 МГц	2 Мб распредел.	7x	+	+	65 Вт	LGA775
Core 2 Duo E4700 2,60 ГГц	800 МГц	2 Мб распредел.	13x	+	+	65 Вт	LGA775
Core 2 Duo E4600 2,40 ГГц	800 МГц	2 Мб распредел.	12x	+	+	65 Вт	LGA775
Core 2 Duo E4500 2,20 ГГц	800 МГц	2 Мб распредел.	11x	+	+	65 Вт	LGA775
Core 2 Duo E4400	800 МГц	2 Мб распредел.	10x	+	+	65 Вт	LGA775
Core 2 Duo E4300 2,00 ГГц	800 МГц	2 Мб распредел.	9x	+	+	65 Вт	LGA775

### **Процессоры Intel Pentium для настольных ПК**

Все выпускаемые сегодня процессоры семейства Intel Pentium имеют 2-ядерный дизайн, поэтому полное товарное имя серии выглядит как Intel Pentium Dual-Core. С той лишь разницей что серии моделей E6XXX, E5XXX и процессор E2210 производится с соблюдением норм современного 45-нм технологического процесса, а все остальные процессоры семейства E22XX выполнены с применением 65-нм дизайна.

Все 45-нм модели выполнены на ядре Wolfdale-3М, которое также используется для производства ряда моделей серий E7000 и E8000, с той лишь разницей, что часть 3 Мб кэша ядра Wolfdale-3М в процессорах Intel Pentium заблокирована, и в итоге у этих процессоров получается 2 Мб кэша L2. Все эти процессоры поддерживают технологии MMX, SSE, SSE2, SSE3, SSSE3, EIST, Intel 64, XD-bit, однако технология виртуализации - Intel VT, имеется только у тех чипов, маркировка которых заканчивается суффиксом ML. Совсем недавно вместе с чипом Pentium E6500 компания Intel представила интересный вариант этого флагманского процессора серии - Pentium E6500K, где суффикс K означает разблокированный множитель.

В серии E22XX особняком стоит процессор E2210, который больше похож по характеристикам на модели пятитысячной и шеститысячной серии. Объясняется это тем, что этот процессор также выполнен на 45-нм ядре Wolfdale-3М, но в отличие от моделей старших серий, у него из 3 Мб кэша L2 заблокировано 2 Мб, так что в итоге получается 1 Мб.

Все остальные процессоры серии E22XX выполнены на 65-нм ядрах Allendale (степпинги L2 и Mo) и Conroe (степпинг Go) с объёмом кэш-памяти L2, урезанной до 1 Мб. Все эти процессоры роднит поддержка технологий MMX, SSE, SSE2, SSE3, SSSE3, EIST, Intel 64 и XD-bit, а также весьма умеренная цена, присущая, впрочем, всем современным процессорам семейства Intel Pentium для настольных ПК.

Процессоры Intel Pentium для настольных ПК								
Модель	FSB	Кэш L2	Множ.	Нормы	VT-x	HT	TDP	Socket
<b>Pentium E6500 2,93 ГГц</b>	1066 МГц	2 Мб распред.	11x	45 нм	+	-	65 Вт	LGA775
<b>Pentium E6500K 2,93 ГГц</b>	1066 МГц	2 Мб распред.	10,5x	45 нм	+	-	65 Вт	LGA775
<b>Pentium E6300 2,8 ГГц</b>	1066 МГц	2 Мб распред.	11x	45 нм	+	-	65 Вт	LGA775
<b>Pentium E5400 2,70 ГГц</b>	800 МГц	2 Мб распред.	13,5x	45 нм	+	-	65 Вт	LGA775
<b>Pentium E5300 2,60 ГГц</b>	800 МГц	2 Мб распред.	13x	45 нм	+	-	65 Вт	LGA775
<b>Pentium E5200 2,50 ГГц</b>	800 МГц	2 Мб распред.	12x	45 нм	-	-	65 Вт	LGA775
<b>Pentium E2220 2,40 ГГц</b>	800 МГц	1 Мб распред.	12x	65 нм	-	-	65 Вт	LGA775
<b>Pentium E2210 2,20 ГГц</b>	800 МГц	1 Мб распред.	11x	45 нм	-	-	65 Вт	LGA775
<b>Pentium E2200 2,20 ГГц</b>	800 МГц	1 Мб распред.	11x	65 нм	-	-	65 Вт	LGA775
<b>Pentium E2180 2 ГГц</b>	800 МГц	1 Мб распред.	10x	65 нм	-	-	65 Вт	LGA775
<b>Pentium E2160 1,80 ГГц</b>	800 МГц	1 Мб распред.	9x	65 нм	-	-	65 Вт	LGA775
<b>Pentium E2140 1,60 ГГц</b>	800 МГц	1 Мб распред.	8x	65 нм	-	-	65 Вт	LGA775

### **Процессоры Intel Celeron для настольных ПК**

В настоящее время на рынке присутствует превеликое множество различных вариантов процессоров для настольных ПК под общим брендом Intel Celeron. Под этой торговой маркой можно встретить 2-ядерные процессоры серии Celeron E1XXX, версии с разными техпроцессами – 65 нм, 90 нм, 130 нм, 180 нм; TDP в пределах от 15,8 Вт до 68,4 Вт; варианты под самые разные разъёмы – Socket 370, Socket 478, LGA775, а также варианты под запайку в плату. Словом, до сих пор актуально многое, что компания Intel начала производить с 1999 года и производит по сей день.

Такая популярность даже относительно "старых" моделей процессоров Celeron объясняется достаточно просто: в настоящее время имеется превеликое количество приложений, где высокая производительность совершенно не востребована, но интересна максимально низкая цена и экономичность. И дело даже не в каких-либо особых промышленных приложениях. Взять хотя бы элементарный пример с домашним выделенным сервером - хранилищем файлов: для этих целей

совершенно необязательно тратиться на специализированное решение, порой вполне достаточно приобрести процессор, корпус, материнскую плату и другие компоненты, которые с точки зрения "мэйнстрима" давно устарели, но в то же время обойдутся, как говорится, "в копейки".

Подобным примерам несть числа, вот почему так популярны массовые процессоры Celeron. В то же время среди них есть достаточно привлекательные решения, чтобы обеспечить достойный уровень производительности "тонкого клиента", офисного ПК или недорогого домашнего ПК для печати, интернет-сёрфинга и просмотра фильмов.

Наиболее производительные на сегодняшний день процессоры семейства Intel Celeron входят в серию 2-ядерных чипов Celeron E1XXX. Все они выполнены на 65-нм процессорном ядре Allendale, и, следовательно, микроархитектуре Intel Core. Все они обладают 512 Кб кэша L2, поддерживают технологии MMX, SSE, SSE2, SSE3, SSSE3, EIST, Intel 64, XD-bit.

Двухъядерные процессоры Intel Celeron для настольных ПК								
Модель	FSB	Кэш L2	Множ.	Нормы	VT-x	HT	TDP	Socket
Celeron E1500 2,2 ГГц	800 МГц	512КБ	65 нм	65 нм	+	+	+	LGA775
Celeron E1400 2 ГГц	800 МГц	512КБ	65 нм	65 нм	+	+	+	LGA775
Celeron E1200	800 МГц	512КБ	65 нм	65 нм	+	+	+	LGA775
Celeron 440 2 ГГц	800 МГц	512КБ	65 нм	65 нм	+	+	+	LGA775
Celeron 430 1,80 ГГц	800 МГц	512КБ	65 нм	65 нм	+	+	+	LGA775
Celeron 420 1,60 ГГц	800 МГц	512КБ	65 нм	65 нм	+	+	+	LGA775
Celeron Dual-Core E1400 2 ГГц	800 МГц	512КБ	65 нм	65 нм	+	+	+	-
Celeron Dual-Core E1200 1,60 ГГц	800 МГц	512КБ	65 нм	65 нм	+	+	+	-

Одноядерные современные процессоры Intel Celeron на микроархитектуре Core представлены сериями 4XX и 2XX на 65-нм ядре Conroe-L с 512 Кб объёмом кэш-памяти L2. Все эти процессоры поддерживают инструкции MMX, SSE, SSE2, SSE3, SSSE3, Intel 64 и XD-bit.

Процессоры Intel Celeron для настольных ПК								
Модель	FSB	Кэш L2	Множ.	Нормы	VT-x	HT	TDP	Socket
Celeron 450 2,2 ГГц	800 МГц	512КБ	11x	65 нм	+	+	35 Вт	LGA775
Celeron 440 2,0 ГГц	800 МГц	512КБ	10x	65 нм	+	+	35 Вт	LGA775
Celeron 430 1,80 ГГц	800 МГц	512КБ	9x	65 нм	+	+	35 Вт	LGA775
Celeron 420 1,60 ГГц	800 МГц	512КБ	8x	65 нм	+	+	35 Вт	LGA775
Celeron 220 1,20 ГГц	533 МГц	512КБ	9x	65 нм	+	+	19 Вт	Socket 478

Процессоры серии Intel Celeron D с тактовыми частотами до 3,60 ГГц (Celeron D 365) обладают возможностями, типичными для большинства процессоров на 90-нм ядре Prescott или 65-нм ядре Cedar Mill-512: микроархитектура NetBurst, 512 Кб или 256 Кб кэша L2, низкая частота FSB - 533 МГц. Объём кэша L2 у "старых" 90 нм моделей серии - 256 Кб, у выпускаемых с нормами 65 нм - 512 Кб.

Процессоры серии Intel Celeron D выпускаются в двух вариантах дизайна корпуса, LGA775 и mPGA478. Вся линейка Celeron D поддерживает инструкции MMX, SSE, SSE2, SSE3, SSSE3, ряд моделей поддерживает технологию EM64T.

Процессоры Intel Celeron D для настольных ПК									
CPU	Множ.	FSB	L2	Нормы	VT	HT	64-бит	XD	Socket

<b>Celeron D 365 3,60 ГГц</b>	27x	533 МГц	512 Кб	65 нм	-	-	+	+	LGA775
<b>Celeron D 360 3,46 ГГц</b>	26x	533 МГц	512 Кб	65 нм	-	-	+	+	LGA775
<b>Celeron D 356 3,33 ГГц</b>	25x	533 МГц	512 Кб	65 нм	-	-	+	+	LGA775
<b>Celeron D 355 3,33 ГГц</b>	25x	533 МГц	256 Кб	90 нм	-	-	+	+	LGA775
<b>Celeron D 352 3,20 ГГц</b>	24x	533 МГц	512 Кб	65 нм	-	-	+	+	LGA775
<b>Celeron D 351 3,20 ГГц</b>	24x	533 МГц	256 Кб	90 нм	-	-	+	+	LGA775
<b>Celeron D 350 3,20 ГГц</b>	24x	533 МГц	256 Кб	90 нм	-	-	-	-	Socket 478
<b>Celeron D 347 3,06 ГГц</b>	23x	533 МГц	256 Кб	65 нм	-	-	+	+	LGA775
<b>Celeron D 346 3,06 ГГц</b>	23x	533 МГц	256 Кб	90 нм	-	-	+	+	LGA775
<b>Celeron D 345J 3,06 ГГц</b>	23x	533 МГц	256 Кб	90 нм	-	-	-	+	LGA775
<b>Celeron D 345 3,06 ГГц</b>	23x	533 МГц	256 Кб	90 нм	-	-	-	-	Socket 478
<b>Celeron D 341 2,93 ГГц</b>	22x	533 МГц	256 Кб	90 нм	-	-	+	+	LGA775
<b>Celeron D 340J 2,93 ГГц</b>	22x	533 МГц	256 Кб	90 нм	-	-	-	+	LGA775
<b>Celeron D 340 2,93 ГГц</b>	22x	533 МГц	256 Кб	90 нм	-	-	-	-	Socket 478
<b>Celeron D 336 2,80 ГГц</b>	21x	533 МГц	256 Кб	90 нм	-	-	+	+	LGA775
<b>Celeron D 335J 2,80 ГГц</b>	21x	533 МГц	256 Кб	90 нм	-	-	-	+	LGA775
<b>Celeron D 335 2,80 ГГц</b>	21x	533 МГц	256 Кб	90 нм	-	-	-	-	Socket 478
<b>Celeron D 331 2,66 ГГц</b>	20x	533 МГц	256 Кб	90 нм	-	-	+	+	LGA775
<b>Celeron D 330J 2,66 ГГц</b>	20x	533 МГц	256 Кб	90 нм	-	-	-	+	LGA775
<b>Celeron D 330 2,66 ГГц</b>	20x	533 МГц	256 Кб	90 нм	-	-	-	-	Socket 478
<b>Celeron D 326 2,53 ГГц</b>	19x	533 МГц	256 Кб	90 нм	-	-	+	+	LGA775
<b>Celeron D 325J 2,53 ГГц</b>	19x	533 МГц	256 Кб	90 нм	-	-	-	+	LGA775
<b>Celeron D 325 2,53 ГГц</b>	19x	533 МГц	256 Кб	90 нм	-	-	-	-	Socket 478
<b>Celeron D 320 2,40 ГГц</b>	18x	533 МГц	256 Кб	90 нм	-	-	-	-	Socket 478
<b>Celeron D 315 2,26 ГГц</b>	17x	533 МГц	256 Кб	90 нм	-	-	-	-	Socket 478
<b>Celeron D 310 2,13 ГГц</b>	16x	533 МГц	256 Кб	90 нм	-	-	-	-	Socket 478

## **Задание для выполнения**

1. Изучить теоретические материалы по теме.
2. Ответить на контрольные вопросы.

## **Контрольные вопросы**

1. Используя материалы сети Интернет, привести несколько примеров моделей процессоров для процессорных разъемов Socket-B и Socket-H.
2. Перечислить процессорные ядра микроархитектуры NetBurst.
3. Используя материалы сети Интернет, определить модели процессоров Celeron, построенных на основе микроархитектуры NetBurst.
4. Перечислить процессорные ядра микроархитектуры Intel Core (не путать с Nehalem).
5. Используя материалы сети Интернет, привести несколько примеров моделей процессоров, построенных на основе микроархитектуры Intel Core.
6. Перечислить процессорные ядра микроархитектуры Nehalem.
7. Используя материалы сети Интернет, привести несколько примеров моделей процессоров, построенных на основе микроархитектуры Nehalem.
8. Назовите Ключевые отличия микроархитектуры Nehalem от микроархитектуры Intel Core.
9. На отвод какой тепловой мощности должна быть рассчитана система охлаждения процессора Core i7-950, 3,06 ГГц?
10. Определить модель процессора на своем рабочем месте, его микроархитектуру, ядро, частоту и пропускную способность FSB.

## **Оформление отчета**

Оформление отчета производится по правилам оформления курсовых проектов:

- использование программ Microsoft Word или Open Office;
- поля для последующей вставки рамки с основной надписью: слева 3 см, снизу 3 см, справа 1,5 см, сверху 1,5 см;
- шрифт Arial, размер 12 пунктов, курсив;
- абзацный отступ (красная строка) 1 см;
- межстрочный интервал - множитель 1,2;
- рисунки в тексте (не перед текстом) без обтекания с выравниванием по центру, подрисуночная надпись шрифтом Arial размером 10 пунктов.

## **Содержание отчета**

1. Ответы на контрольные вопросы.

**Примечание:** При изучении предложенного материала не забывайте, что актуальная дата для него - 2009-2010 год.

## 6.6 Чипсет Intel X58 под процессоры микроархитектуры Nehalem

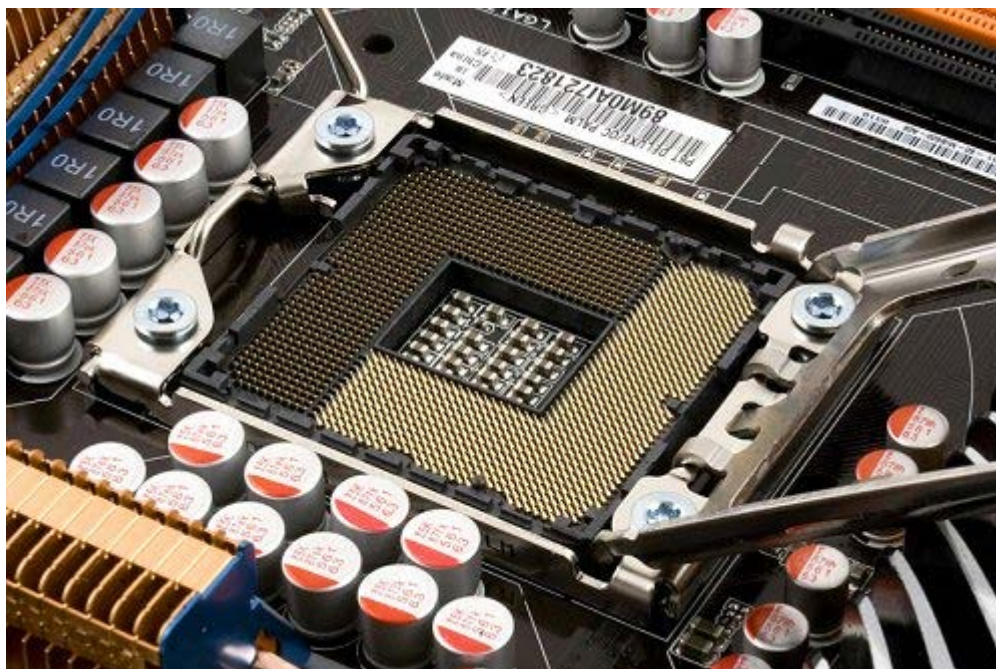
В ноябре 2008 года компания Intel анонсировала новую процессорную микроархитектуру, новое семейство процессоров с этой микроархитектурой и новый сокет для этих процессоров. О подробностях всего перечисленного вы сможете прочитать в нашем специальном обзоре, посвященном выходу Nehalem. Здесь же упомянем кратко, что пока анонсированы лишь старшие процессоры на базе Nehalem, имеющие 4 физических ядра с технологией SMT (Simultaneous Multi-Threading — это хорошо известная нам технология Hyper-Threading, присутствовавшая у процессоров Pentium 4), что обеспечивает 8 виртуальных ядер. Такое ядро, производимое по 45-нанометровому техпроцессу, носит название Bloomfield. Помимо естественной перестройки процессорной микроархитектуры (изменения в иерархии кэш-памяти, SMT, новые процессорные инструкции и пр.), анонсированные модели отличает также интегрированный контроллер памяти — теперь он переехал из чипсета поближе к основному потребителю. В вышедшем ранее прочих ядре Bloomfield контроллер памяти трехканальный, рассчитанный на DDR3-1066, а ожидаемые во второй половине 2009 года младшие ядра на базе Nehalem — Havendale (с интегрированным графическим ядром начального уровня) и Lynnfield — будут иметь двухканальный контроллер, привычный для сегодняшних чипсетов.



Также Havendale и Lynnfield будут связываться с чипсетом по шине DMI (которой в сегодняшних решениях соединены мосты чипсетов Intel), а вот Bloomfield использует для этой цели новую шину QPI, разработанную Intel для связи процессоров (сокетов) между собой — функционально это приблизительно аналог шины HyperTransport, широко применяемой в решениях AMD. Для установки на плату новые процессоры, анонсированные под торговыми марками Core i7 и Core i7 Extreme Edition, требуют, разумеется, нового сокета — Socket 1366 (вместо нынешнего Socket 775). Вполне ожидаемо, большая часть новых контактов в соquete нужна для обеспечения связи процессора с модулями памяти; также значительно увеличили свое представительство контакты питания/земли и некие зарезервированные контакты (вероятно, отвечающие за второй канал QPI, нужный серверным моделям на базе Nehalem).



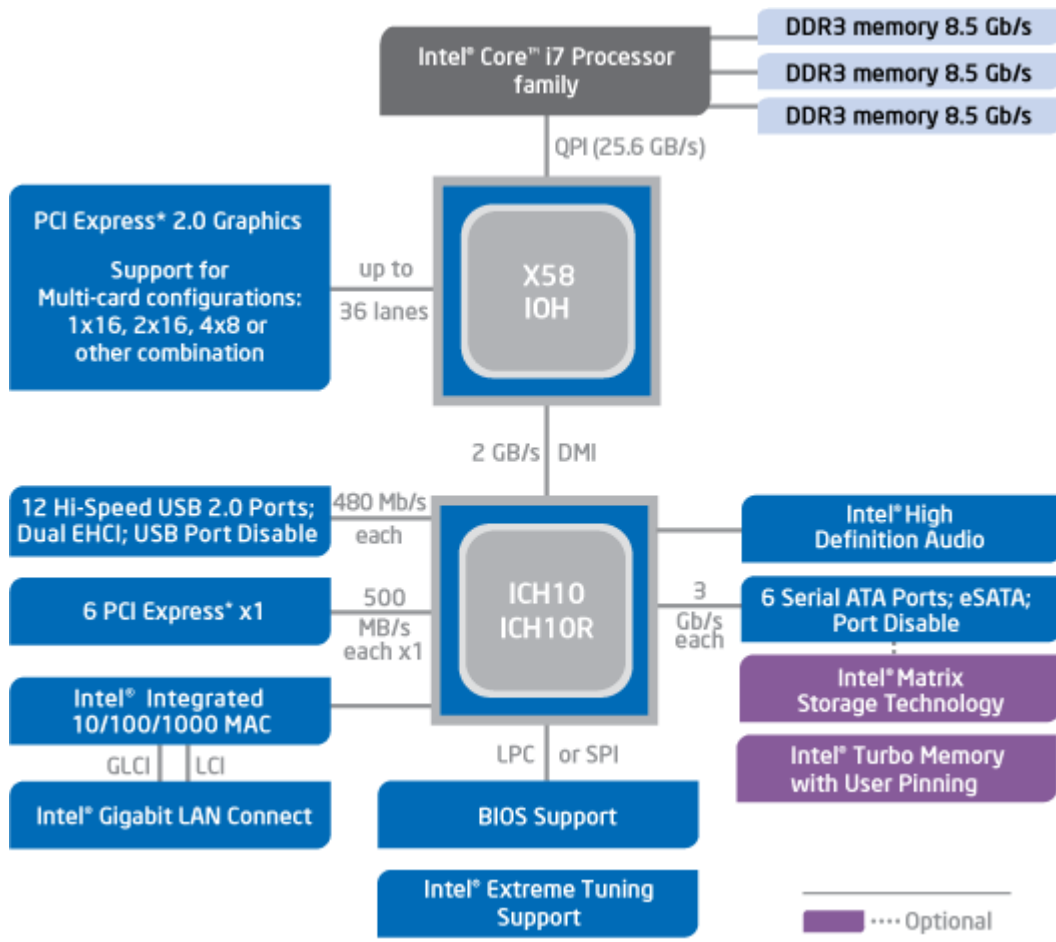
Естественно, что для поддержки всех новых процессоров потребуются новые чипсеты (так как прежние соединялись с процессором по шине FSB). В данной статье мы рассмотрим топовый X58 Express, начинающий линейку чипсетов Intel 5x и предназначенный в пару к процессорам на топовом ядре Bloomfield. Поскольку свежесвыпущенных моделей Core i7 и Core i7 Extreme Edition не так много, а новый сокет недолго будет оставаться единственным новым, такое решение вполне логично: производители всего сейчас получили возможность как следует заработать на энтузиастах. Ну а к моменту прихода Nehalem в массовый сегмент рынка Intel выпустит и более демократичные по цене и возможностям чипсеты, платы на которых будут использовать новый сокет (ведь у тех процессоров будет двухканальный контроллер памяти и другая шина для связи с чипсетом) — Socket 1156.



### **Intel X58 Express**

Северный мост чипсета теперь уже не получается называть MCH (**Memory Controller Hub**), Intel пришлось использовать аббревиатуру IOH (**Input/Output Hub**), хотя, честно говоря, название южных мостов компании (ICH) означает то же самое — I/O Controller Hub. Ну, как бы то ни было, продолжим для однозначности называть этот блок чипсета северным мостом и взглянем на его ключевые характеристики (которых осталось так мало!):





- поддержка новых процессоров (представленных на момент анонса статьи семействами Core i7 и Core i7 Extreme Edition), основанных на микроархитектуре Nehalem, при подключении к этим процессорам по шине QPI;
- 2 графических интерфейса PCI Express 2.0 x16, с возможностью разбить каждый на два графических интерфейса с половинной скоростью или даже на четыре с четвертной скоростью;
- дополнительный интерфейс PCI Express 2.0 x4, с возможностью разбить его на два интерфейса с половинной скоростью;
- шина DMI (с пропускной способностью ~2 ГБ/с) до южного моста ICH10/R.

Заметим, что вполне традиционно вышедший первым топовый чипсет новой линейки использует старый южный мост, а новый появится лишь в момент выхода чипсетов среднего уровня. Впрочем, на текущий момент объективно отсутствуют потребности в новых периферийных интерфейсах (разве что USB 3.0 уже появился хотя бы на горизонте), так что недостатком применение ICH10/R даже для топового чипсета никак не является. Также напомним функциональность применяемых южных мостов:

- до 6 портов PCIe x1 (PCI-E 1.1);
- до 4 слотов PCI;
- 6 портов Serial ATA II на 6 устройств SATA300 (SATA-II, второе поколение стандарта), с поддержкой режима AHCI и функций вроде NCQ (у ICH10 работоспособность этого режима гарантирована только под Windows Vista), с возможностью индивидуального отключения, с поддержкой eSATA и разветвителей портов;
- возможность организации RAID-массива (только для ICH10R) уровней 0, 1, 0+1 (10) и 5 с функцией Matrix RAID (один набор дисков может использоваться сразу в нескольких режимах RAID — например, на двух дисках можно организовать RAID 0 и RAID 1, под каждый массив будет выделена своя часть диска);

- 12 устройств USB 2.0 (на двух хост-контроллерах EHCI) с возможностью индивидуального отключения;
- MAC-контроллер Gigabit Ethernet и специальный интерфейс (LCI/GLCI) для подключения PHY-контроллера (i82567 для реализации Gigabit Ethernet, i82562 для реализации Fast Ethernet);
- поддержка Intel Turbo Memory (только для ICH10R);
- High Definition Audio (7.1);
- обвязка для низкоскоростной и устаревшей периферии, прочее.

Теперь поговорим об изменениях и новых технологиях в чипсете.

В отношении процессорной поддержки все очень просто: чипсет имеет порт QPI, и любые процессоры, использующие эту шину (нынешнее ядро Bloomfield), в платах на базе Intel X58 заработают. Правда, максимальная пропускная способность порта QPI может отличаться: 4,8 или 6,4 GT/s (миллиардов пересылок в секунду), что соответствует 9,6 или 12,8 ГБ/с в каждом из двух направлений одновременно. Разница в пропускной способности определяется типом использованного процессора (больше — для Core i7 Extreme Edition), причем большая пропускная способность обеспечивается не за счет повышенной базовой частоты (как это было в прежней Quad-Pumped Bus FSB), а за счет увеличения множителя относительно базовой BCLK (133 МГц).

Графический интерфейс X58 обеспечивает в максимальной на сегодня конфигурации: 2 независимых порта PCI Express 2.0 x16. Правда, максимальная — не значит уникальная: точно такими же возможностями обладали X38 и X48, а также старшие чипсеты NVIDIA — но, конечно, под Nehalem это первый чипсет с такими характеристиками. Причем для Bloomfield это не только первый, но и, скорее всего, единственный чипсет вообще: Intel младшие продукты в линейке 5x выпустит только для поддержки Havendale и Lynnfield. NVIDIA также отказалась от идеи разрабатывать чипсет под Bloomfield (хотя вроде бы и имеет лицензию на шину QPI, так что технически в состоянии это сделать), но обещает выпустить новую линейку под младшие процессоры микроархитектуры Nehalem.

Важным следствием этого отказа NVIDIA стала долгожданная для многих новость: впервые чипсет сторонней компании получил лицензию на поддержку SLI. Правда, это разрешение обставлено рядом условий: лицензию придется получать конкретному производителю на конкретную модель материнской платы, для чего предусмотрена специальная сложная процедура с внедрением идентификационной информации в BIOS. Альтернативным решением, которое рекомендует NVIDIA, является установка на плату моста (или даже двух мостов) nForce200 (от самой NVIDIA). Впрочем, учитывая и без того очень высокую стоимость материнских плат под Socket 1366, количество решений с nForce200 ожидается экстремально низким. Далее, поскольку никуда не делась и поддержка чипсетами Intel конфигурации CrossFireX, Intel X58 становится абсолютно уникальным чипсетом — первым в мире с официальной одновременной поддержкой SLI и CrossFireX!

А теперь немного отстранимся от приведенных спецификаций и взглянем на картину в целом. По сути, северный мост чипсета X58 — это один большой контроллер PCI Express [2.0] для подключения внешней графики. Да, он еще занимается арбитражем данных от/для периферийных контроллеров южного моста (но является при этом только лишним звеном в цепочке), а также, просто «чтобы место не пропадало», имеет лишние 4 линии PCI-E 2.0 для подключения периферии. Логичным казалось бы передать функцию обеспечения графического интерфейса одному из других блоков логики, а связку процессор+чипсет сократить до двух элементов. (Напомним, что наборы системной логики, состоящие из одной микросхемы, регулярно демонстрировала в прошлом NVIDIA.)

Почему такое решение не реализовано? Ну, во-первых, этот путь вовсе не обязателен: нынешние прекрасно себя чувствующие на рынке чипсеты AMD используют двухмостовую схему именно с таким распределением функциональности, когда северный мост нужен только в качестве контроллера графической шины. Во-вторых, помимо необходимости переделывать рабочий южный мост ICH10 для поддержки большого количества линий PCI Express 2.0, вспомним

еще и про тепловыделение: мосты, отвечающие за два порта PCIEx16, сами по себе достаточно горячие, чтобы их интеграция создавала ряд проблем.

Текущее же решение Intel выглядит так: X58, в качестве топового чипсета, поддерживающего 36 линий PCI-E 2.0, будет двухчиповым, с традиционной архитектурой, но для платформ среднего уровня, которые станут доступны во второй половине 2009 года, будет выпущен одночиповый P55 (и его младшие собратья). При этом контроллер PCI-E 2.0 (правда, лишь на 16 линий, как, в общем, и положено по статусу платформе среднего уровня) будет интегрироваться не в бывший южный мост, а в тогдашние процессоры (с новым сокетом). Процессоры эти зато будут избавлены от необходимости содержать горячую производительную шину QPI — сейчас она нужна для обмена данными с видеоускорителями, ведь пропускная способность одного порта PCIEx16 (2.0) составляет 16 ГБ/с, что ненамного меньше, чем у QPI при работе с процессорами Core i7, ну а для одновременной полной загрузки обоих графических портов не хватит и пропускной способности QPI при работе с Core i7 Extreme Edition. (Другое дело, что на текущий момент вообще не существует решений, обеспечивающих полную загрузку двух портов PCIEx16 (2.0), но этого и не требуется, так как такая гигантская пропускная способность не востребована видеокартами.)

Поскольку последующие чипсеты Intel (по крайней мере, среднего уровня) будут представлять собой слегка модифицированный нынешний южный мост (и вполне заслуживали бы названия ICH11 вместо P5x), то связь с ними процессор будет поддерживать по прекрасно знакомой нам шине DMI, так что вполне корректно будет сказать, что северный мост чипсета целиком переехал в процессор.

Тепловыделение X58, разумеется, уменьшилось в сравнении с предыдущими топовыми чипсетами Intel, за счет удаления контроллера памяти, но в целом не так уж сильно (опять-таки, не будем забывать про QPI). Данные о последних чипсетах Intel мы свели в единую табличку, хотя однозначной картины они не создают: на тепловыделение дополнительно влияет техпроцесс производства микросхем, который, начиная с P45, изменился на 65-нанометровый.

Чипсет (северный мост)	X58 IOH	X48 MCH	X38 MCH	P45 MCH
Процессорная шина, пропускная способность	QPI, 25,6 ГБ/с	FSB, 12,8 ГБ/с	FSB, 10,7 ГБ/с	FSB, 10,7 ГБ/с
Контроллер памяти, максимальный режим	—	2×DDR3-1600	2×DDR3-1333	2×DDR3-1333
Контроллер PCI Express 2.0	2×PCIEx16 + PCIEx4	2×PCIEx16	2×PCIEx16	PCIEx16
Тепловыделение максимальное расчетное (TDP), Вт	24,1	30,5	26,5	22
Тепловыделение в простое (Idle), Вт	8,5	15,1	12,3	9

Однако, по большому счету, самое важное следствие для нас состоит в том, что никаких особых требований к охлаждению X58 нет, греется этот чипсет на уровне среднего P45, хотя нет сомнений, что производители материнских плат постараются превзойти себя в конструировании громоздких и помпезных систем охлаждения на своих топовых платах.

## **Заключение**

Нельзя сказать, что Intel X58 привносит какие-то полезные новшества, из-за которых мы рекомендуем к покупке платы на базе этого чипсета. В то же время, разумеется, такие платы неизбежно будут покупаться, ибо альтернативы для систем под Socket 1366 просто не

существует. Таким образом, если вы горите желанием собрать компьютер на топовом процессоре с микроархитектурой Nehalem (нынешнее ядро Bloomfield), выбор очевиден, а по прочтении этой статьи вы еще и представляете себе, какие базовые возможности будет иметь купленная плата. Мы не можем озвучить сколько-нибудь серьезных претензий к X58: это очень достойный чипсет топового уровня, обладающий уникальной особенностью — одновременной официальной поддержкой SLI и CrossFireX. Единственным недостатком систем с сокетом Socket 1366 будет неадекватно высокая цена (даже несмотря на довольно демократичную стоимость младших процессоров Core i7), но это атрибут топовых конфигураций. Напомним, что массовые системы на базе Nehalem мы увидим лишь во второй половине 2009 года.

### **Задание для выполнения**

1. Изучить теоретические материалы по теме.
2. Ответить на контрольные вопросы.

### **Контрольные вопросы**

1. Используя ресурсы сети Интернет, приведите примеры материнских (системных) плат на чипсетах X58, H55, H57.
2. Приведите таблицы характеристик выбранных материнских плат.
3. Перечислите отличия выбранных материнских плат от параметров предыдущего чипсета P-45 (поддержка процессоров, параметры шин, параметры и количество интерфейсов и т.д.).
4. Перечислите отличия выбранных материнских плат от базовых моделей чипсетов (параметры шин, параметры и количество интерфейсов и т.д.).

### **Оформление отчета**

Оформление отчета производится по правилам оформления курсовых проектов:

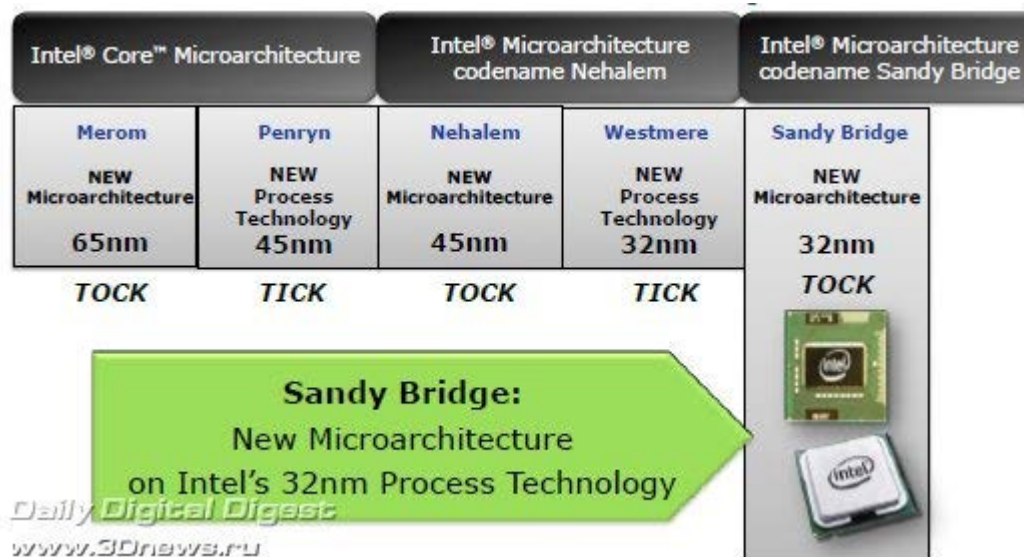
- использование программ Microsoft Word или Open Office;
- поля для последующей вставки рамки с основной надписью: слева 3 см, снизу 3 см, справа 1,5 см, сверху 1,5 см;
- шрифт Arial, размер 12 пунктов, курсив;
- абзацный отступ (красная строка) 1 см;
- межстрочный интервал - множитель 1,2;
- рисунки в тексте (не перед текстом) без обтекания с выравниванием по центру, подписочная надпись шрифтом Arial размером 10 пунктов.

### **Содержание отчета**

2. Ответы на контрольные вопросы.

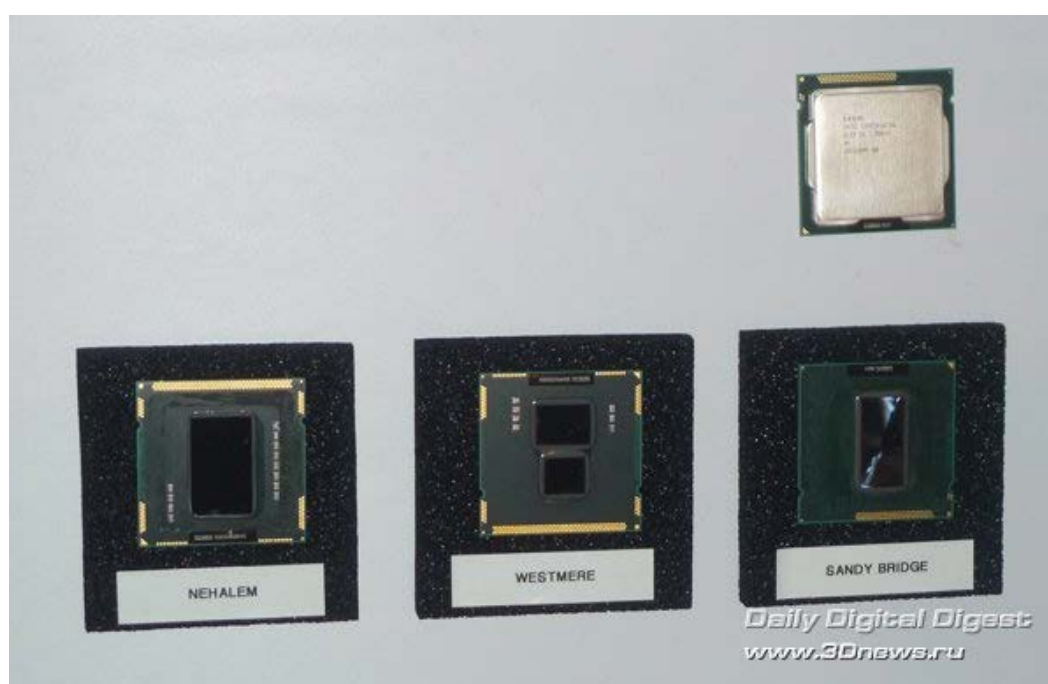
## 7 Микрoarхитектура Intel Sandy Bridge

**Анонс:** Процессоры Intel Core II: структура микрoarхитектуры Sandy Bridge и особенности её элементов: кольцевой шины, кеш-памяти L3, системного агента, контроллера памяти DDR3 и модуля PSU.



С появлением Sandy Bridge окончательно можно говорить о конце 15-летней эпохи микрoarхитектуры P6 (Pentium Pro) и о появлении нового поколения микрoarхитектуры Intel.

Чип Sandy Bridge – это четырёхъядерный 64-битный процессор с изменяемой (out-of-order) последовательностью исполнения команд, поддержкой двух потоков данных на ядро (HT), исполнением четырёх команд за такт; с интегрированным графическим ядром и интегрированным контроллером памяти DDR3; с новой кольцевой шиной, поддержкой 3- и 4-операндных (128/256-битных) векторных команд расширенного набора AVX (Advanced Vector Extensions); производство которого налажено на линиях с соблюдением норм современного 32-нм технологического процесса Intel. Так, вкратце, одним предложением можно попробовать охарактеризовать новое поколение процессоров Intel Core II для мобильных и настольных систем.



Процессоры Intel Core II на базе микроархитектуры Sandy Bridge поставляются в новом 1155-контактном конструктиве LGA1155 под новые системные платы на чипсетах Intel 6 Series.

## Intel® 6 Series Chipset Family

### Chipset I/O

- SATA Gen 3 at 6 Gb/s
- PCIe Gen 2 at 5 GT/s
- Up to 14 USB 2.0 Ports
- Display Outputs
  - HDMI, DVI, VGA, DP, SDVO or LVDS

### Chipset Features

- Integrated system clock generation and control
- Intel® vPro™ Technology support



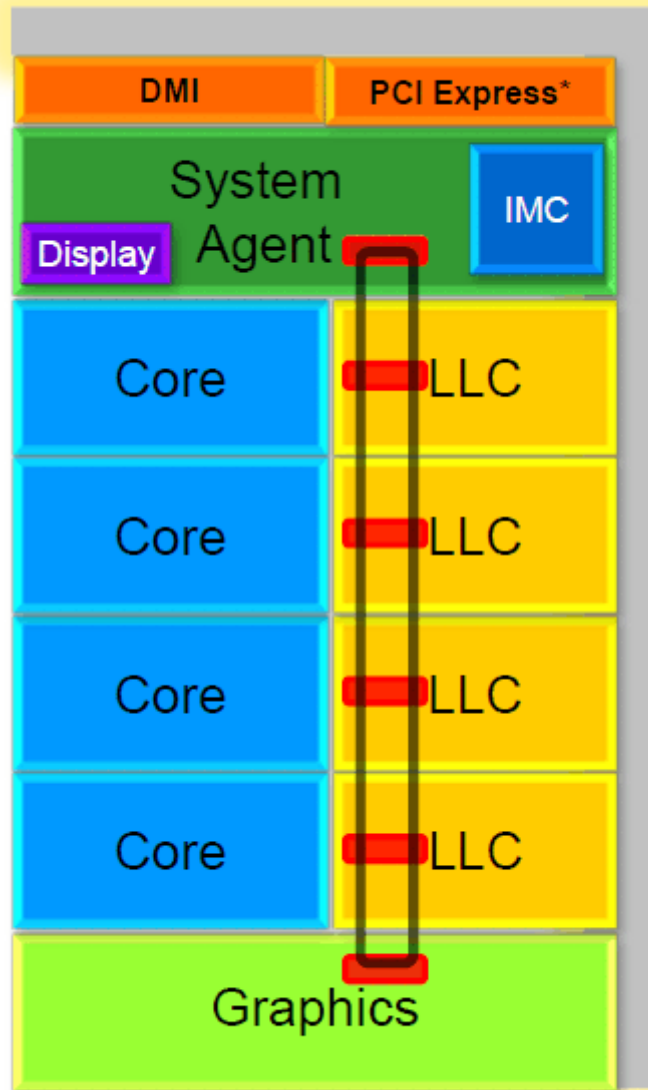
Daily Digital Digest  
[www.3Dnews.ru](http://www.3Dnews.ru)

**Rich platform I/O features enable design flexibility**

Примерно такая же микроархитектура будет актуальна и для серверных решений Intel Sandy Bridge-EP, разве что с актуальными отличиями в виде большего количества процессорных ядер (до восьми), соответствующего процессорного разъёма LGA2011, большего объёма кеша L3, увеличенного количества контроллеров памяти DDR3 и поддержкой PCI-Express 3.0.

Предыдущее поколение, микроархитектура Westmere в исполнении Arrandale и Clarkdale для мобильных и настольных систем, представляет собой конструкцию из двух кристаллов - 32-нм процессорного ядра и дополнительного 45-нм «сопроцессора» с графическим ядром и контроллером памяти на борту, размещённых на единой подложке и производящих обмен данными посредством шины QPI. По сути, на этом этапе инженеры Intel, используя преимущественно предыдущие наработки, создали этукую интегрированную гибридную микросхему.

При создании архитектуры Sandy Bridge разработчики закончили начатый на этапе создания Arrandale/Clarkdale процесс интеграции и разместили все элементы на едином 32-нм кристалле, отказавшись при этом от классического вида шины QPI в пользу новой кольцевой шины. Суть микроархитектуры Sandy Bridge при этом осталась в рамках прежней идеологии Intel, которая делает ставку на увеличение суммарной производительности процессора за счёт улучшения «индивидуальной» эффективности каждого ядра.



Структуру чипа Sandy Bridge можно условно разделить на следующие основные элементы: процессорные ядра, графическое ядро, кеш-память L3 и так называемый «Системный агент» (System Agent).

В общем и целом структура микроархитектуры Sandy Bridge понятна. Наша сегодняшняя задача – выяснить назначение и особенности реализации каждого из элементов этой структуры.

### 7.1 Кольцевая шина (Ring Interconnect)

Вся история модернизации процессорных микроархитектур Intel последних лет неразрывно связана с последовательной интеграцией в единый кристалл всё большего количества модулей и функций, ранее располагавшихся вне процессора: в чипсете, на материнской плате и т.д. Соответственно, по мере увеличения производительности процессора и степени интеграции чипа, требования к пропускной способности внутренних межкомпонентных шин росли опережающими темпами. До поры до времени, даже после внедрения графического чипа в архитектуру чипов Arrandale/Clarkdale, удавалось обходиться межкомпонентными шинами с привычной перекрёстной топологией - этого было достаточно.

Однако эффективность такой топологии высока лишь при небольшом количестве компонентов, принимающих участие в обмене данными. В микроархитектуре Sandy Bridge для повышения общей производительности системы разработчики решили обратиться к кольцевой

топологии 256-битной межкомпонентной шины, выполненной на основе новой версии технологии QPI (QuickPath Interconnect), расширенной, доработанной и впервые реализованной в архитектуре серверного чипа Nehalem-EX (Xeon 7500), а также планировавшейся к применению совместно с архитектурой чипов Larrabee.

Кольцевая шина в версии архитектуры Sandy Bridge для настольных и мобильных систем (Core II) служит для обмена данными между шестью ключевыми компонентами чипа: четырьмя процессорными ядрами x86, графическим ядром, кешем L3 и системным агентом. Шина состоит из четырёх 32-байтных КОЛЕЦ: шины данных (Data Ring), шины запросов (Request Ring), шины мониторинга состояния (Snoop Ring) и шины подтверждения (Acknowledge Ring), на практике это фактически позволяет делить доступ к 64-байтному интерфейсу кеша последнего уровня на два различных пакета. Управление шинами осуществляется с помощью коммуникационного протокола распределённого арбитража, при этом конвейерная обработка запросов происходит на тактовой частоте процессорных ядер, что придаёт архитектуре дополнительную гибкость при разгоне. Производительность кольцевой шины оценивается на уровне 96 Гбайт в секунду на соединение при тактовой частоте 3 ГГц, что фактически в четыре раза превышает показатели процессоров Intel предыдущего поколения.

Кольцевая топология и организация шин обеспечивает минимальную латентность при обработке запросов, максимальную производительность и отличную масштабируемость технологии для версий чипов с различным количеством ядер и других компонентов. По словам представителей компании, в перспективе к кольцевой шине может быть "подключено" до 20 процессорных ядер на кристалл, и подобный редизайн, как вы понимаете, может производиться очень быстро, в виде гибкой и оперативной реакции на текущие потребности рынка. Кроме того, физически кольцевая шина располагается непосредственно над блоками кеш-памяти L3 в верхнем уровне металлизации, что упрощает разводку дизайна и позволяет сделать чип более компактным.

## **7.2 L3 - кеш-память последнего уровня, LLC**

Как вы уже успели заметить, на слайдах Intel кеш-память L3 обозначается как «кеш последнего уровня», то есть, LLC - Last Level Cache. В микроархитектуре Sandy Bridge кеш L3 распределён не только между четырьмя процессорными ядрами, но, благодаря кольцевой шине, также между графическим ядром и системным агентом, в который, среди прочего, входит модуль аппаратного ускорения графики и блок видеовыхода. При этом специальный трассировочный механизм предупреждает возникновение конфликтов доступа между процессорными ядрами и графикой.

Каждое из четырёх процессорных ядер имеет прямой доступ к «своему» сегменту кеша L3, при этом каждый сегмент кеша L3 предоставляет половину ширины своей шины для доступа кольцевой шины данных, при этом физическая адресация всех четырёх сегментов кеша обеспечивается единой хэш-функцией. Каждый сегмент кеша L3 обладает собственным независимым контроллером доступа к кольцевой шине, он отвечает за обработку запросов по размещению физических адресов. Кроме того, контроллер кеша постоянно взаимодействует с системным агентом на предмет неудачных обращений к L3, контроля межкомпонентного обмена данными и некешируемых обращений. Дополнительные подробности о строении и особенностях функционирования кеш-памяти L3 процессоров Sandy Bridge будут появляться далее по тексту, в процессе знакомства с микроархитектурой, по мере возникновения необходимости.

## **7.3 Системный агент: контроллер памяти DDR3, PCU и другие**

Ранее вместо определения System Agent в терминологии Intel фигурировало так называемое «Неядро» - Uncore, то есть, «всё, что не входит в Core», а именно кеш L3, графика, контроллер памяти, другие контроллеры вроде PCI Express и т.д. Мы же по привычке частенько называли большую часть этого элементами северного моста, перенесённого из чипсета в процессор.

Системный агент микроархитектуры Sandy Bridge включает в себя контроллер памяти DDR3, модуль управления питанием (Power Control Unit, PCU), контроллеры PCI-Express 2.0, DMI, блок видеовыхода и пр. Как и все остальные элементы архитектуры, системный агент подключен в общую систему посредством высокопроизводительной кольцевой шины.



Архитектура стандартной версии системного агента Sandy Bridge подразумевает наличие 16 линий шины PCI-E 2.0, которые также могут быть распределены на две шины PCI-E 2.0 по 8 линий, или на одну шину PCI-E 2.0 на 8 линий и две шины PCI-E 2.0 по четыре линии. Двухканальный контроллер памяти DDR3 отныне «вернулся» на кристалл (в чипах Clarkdale он располагался вне процессорного кристалла) и, скорее всего, теперь будет обеспечивать значительно меньшую латентность.

Тот факт, что контроллер памяти в Sandy Bridge стал двухканальным, вряд ли обрадует тех, кто уже успел вывалить немалые суммы за оверклокерские комплекты трёхканальной памяти DDR3. Что ж, бывает, теперь будут актуальны наборы лишь из одного, двух или четырёх модулей.

По поводу возвращения к двухканальной схеме контроллера памяти у нас имеются кое-какие соображения. Возможно, в Intel начали подготовку микроархитектур к работе с памятью DDR4? Которая, из-за ухода от топологии «звезды» на топологию «точка-точка» в версиях для настольных и мобильных систем будут по определению только двухканальной (для серверов будут применяться специальные модули-мультиплексоры). Впрочем, это всего лишь догадки, для уверенных предположений пока что недостаточно информации о самом стандарте DDR4.

Расположенный в системном агенте контроллер управления питанием отвечает за своевременное динамичное масштабирование напряжений питания и тактовых частот процессорных ядер, графического ядра, кешей, контроллера памяти и интерфейсов. Что особенно важно подчеркнуть, управление питанием и тактовой частотой производится независимо для процессорных ядер и графического ядра.

Совершенно новая версия технологии Turbo Boost реализована не в последнюю очередь благодаря этому контроллеру управления питанием. Дело в том, что, в зависимости от текущего состояния системы и сложности решаемой задачи, микроархитектура Sandy Bridge позволяет технологии Turbo Boost «разогнать» ядра процессора и встроенную графику до уровня, значительно превышающего TDP на достаточно долгое время. И действительно, почему бы не воспользоваться такой возможностью штатно, пока система охлаждения ещё холодная и может обеспечить больший теплоотвод, чем уже разогретая?

Кроме того, что технология Turbo Boost позволяет теперь штатно «разгонять» все четыре ядра за пределы TDP, также стоит отметить, что управление производительностью и тепловым режимом графических ядер в чипах Arrandale/Clarkdale, по сути, только встроенных, но не до конца интегрированных в процессор, производилось с помощью драйвера. Теперь, в архитектуре Sandy Bridge, этот процесс также возложен на контроллер PCU. Такая плотная интеграция системы управления напряжением питания и частотами позволила реализовать на практике гораздо более агрессивные сценарии работы технологии Turbo Boost, когда и графика, и все четыре ядра процессора при необходимости и соблюдении определённых условий могут разом работать на повышенных тактовых частотах со значительным превышением TDP, но без каких-либо побочных последствий.

Каждое из четырёх ядер Sandy Bridge может быть при необходимости независимо переведено в режим минимального энергопотребления, графическое ядро также можно перевести в очень экономичный режим. Кольцевая шина и кеш L3, в силу их распределения между другими ресурсами, не могут быть отключены, однако для кольцевой шины предусмотрен специальный экономичный ждущий режим, когда она не нагружена, а для кеш-памяти L3 применяется традиционная технология отключения неиспользуемых транзисторов, уже известная нам по предыдущим микроархитектурам. Таким образом, процессоры Sandy Bridge в составе мобильных ПК обеспечивают длительную автономную работу при питании от аккумулятора.

Модули видеовыхода и мультимедийного аппаратного декодирования также входят в число элементов системного агента. В отличие от предшественников, где аппаратное декодирование было возложено на графическое ядро (о его возможностях мы поговорим в следующий раз), в новой архитектуре для декодирования мультимедийных потоков используется отдельный, гораздо более производительный и экономичный модуль, и лишь в процессе кодирования (сжатия) мультимедийных данных используются возможности шейдерных блоков графического ядра и кеш L3.

В соответствии с современными веяниями, предусмотрены инструменты воспроизведения 3D-контента: аппаратный модуль декодирования Sandy Bridge способен без труда обрабатывать сразу два независимых потока MPEG2, VC1 или AVC в разрешении Full HD.

## 7.4 Структура графической системы Sandy Bridge

Типичным сценарием использования массовых систем является работа с документами, интернет-сёрфинг, просмотр онлайн-видео и потокового видео, воспроизведение Blu-Ray и DVD (обычных и 3D), казуальные, браузерные и DirectX 10.1 игры. Иными словами, целью Intel изначально не являлось соперничество в секторе высокопроизводительных графических процессоров для видеокарт, где царят DirectX 11-решения и где интегрированной графике пока не место. Но на уже занятом поле интегрированной 3D-графики Intel хотела показать вполне приличный результат.

Прежде всего, хотелось бы обратить внимание на тот факт, что встроенный графический процессор теперь выполнен на едином кристалле вместе с остальными компонентами Sandy Bridge. В предыдущем поколении ядер Clarkdale/Arrandale встроенная графика с модулем обработки медиа и элементами периферии представляла собой отдельный дополнительный 45-нм кристалл с QPI-подключением к 32-нм кристаллу с процессорными ядрами и кешем L3, то есть 45-нм кристалл играл роль такого встроенного «северного моста». В реализации архитектуры Sandy Bridge графика и все остальные элементы процессора располагаются на одном 32-нм кристалле.

Возможности графического процессора Sandy Bridge в целом сравнимы с таковыми у предыдущего поколения подобных решений Intel, разве что теперь в дополнение к возможностям DirectX 10 добавлена поддержка DirectX 10.1. Основной упор при разработке нового графического ядра, по словам представителей Intel, был сделан на максимальном использовании аппаратных возможностей для обчёта 3D-функций, и то же самое – для обработки медиа-данных. Такой подход радикально отличается от полностью программируемой аппаратной модели, принятой на вооружение, например, в NVIDIA.

По предварительным данным, тактовая частота графического ядра процессоров Sandy Bridge составит в разных версиях процессоров от 650 до 850 МГц, а с «раскачкой» при помощи Turbo Boost – до 1350 МГц в чипах для настольных ПК и до 1300 МГц в чипах для ноутбуков.

Рендеринг видео значительно ускоряется благодаря распараллеленной обработке заданий и аппаратным медиа-кодекам распространённых форматов. Так, в Sandy Bridge значительно доработаны узлы кодирования и декодирования видео. В частности, специализированный мультиформатный распараллеленный движок декодирования MFX (Multi-Format Codec) теперь обеспечивает 100% аппаратное декодирование форматов MPEG2, VC1 и AVC, а также кодирование в формате AVC. Полностью аппаратная реализация мультиформатного кодека обеспечивает продолжительное время работы от батарей при автономном воспроизведении, а также быстрое декодирование видео.

Особый упор в презентации о Sandy Bridge представители Intel сделали на том, что новые процессоры даже самой бюджетной категории будут способны без каких-либо затруднений воспроизводить стереоскопический контент в формате Blu-ray 3D. Иными словами, в плане работы с медиа-контентом процессоры Sandy Bridge ничем не уступают по возможностям графическим решениям конкурентов.

## 7.5 Перспективы

Первое поколение процессоров Sandy Bridge выпускается с соблюдением норм 32-нм техпроцесса; первыми на рынке представлены двухядерные и четырёхядерные процессоры для мобильных и настольных систем. Информация о некоторых из них представлена в таблице ниже.

<b>Модели первых процессоров с архитектурой Sandy Bridge (прогноз)</b>
--

Модель	Частота	Turbo Boost, Max	Ядер	Кэш L3	TDP	Разлоч. множ.	HT	vPro	AES-NI
<b>Core i7 2600K</b>	3,4 ГГц	3,8 ГГц	4	8 Мбайт	95 Вт	+	+	-	+
<b>Core i7 2600</b>	3,4 ГГц	3,8 ГГц	4	8 Мбайт	95 Вт	-	+	+	+
<b>Core i5 2500K</b>	3,3 ГГц	3,7 ГГц	4	6 Мбайт	95 Вт	+	-	-	+
<b>Core i5 2500</b>	3,3 ГГц	3,7 ГГц	4	6 Мбайт	95 Вт	-	+	+	+
<b>Core i5 2400</b>	3,1 ГГц	3,4 ГГц	4	6 Мбайт	95 Вт	-	+	+	+
<b>Core i3 2120</b>	3,3 ГГц	-	2	3 Мбайт	65 Вт	-	+	-	-
<b>Core i3 2100</b>	3,1 ГГц	-	2	3 Мбайт	65 Вт	-	+	+	-
<b>Core i7 2600S</b>	2,8 ГГц	3,8 ГГц	4	8 Мбайт	65 Вт	-	+	+	+
<b>Core i5 2500S</b>	2,7 ГГц	3,7 ГГц	4	6 Мбайт	65 Вт	-	-	+	+
<b>Core i5 2500T</b>	2,3 ГГц	3,3 ГГц	4	6 Мбайт	45 Вт	-	-	+	+
<b>Core i5 2400S</b>	2,5 ГГц	3,5 ГГц	4	6 Мбайт	65 Вт	-	-	+	+
<b>Core i5 2400T</b>	2,7 ГГц	3,5 ГГц	2	3 Мбайт	35 Вт	-	+	+	+
<b>Core i3 2100T</b>	2,5 ГГц	-	2	3 Мбайт	35 Вт	-	+	-	-

В дальнейших планах Intel числится переход к производству процессоров с соблюдением норм 22-нм технологического процесса. По предварительным данным ожидается микроархитектура Ivy Bridge. Процессоры Ivy Bridge будут выпускаться с соблюдением норм 22-нм техпроцесса: первым ожидается появление 4/8-ядерных решений для настольных систем. Уже на стадии появления микроархитектуры Ivy Bridge - ближе к концу 2011 года - в интегрированных GPU процессоров впервые будет реализована поддержка DirectX 11.

### **Задание для выполнения**

1. Изучить теоретические материалы по теме.
2. Ответить на контрольные вопросы.

### **Контрольные вопросы**

1. Чем отличается конструктив процессоров микроархитектуры Westmere от процессоров микроархитектуры Sandy Bridge?

2. Что означает поддержка двух потоков данных на ядро в процессорах микроархитектуры Sandy Bridge?

3. Какие нормы технологического процесса использует Intel при производстве процессоров микроархитектуры Nehalem?

4. Какой процессорный сокет используют процессоры микроархитектуры Sandy Bridge?

5. Чем отличаются решения Intel Sandy Bridge-EP от Intel Sandy Bridge?

6. Изучите прайс-лист сетевой лаборатории Netlab ([www.netlab.ru](http://www.netlab.ru)) и произведите отбор моделей процессоров, основанных на микроархитектуре Sandy Bridge.

7. В чем суть использования кольцевой шины в версии архитектуры Sandy Bridge для настольных и мобильных систем (Core II) и чем она отличается от межкомпонентных шин, используемых ранее?

8. Имеет ли графическое ядро в процессорах Sandy Bridge доступ к кеш-памяти LLC?

9. Опишите особенности новой версии технологии Turbo Boost, реализованных в процессорах Sandy Bridge.

10. Какие особенности имеют процессоры Sandy Bridge в плане работы с медиа-контентом?

### **Оформление отчета**

Оформление отчета производится по правилам оформления курсовых проектов:

- использование программ Microsoft Word или Open Office;
- поля для последующей вставки рамки с основной надписью: слева 3 см, снизу 3 см, справа 1,5 см, сверху 1,5 см;
- шрифт Arial, размер 12 пунктов, курсив;
- абзацный отступ (красная строка) 1 см;
- межстрочный интервал - множитель 1,2;
- рисунки в тексте (не перед текстом) без обтекания с выравниванием по центру, подписанная надпись шрифтом Arial размером 10 пунктов.

### **Содержание отчета**

1. Ответы на контрольные вопросы.

## 7.6 Чипсеты Intel P67/Н67 для новой платформы Socket 1155

В новый год компания Intel входит с анонсом новой платформы, и сейчас мы поговорим о неотъемлемом компоненте любой платформы — чипсетах. Компания Intel представила сразу десять чипсетов 6-й серии, из которых пять моделей — это чипсеты для ПК (P67, H67, Q65, Q67, B65), а еще пять (QS67, QM67, HM67, HM65, UM67) для ноутбуков.

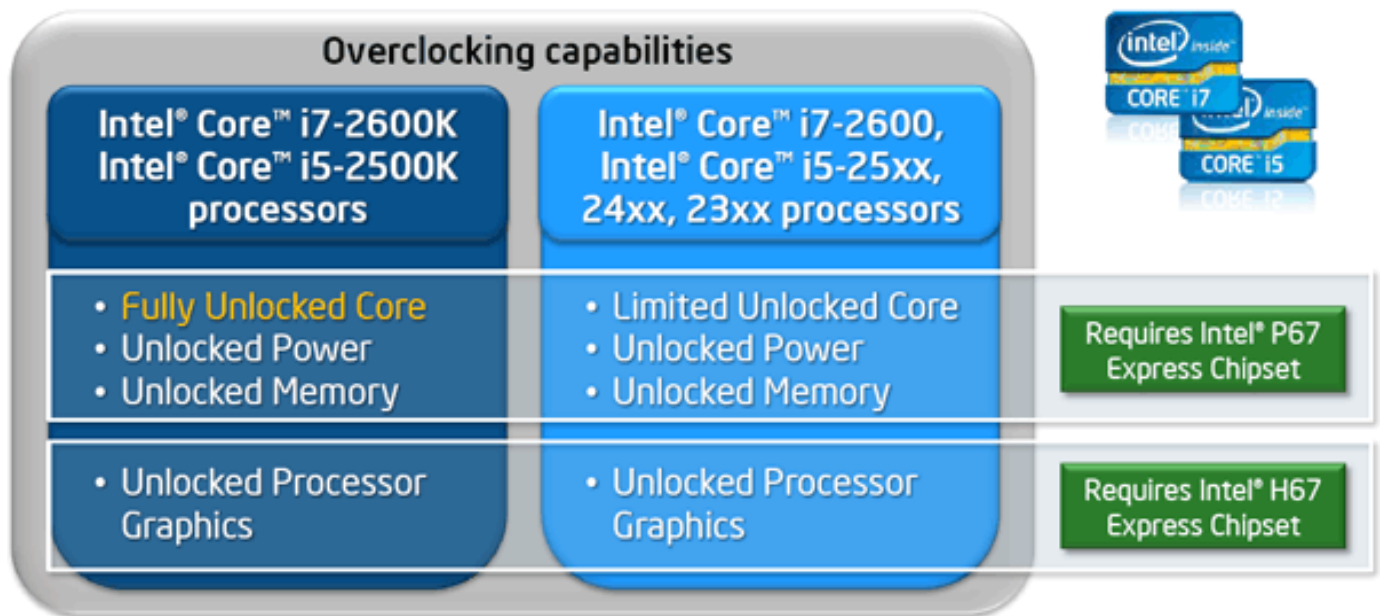
Все новые чипсеты, или, в терминологии компании Intel, платформенные хабы (Platform Controller Hub, PCH), представляют собой однокристалльные решения, которые заменяют собой традиционные северный и южный мосты.

В процессорах Sandy Bridge взаимодействие между процессором и чипсетом реализуется по шине DMI. Соответственно в чипсетах Intel 6-й серии имеется контроллер DMI.

Новое поколение чипсетов, Intel 6x, не отличается радикально, на уровне архитектуры, от своих предшественников — P55 и H55/H57. В нем реализовано много важного из списка ожидаемых технологий, кое-что важное так и не реализовано, а есть и вовсе неожиданные решения.

Новые чипсеты примерно сохранили (немного расширив) прежний уровень функциональности, но, как мы уже сказали, архитектурно это по-прежнему один-единственный мост с малым потреблением энергии, подключаемый к процессору по шине DMI (только теперь новой версии), а также по специальному интерфейсу FDI в случае «интегрированного» чипсета, и главной задачей которого является обеспечить функционирование основной массы периферийных устройств на материнской плате. Мы, разумеется, подробно разберем перечень функциональных возможностей чипсетов, но сейчас давайте зададимся вопросом, чем же отличаются друг от друга P67 и H67. Как нетрудно догадаться по названиям, первый является чистым «дискретным» чипсетом, без поддержки встроенной графики, второй же — как раз «интегрированным». Напомним, что кавычки тут не случайны: как таковое графическое ядро в любом случае находится в процессоре, а не в чипсете, и отличие «интегрированного» заключается лишь в поддержке вывода картинки на дисплей.

Однако тут сразу же напрашивается новый вопрос. Как вы уже, наверное, знаете, встроенное видеоядро будет наличествовать **во всех** процессорах архитектуры Sandy Bridge. И если раньше, в эпоху Socket 1156, можно было, хоть и с натяжкой, сказать, что, мол, «дискретный» чипсет P55 предназначен в пару к старшим Core i5/i7 без интегрированной графики, а «интегрированный» H55/H57 — в пару к младшим моделям этого сокета, встроенное видео имеющим, то сейчас, видимо, придется утверждать, что H67 — идеальное решение для любой системы с Socket 1155, а материнские платы на P67 непонятно зачем выпущены? Понимая это, компания Intel заранее озаботилась «укреплением позиций» своего «дискретного» представителя в линейке. Во-первых, в новом поколении чипсетов сохранилось и второе различие между P55 с одной стороны и H55/H57 с другой: поддержка конфигураций из нескольких видеокарт по-прежнему доступна только в платах на базе «дискретного» P67, хотя собственно контроллер графического интерфейса PCI Express 2.0 x16 все так же расположен в процессоре и мог бы, теоретически, «разрешить» SLI/CrossFire, то есть разбивать графический интерфейс на 2 по x8, и для H67.



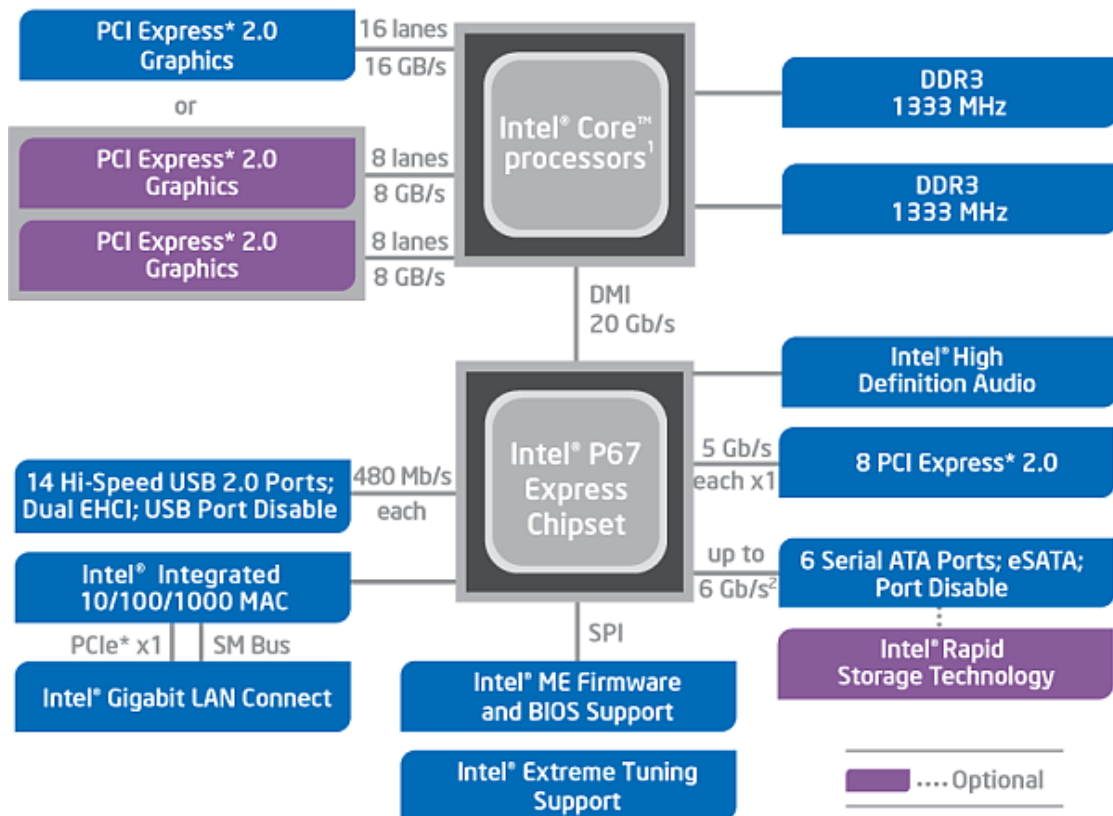
Сравнительные возможности по разгону процессоров у Intel P67 и H67

Во-вторых (все-таки аргумент в виде SLI/CrossFire подействует на слишком незначительную часть аудитории, а графическое ядро — вот оно, чего б его не использовать задаром-то?), введен и новый принцип дистанцирования чипсетов — по возможностям для «официального разгона». Вы могли уже вкратце ознакомиться с ними в обзоре первых процессоров на ядре Sandy Bridge: позволяет увеличивать множители для режима Turbo Boost до +4 на ядро, а у специальных моделей с индексом К увеличивать множитель штатного режима работы до неограниченных на практике высот; можно достаточно свободно поднимать множитель на память (реализуя режимы работы DDR3, далеко выходящие за рамки стандарта; другой вопрос — зачем это нужно) и, наконец, переписывать ограничения по току и тепловыделению. Однако все это счастье будет доступно лишь владельцам материнских плат на базе P67. А что же H67? Он тоже предлагает кое-что «официально разогнать», и даже объект разгона вполне логичный и не пересекающийся с возможностями «дискретной» системы — частота встроенного в процессор видеоядра. Таким образом, сделано все, чтобы платы на P67 покупались «энтузиастами», а H67 должен прочно ассоциироваться с пользователями встроенной графики.

Ну а теперь давайте взглянем на спецификации новых чипсетов более тщательно.

### Intel P67 Express

Цифровой индекс чипсета немного подрос по сравнению с «пятеркой» у модели прошлого поколения, но никаких глубоких выводов из этого делать не стоит — видимо, просто сравняли индексы «дискретного» и «интегрированного» решений (тем более что «интегрированные» в этот раз представлены всего одной моделью). Итак, прежде всего — перечень функциональных возможностей нового PCH (Platform Controller Hub):



Блок-схема функциональных возможностей Intel P67

- поддержка всех новых процессоров на ядре Sandy Bridge при подключении к этим процессорам по шине **DMI 2.0** (с пропускной способностью  $\approx 4$  ГБ/с);
- до 8 портов PCIe x1 (**полноценные PCI-E 2.0**);
- 2 порта **Serial ATA III** на 2 устройства **SATA600** и 4 порта Serial ATA II на 4 устройства SATA300, с поддержкой режима AHCI и функций вроде NCQ, с возможностью индивидуального отключения, с поддержкой eSATA и разветвителей портов;
- возможность организации RAID-массива уровней 0, 1, 0+1 (10) и 5 с функцией Matrix RAID (один набор дисков может использоваться сразу в нескольких режимах RAID – например, на двух дисках можно организовать RAID 0 и RAID 1, под каждый массив будет выделена своя часть диска);
- 14 устройств USB 2.0 (на двух хост-контроллерах EHCI) с возможностью индивидуального отключения;
- MAC-контроллер Gigabit Ethernet и специальный интерфейс (LCI/GLCI) для подключения PHY-контроллера (i82579 для реализации Gigabit Ethernet, i82562 для реализации Fast Ethernet);
- High Definition Audio (7.1);
- обвязка для низкоскоростной и устаревшей периферии, прочее.



Микросхема чипсета Intel P67

Итак, заметные изменения: реализована поддержка третьей версии стандарта SATA, а также полноценная (в смысле скоростных характеристик) поддержка второй версии стандарта PCI Express для периферийных портов (и, отражая общую потребность в увеличенной пропускной способности, вслед за ними увеличена скорость работы шины DMI до процессора). Заметные изменения, которых мы были вправе ожидать, но не дождалось: отсутствие поддержки USB 3.0. Вроде как незначительные фоновые изменения: из перечня функциональных возможностей чипсета исчезла... поддержка шины PCI!



А поддержка USB 3.0 в системных платах все шире...

Теперь давайте подробнее. Не секрет, что USB 3.0 уже вовсю (года полтора как) шагает по планете. Не секрет также, что Intel, будучи одним из разработчиков стандарта, не спешит реализовывать его «в железе» — ни на уровне чипсета (чего все очень ждут: это признак массовости и удешевления), ни в виде отдельного контроллера (а скорость являющихся стандартом реализации де-факто контроллеров NEC/Renesas явно оставляет простор для прогресса). Народная молва настойчиво увязывает эту неторопливость Intel и представленный ею же перспективный интерфейс Light Peak, но разговоры разговорами, а USB 3.0 в чипсетах компании по-прежнему нет (и не ожидается как минимум до 2012-го). Впрочем, будем справедливы: нет чипсетной поддержки USB 3.0 и у AMD — второго и последнего игрока на нынешнем рынке настольных чипсетов. Пока нет. А вот устройства, существенно ограниченные скоростью порта USB 2.0 — уже есть.



Порты SATA600 — теперь не только на правах гостей (слева SATA300, посередине чипсетные SATA600, справа SATA600 дополнительного контроллера)

Зато появилась поддержка Serial ATA III (он же SATA Revision 3.0) со скоростью передачи данных до 600 МБ/с (6 Гбит/с) на порт. Тут надо сделать оговорку, что новые версии стандартов SATA (и прежде PATA) всегда принимались с большим опережением относительно возможностей инфраструктуры. Поддержка портами на материнской плате самого последнего скоростного стандарта означала всего лишь, что к этой плате можно будет через несколько лет подключить самый быстрый современный накопитель, и тот при этом не будет испытывать ограничений из-за



устаревшего интерфейса. Запас, и запас огромный. В принципе, на сегодняшний день радикальных изменений в возможностях жестких дисков не произошло, и при линейном чтении (максимально быстром из реальных режимов) самые скоростные из них штурмуют скорости в районе 150 МБ/с, так что даже первым поколением SATA были бы ограничены далеко не все жесткие диски и далеко не на всех операциях). Однако...

Однако не жесткие диски произвели не столь давно революцию в системах хранения данных. Быстрые и сверхбыстрые накопители на флэш-памяти с многоканальными контроллерами, прекрасно известные сегодня практически любому под аббревиатурой SSD, внезапно обогнали динозавров на жестких магнитных дисках. Причем обогнали хорошенько: скорость и чтения, и записи у наиболее быстрых SSD выходит далеко за 200 МБ/с, порой составляя под 300 МБ/с, так что казавшийся немыслимо далеким рубеж скорости на портах SATA300 внезапно стал (или почти стал, по крайней мере) ограничением для работы. В итоге наличие портов SATA600 в обязательном порядке требуется сегодня на любой материнской плате, хоть как-то претендующей на внимание «энтузиастов». И очень желательно, конечно, чтобы это были не два порта SATA600 (до 1200 МБ/с в одном направлении суммарно), обеспечиваемые контроллером, подключенным к чипсету одной линией PCI Express со скоростью передачи данных 250+250 МБ/с. Здесь, как нетрудно догадаться, сопоставив цифры, не хватит и подключения такого контроллера полноценной линией PCI-E 2.0. Так что чипсет, и только чипсет!

И действительно, в новом поколении чипсетов Intel поддержка SATA-III реализована, хотя компания в этой области и отстала прилично от AMD. Причем отстала не только в скорости внедрения, но и количественно: скорость SATA600 поддерживают только 2 из 6 чипсетных портов, остальные по-прежнему ограничены SATA300 (у AMD все 6 портов — SATA600). Однако как раз это мы к недостаткам P67/H67 относить не склонны: цена на SSD-накопители даже малой емкости пока еще остается заградительно высокой, так что легко можно себе представить современный компьютер с небольшим системным диском SSD, сложнее — пару SSD большой или средней емкости, работающих в RAID для каких-то экзотических сверхскоростных потребностей, но 3 или 4 таких диска одновременно могут встретиться, пожалуй, разве что в тестовом стенде.

С учетом сказанного выше, необходимость в скоростных интерфейсах для подключения периферийных контроллеров на материнских платах немного снизилась (хотя все равно дополнительные контроллеры SATA-III будут продолжать ставить, это и к гадалке не ходи). Однако сохраняется реальная потребность в скоростных линиях PCI Express для подключения одного (а то и двух) контроллеров USB 3.0, да и слоты PCIeх1 (или даже PCIeх4) на плате полезно иметь полноскоростные — как знать, что в них захочет установить пользователь... А устройства, требующие скорость PCI-E 2.0, очень даже имеются.

Тут все стало хорошо. Периферийные линии PCI Express, обеспечиваемые чипсетом, наконец стали соответствовать второй версии стандарта не только формально (по расширениям), но и по скорости: теперь каждая линия способна передать до 500+500 МБ/с. Пропорционально общему увеличению пропускной способности периферийных интерфейсов, инженеры Intel наконец расширили и шину DMI, связывающую чипсет (ранее, до серии чипсетов 5x — южный мост) с контроллером памяти (теперь в процессоре, ранее в северном мосту). Ускорена шина ровно вдвое, то есть, по сути, 4 линии PCI Express, в виде которых она реализована физически, тоже получили поддержку второй версии PCI-E, а суммарная скорость передачи теперь составляет 2+2 ГБ/с. Нетрудно подсчитать, что такой пропускной способности, конечно же, недостаточно для одновременной пересылки данных ото всех возможных подключенных устройств. Но тут ничего нового — инженеры Intel всегда имели свою оценку усредненной потребности в передаче данных и проектировали ширину интерфейсов исходя из нее, а не из максимально достижимого значения.



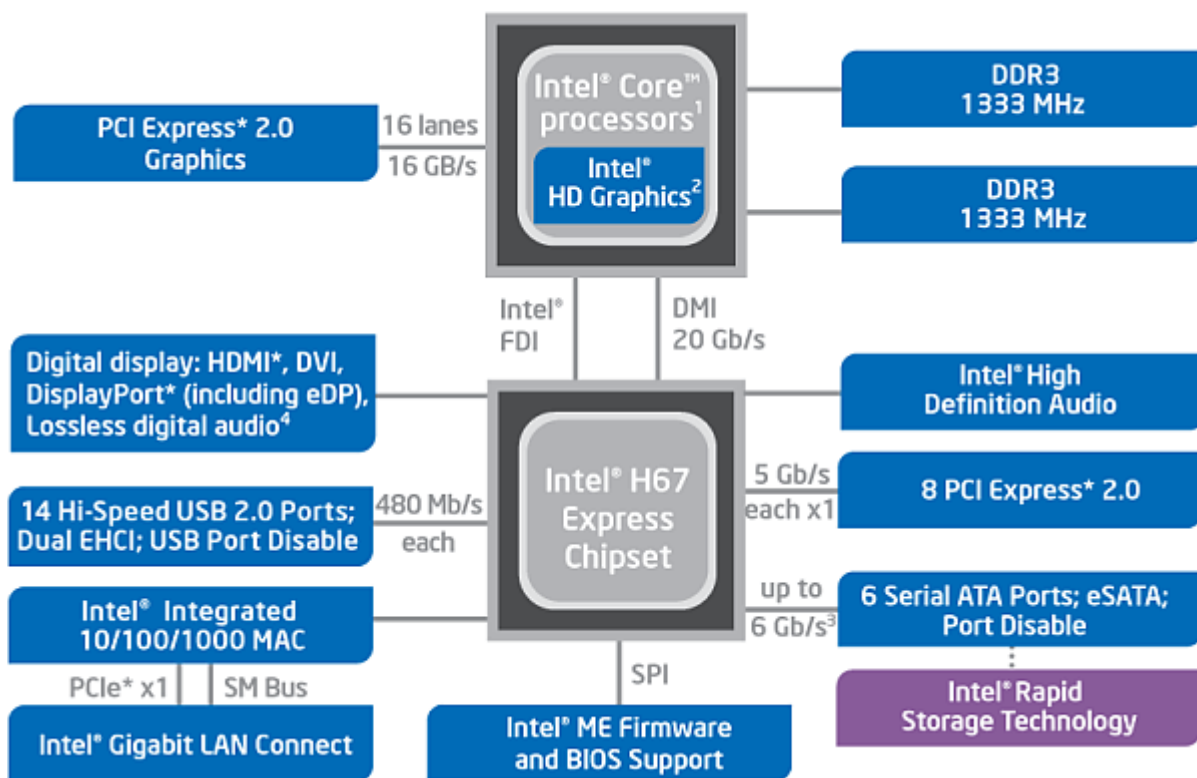
PCI умер... да здравствуют мосты PCIe—PCI!

В целом все хорошо или по крайней мере приемлемо, но как же PCI?.. Тихо и незаметно канула в лету старейшая и заслуженнейшая шина. Когда-то она отвоевывала свое место под солнцем у ISA и VLB, зато с тех пор стала стандартом подключения компьютерной периферии на долгие годы. Однако эти годы, почти 20 лет, все же прошли. Конечно, преемница с недвусмысленным названием PCI Express появилась не вчера, и уменьшение числа слотов PCI на материнских платах тоже было наблюдаемо без специальных приборов. В прошлом поколении плат типичным было наличие 1-2 слотов, так что в Intel решили, видимо, что час пробил. Нет, инфраструктура PCI не исчезнет в один момент: пока еще будут и слоты на платах (все рассмотренные нами топовые модели на P67 в обязательном порядке комплектовались мостом PCIe—PCI), и набортные контроллеры периферии с подключением к этому интерфейсу пока еще будут продаваться и использоваться. Но финальный отсчет запущен...

Наконец, тепловыделение новых чипсетов выросло совершенно незначительно: если у P55 и H55/H57 уровень TDP был заявлен в 4,7 и 5,2 Вт соответственно, то в данном случае Intel приводит единую оценку для обоих «типов» чипсетов — 6,1 Вт. Совсем несерьезная расплата за удвоенную скорость линий PCI Express и два порта SATA600! С практической же точки зрения похода в магазин здесь нужно лишь понимать, что нет никакой необходимости искать материнскую плату со сложной системой охлаждения — для любых разумных условий (даже для компьютера с плохой вентиляцией в корпусе) будет достаточно модели с компактным радиатором на чипсете и без дополнительных тепловых трубок и прочих технических наворотов. Впрочем, разумеется, отсутствие необходимости в наворотах вовсе не означает, что производители плат не постараются выделиться чем-нибудь эдаким.

### Intel H67 Express

Спецификации «интегрированного» H67 практически в точности повторяют таковые у P67. На этот раз в числе «нормальных» (исключая т. н. чипсеты «бизнес-сегмента» — все эти удешевленные и урезанные Q6x и B6x, дополненные корпоративными технологиями) значится только один чипсет, поддерживающий встроенное видео новых процессоров, так что нет необходимости различать разные наборы системной логики по функциональности и по цене, как это было с H55 и H57. Собственно, описанное во вступительной и предыдущей части должно дать вам полное представление о характеристиках нового «интегрированного» чипсета, но нам, конечно, нетрудно привести спецификации полностью:



Блок-схема функциональных возможностей Intel H67

- поддержка всех новых процессоров на ядре Sandy Bridge при подключении к этим процессорам по шине DMI 2.0 (с пропускной способностью  $\approx 4$  Гб/с);

- **интерфейс FDI для получения полностью отрисованной картинки экрана от процессора и блок вывода этой картинка на устройство(-а) отображения;**

- до 8 портов PCIe x1 (полноценные PCI-E 2.0);

- 2 порта Serial ATA III на 2 устройства SATA600 и 4 порта Serial ATA II на 4 устройства SATA300, с поддержкой режима AHCI и функций вроде NCQ, с возможностью индивидуального отключения, с поддержкой eSATA и разветвителей портов;

- возможность организации RAID-массива уровней 0, 1, 0+1 (10) и 5 с функцией Matrix RAID (один набор дисков может использоваться сразу в нескольких режимах RAID – например, на двух дисках можно организовать RAID 0 и RAID 1, под каждый массив будет выделена своя часть диска);

- 14 устройств USB 2.0 (на двух хост-контроллерах EHCI) с возможностью индивидуального отключения;

- MAC-контроллер Gigabit Ethernet и специальный интерфейс (LCI/GLCI) для подключения PHY-контроллера (i82579 для реализации Gigabit Ethernet, i82562 для реализации Fast Ethernet);

- High Definition Audio (7.1);

- обвязка для низкоскоростной и устаревшей периферии, прочее.

Еще раз просуммируем различия между чипсетами серии 6х. Первое — отсутствие поддержки нормальной конфигурации видео из нескольких видеокарт в H67, хотя теперь производители материнских плат смогут установить слот x4 **с полноценной скоростью PCI-E 2.0** в пару к «процессорному» x16 и получить уже почти нормальную основу для SLI (под вопросом) и CrossFire (гарантированно). Второе — возможность вывода картинка, формируемой видеоядром в процессоре и пересылаемой по специальному интерфейсу FDI, на дисплей через набор видеовыходов на любой вкус (HDMI 1.4, Display Port, DVI, аналоговый d-Sub; два независимых потока), подключаемых к соответствующему блоку дисплейного вывода в H67. Мы не будем сейчас подробно разбирать возможности этого блока и его отличия от H55/H57 — отложим до отдельной подробной статьи (и, видимо, даже не одной) по Intel HD Graphics нового поколения. Наконец, третье — существенно разные возможности для «официального разгона» процессоров, обеспечивающие гибкие варианты повышения процессорной вычислительной мощности в случае P67 и относительно скромный вариант немного разогнать традиционно слабенькое видеоядро у H67.

## Заключение

Нельзя не признать, что компании Intel, характеристиками процессоров на ядре Sandy Bridge вроде бы убедительно показавшей, что отныне имеют смысл только «интегрированные» чипсеты, все же удалось внести интригу в вопрос выбора чипсета для новой системы. Теперь о платах на P67 будут вынуждены как минимум задуматься все, кто в принципе интересуется вопросами функционирования своего компьютера — читай, не покупает готовый системный блок с монитором в магазине электроники. Все-таки плюс почти полгигагерца легким движением руки — это заманчиво. А видео — ну что видео?! Купить наипростейшую карточку с крохотным радиатором, низкопрофильную даже, с полной аппаратной поддержкой декодирования HD-видео (ничем не уступающей интегрированному видео Intel HD Graphics), а в играх при этом... А что, кстати, будет в играх? Способно ли обновленное видеодро в процессорах Intel дать бой не интегрированным чипсетам конкурентов, а самой заваливающей внешней карточке? Этому вопросу мы планируем посвятить отдельную статью.

Однако окончательные выводы спешить делать пока не будем. Подождем реальных плат на H67 и изучим их реальные возможности. Как знать — возможно, производители найдут способ реализовать в своих детищах какие-то официально запрещенные функции? Живой пример у нас под руками: прошлым летом мы отдали должное материнской плате ASUS P7H57D-V EVO на Intel H57, которая не должна была, но в реальности все-таки поддерживала полноценные (в смысле — x8+x8) SLI/CrossFire. Именно поддержка конфигураций с несколькими видеокартами не очень интересна широким народным массам, а вот если в платах на базе H67 удастся обнаружить какие-то варианты для существенного подъема частот в Turbo Boost, то такие решения могут оказаться наиболее привлекательными.

Если же оценивать общую функциональность представленных сегодня чипсетов по меркам текущего рынка (хотя это и лишено особого смысла — прямых конкурентов-то у P67/H67 нет и не будет), то она достойная. Реализовано (наконец!) все то же самое, что и у конкурентов. Выйти вперед по функциональности не получилось, хотя этого от Intel ждут всегда, плюс традиционно немного напрягает категоричность компании в «отрубании хвостов» — но кто-то, согласитесь, должен был быть первым. В целом же, повторимся, платы на базе новых чипсетов серии Intel 6x будут выглядеть на уровне топовых конкурентов любого альтернативного сокета (и это даже без использования дополнительных контроллеров, которые теперь есть куда полноценно подключать), ну а старшие варианты моделей на H67 вполне могут задать новый стандарт в области реализации набортного видео.

Между тем, формально старшей платформой для Intel остается Socket 1366. Однако, как мы уже видели, производительности топовых процессоров этого сокета был брошен серьезный вызов. Что же касается поддержки периферии, то и тут единственному чипсету под Socket 1366 ([Intel X58](#)) приходится несладко в соперничестве с P67 (с H67 он, по понятным причинам, и вовсе конкурировать не может), так как теперь возможности южных мостов этих решений не просто не равны, но значительно шире у новичков. Единственным козырем более старой платформы остается «полноскоростная» поддержка двух слотов для графики (x16+x16, PCI Express 2.0), но на уровне материнских плат, чтобы выглядеть достойно, сокет должны представлять модели второй волны (как правило, с индексом A в названии), реализовавшие поддержку USB 3.0 и SATA-III — впрочем, зато их реализация совершенно полноценная, как и у P67/H67.

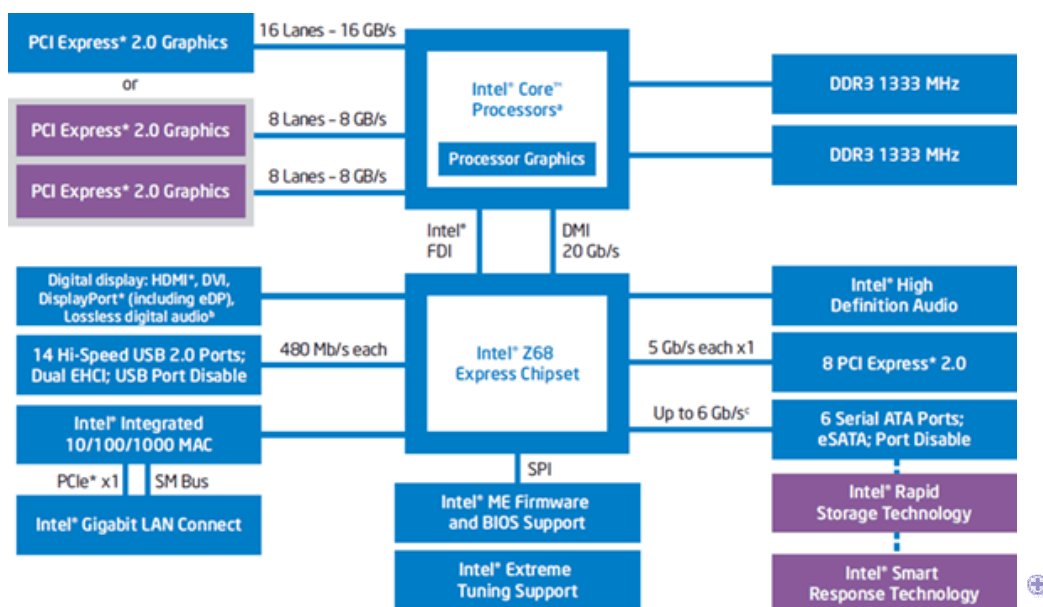
## 7.7 Топовый чипсет Intel Z68 для платформы Socket 1155

Сразу же после анонса настольных чипсетов для новой платформы, под процессоры Sandy Bridge, стали, как и следовало ожидать, раздаваться голоса разочарованных: как же так, интегрированная графика в процессорах есть, но придется отказаться либо от нее ради разгона, либо наоборот?! Действительно, два основных настольных чипсета, [P67](#) и [H67](#), предлагали именно такой набор возможностей. Ситуацию усугубляло наличие в новой линейке процессоров с индексом К — обладавших одновременно впечатляющим разгонным потенциалом и улучшенным (более быстрым) видеоядром (GMA HD 3000). Если для младших процессоров выбор в пользу одного или другого еще можно было сделать, то при покупке топовой модели очень уж хотелось получить сразу все. Наиболее требовательные, впрочем, сразу же узнали о планах компании выпустить попозже предмет сегодняшнего обзора, чипсет Z68, и устроились ждать его.

Итак, Z68 должен был оказаться, по сути, просто улучшенной комбинацией P67 и H67: обеспечивать одновременно разгон процессоров и полноценную поддержку SLI и CrossFire (отличительные достоинства P67), а также функционирование встроенного видеоускорителя в процессорах (отличительная особенность H67). В итоге, однако, в Intel решили подкрепить топовый статус чипсета добавлением еще одной технологии (которую компания уже давно пытается вывести на рынок), а производители материнских плат, со своей стороны, массово планируют обеспечить моделям на Z68 и еще одно функциональное достоинство. Давайте поглядим на новый чипсет внимательнее.

### Intel Z68 Express

Новый чипсет получил в название не только необычную литеру, означающую, по-видимому, именно «дизъюнкцию» двух предыдущих (P и H), но и увеличенный цифровой индекс, который теперь соответствует прежним топовым чипсетам. Напомним, что до второго квартала этого года таковым являлся X58, но он выпущен для другой платформы и уже довольно стар (в том числе и в негативном смысле, в плане поддержки периферии). Так что новичок, выпущенный для поддержки крайне эффективных процессоров Sandy Bridge (и, в перспективе, Ivy Bridge), пожалуй, вполне заслуживает столь высокий индекс. Функциональные возможности Intel Z68 выглядят следующим образом:



Блок-схема функциональных возможностей Intel Z68

- поддержка всех новых процессоров на ядре Sandy Bridge при подключении к этим процессорам по шине DMI 2.0 (с пропускной способностью  $\approx 4$  ГБ/с);
- **интерфейс FDI** для получения полностью отрисованной картинки экрана от процессора и блок вывода этой картинки на устройство(-а) отображения;
- до 8 портов PCIe x1 (полноценные PCI-E 2.0);

- 2 порта Serial ATA III на 2 устройства SATA600 и 4 порта Serial ATA II на 4 устройства SATA300, с поддержкой режима AHCI и функций вроде NCQ, с возможностью индивидуального отключения, с поддержкой eSATA и разветвителей портов;
- возможность организации RAID-массива уровней 0, 1, 0+1 (10) и 5 с функцией Matrix RAID (один набор дисков может использоваться сразу в нескольких режимах RAID – например, на двух дисках можно организовать RAID 0 и RAID 1, под каждый массив будет выделена своя часть диска);
- поддержка **технологии Smart Response**;
- 14 устройств USB 2.0 (на двух хост-контроллерах EHCI) с возможностью индивидуального отключения;
- MAC-контроллер Gigabit Ethernet и специальный интерфейс (LCI/GLCI) для подключения PHY-контроллера (i82579 для реализации Gigabit Ethernet, i82562 для реализации Fast Ethernet);
- High Definition Audio (7.1);
- обвязка для низкоскоростной и устаревшей периферии, прочее.



Микросхема чипсета Intel Z68

Как мы уже упомянули, Z68 объединил достоинства чипсетов серии 6x, поддерживая одновременно встроенную графику новых процессоров (вывод картинки, формируемой видеоядром и пересылаемой по специальному интерфейсу FDI, на дисплей через набор видеовыходов на любой вкус: HDMI 1.4, Display Port, DVI, аналоговый d-Sub; два независимых потока), работу двух видеокарт в режиме x8+x8, а также не помеченные (явно) на блок-схеме возможности для разгона процессоров (включая вариант с разгоном видеоядра).

Столь же кратко напомним, что отличительной особенностью нового поколения чипсетов (Intel 6x) являются поддержка SATA 3.0 (двух портов SATA600), полноскоростные интерфейсы PCI Express 2.0 для подключения периферии и расширенная пропускная способность шины до процессора – DMI 2.0. Характерные же недостатки Intel 6x – отсутствие встроенной поддержки USB 3.0 и удаление поддержки шины PCI (хотя в младших и бизнес-чипсетах новой серии PCI поддерживается штатно). Оба недостатка легко исправляются дополнительными контроллерами на материнской плате.

### **Технология Smart Response**

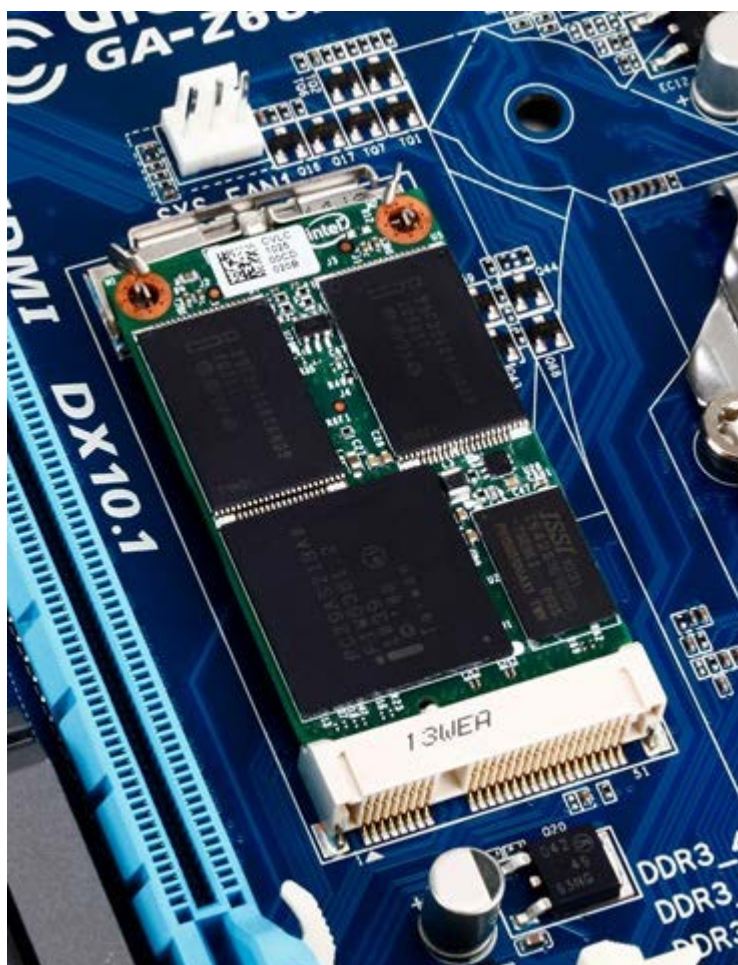
А теперь о том, чего раньше не было. В списке функциональных возможностей вы могли углядеть технологию Smart Response. Это очередная инкарнация идеи Intel о кэшировании работы с жестким диском за счет буферной флэш-памяти. Технология эта планировалась давно, но ее реализация всегда упиралась либо в отсутствие внятной стандартизации решений, либо в излишнюю дороговизну, либо еще во что-то. Вариант Turbo Memory побыл некоторое время на рынке в мобильных системах, и даже дорос до второго поколения, но третье поколение (Braidwood) так и не было реализовано. С интересом понаблюдаем, как оно будет в этот раз. Но прежде необходимо понять, какую пользу и кому может принести новая технология.

Если вы хоть в какой-то степени интересуетесь IT, то просто не могли не слышать о твердотельных накопителях SSD, введение которых в оборот стало одной из знаковых,

революционных технологий последних лет, сравнимой по эффективности разве что с многоядерностью в центральных процессорах (хотя проявляются внешне эти две технологии существенно по-разному и эффективность их заметно различается). Наверняка многие из наших постоянных читателей, прочитав про «живительный» эффект, производимый установкой в компьютер SSD, начали прикидывать что-то вроде: «Винт все равно уже старый и маленький, надо его в резерв поставить, а новый куплю-ка я себе SSD». Затем шло посещение сайта любимой торговой компании, выяснение цены на терабайтник SSD... и переживание гаммы самых разных, но одинаково сильных ощущений.

К сожалению, не так просто качнуться и в обратную сторону, здраво рассудив, что для системы и наиболее важных приложений хватит флэш-диска объемом гигабайт в 20-30, а коллекцию домашнего видео вполне можно хранить и на емком дешевом винчестере. Проблема тут в том, что рынок SSD пока является крайне привлекательным, на этой продукции зарабатываются очень приличные деньги, и производители, вопреки вроде бы универсальным экономическим законам, вовсе не спешат осчастливить многочисленных страждущих накопителями по 20-30 долларов. Вместо этого, с развитием и удешевлением технологий, они предлагают всё более емкие флэш-диски, но по той же минимальной цене, превышающей, как правило, сотню долларов. При этом самые дешевые линейки SSD построены обычно на самых медленных микросхемах памяти — грубо говоря, отходах производства и залежалых товарных остатках, а самые маленькие и дешевые SSD в каждой линейке имеют меньшее число микросхем памяти (и каналов доступа к ним, что напрямую влияет на скорость работы), так что покупка такой модели может серьезно разочаровать.

Есть ли надежда на улучшение ситуации? Да, и даже не одна. В этот сегмент рынка приходит все больше производителей, в том числе и ориентирующихся на поставки по каналу, а не на розничную торговлю. Аналитики предрекают, что распространение SSD в массы позволит в следующем году снизить их стоимость до доллара за гигабайт. Наконец, в платах на Z68 впервые ожидается применение mSATA-модулей. Такой модуль представляет собой, упрощенно говоря, внутренность коробочки типичного SSD-диска — контроллер и микросхемы флэш-памяти, распаянные на маленькой печатной платке. Этот модуль можно компактно разместить прямо на материнской плате, причем не распаивая, а подключив через разъем типа mini-PCIe (но подключен он будет именно к чипсетному порту SATA).



Модуль mSATA (SSD-диск), установленный в плату Gigabyte

Компания Gigabyte уже объявила о выпуске линейки плат (разумеется, на Z68) с поддержкой модулей mSATA, и посетители выставки Computex наверняка смогут увидеть их живьем первыми. Пока, правда, речь идет только об установке модулей производства Intel, основанных на памяти SLC, так что предельно низкой цены от такого решения ожидать не стоит. Но если идея приживется, если подобные (чисто технологически более дешевые в производстве) модули начнут поставляться массово, обеспечивая покупателям свободу выбора и апгрейда (а почему нет?), то пресловутые SSD на 20 ГБ за 20 долларов вполне могут стать реальностью уже в этом или следующем году. Ну а пока работу технологии Smart Response можно испытать с «традиционными» SSD, благо компания Gigabyte, первой начавшая поставки материнских плат на Z68, прислала нам на тесты не только свою плату, но и небольшой SSD-диск Kingston.

## **Заключение**

Вывод, касающийся «аппаратных» особенностей нового чипсета Intel — тривиален. Нам дали P67 и H67 в одном флаконе и по более высокой цене. Те, кто дорожит «потенциалом» системы, непременно захотят купить плату именно на Z68 — чтобы в случае чего иметь возможность использовать всё. На практике же довольно легко понять, нужен ли конкретно вам разгон (и SLI/CrossFire) или встроенное видео — и сделать выбор в пользу платы на одном из чипсетов первой волны (тем более, что Z68 пока активно продвигаться не будет). Про технологию Lucid Virtu, которую мы будем видеть на большинстве плат на новом чипсете, мы поговорим в обзорах таких плат, но вообще говоря, и без того ясно, что совмещение интегрированного видео и установленной дискретной видеокарты нужно очень немногим, особенно если такая схема не дает выигрыша в энергопотреблении, количестве поддерживаемых мониторов и пр. Зато будет работать движок транскодирования видео? Да по́лно вам. За реальное конкурентное преимущество это может сойти только в очень, очень специфических случаях.

Таким образом, из аргументов за плату на Z68 остается только Smart Response. По результатам тестов можем подтвердить, что технология рабочая, хотя и не лишенная проблем. Ее главный недостаток — что она не дает (гарантированно, то есть в любом случае) той визуальной скорости и ощущения «летающего» компьютера, которые обеспечивает средней руки SSD, используемый в качестве системного диска. А считать какие-то проценты ускорения дисковых операций в среднем — это так неромантично!..

Наши рекомендации в этом вопросе будут таковы: если ваши возможности соответствуют вашим желаниям, то есть вы можете позволить себе приобрести диск SSD такого объема, чтобы на него установилась ОС и наиболее активно используемые вами приложения, то так и сделайте — купите этот SSD под системный диск и не знайте с ним горя. Если же при отсутствии лишних денег ваши аппетиты в плане количества и объема используемых приложений скромными не назовешь, а тут еще на рынке массово начнут появляться флэш-диски по бросовым ценам, вы теперь знаете, какое применение можно найти даже моделям минимального объема. Не очень понятно, правда, как вы при таком режиме строгой экономии сможете позволить себе дорогую плату на Z68, но тут подвижки могут быть как в ту, так и в другую сторону (у материнских плат или у вашего кошелька).

## **Задание для выполнения**

- 1. Изучить теоретические материалы по теме.*
- 2. Ответить на контрольные вопросы.*

## **Контрольные вопросы**

- 1. Используя ресурсы сети Интернет, приведите примеры материнских (системных) плат на чипсетах Z68, P67, H67.*
- 2. Приведите таблицы характеристик выбранных материнских плат.*
- 3. Перечислите отличия выбранных материнских плат от параметров предыдущего чипсета X-58 (поддержка процессоров, параметры шин, параметры и количество интерфейсов и т.д.).*



4. Перечислите отличия выбранных материнских плат от базовых моделей чипсетов (параметры шин, параметры и количество интерфейсов и т.д.).

### **Оформление отчета**

Оформление отчета производится по правилам оформления курсовых проектов:

- использование программ *Microsoft Word* или *Open Office*;
- поля для последующей вставки рамки с основной надписью: слева 3 см, снизу 3 см, справа 1,5 см, сверху 1,5 см;
- шрифт *Arial*, размер 12 пунктов, курсив;
- абзацный отступ (красная строка) 1 см;
- межстрочный интервал - множитель 1,2;
- рисунки в тексте (не перед текстом) без обтекания с выравниванием по центру, подписочная надпись шрифтом *Arial* размером 10 пунктов.

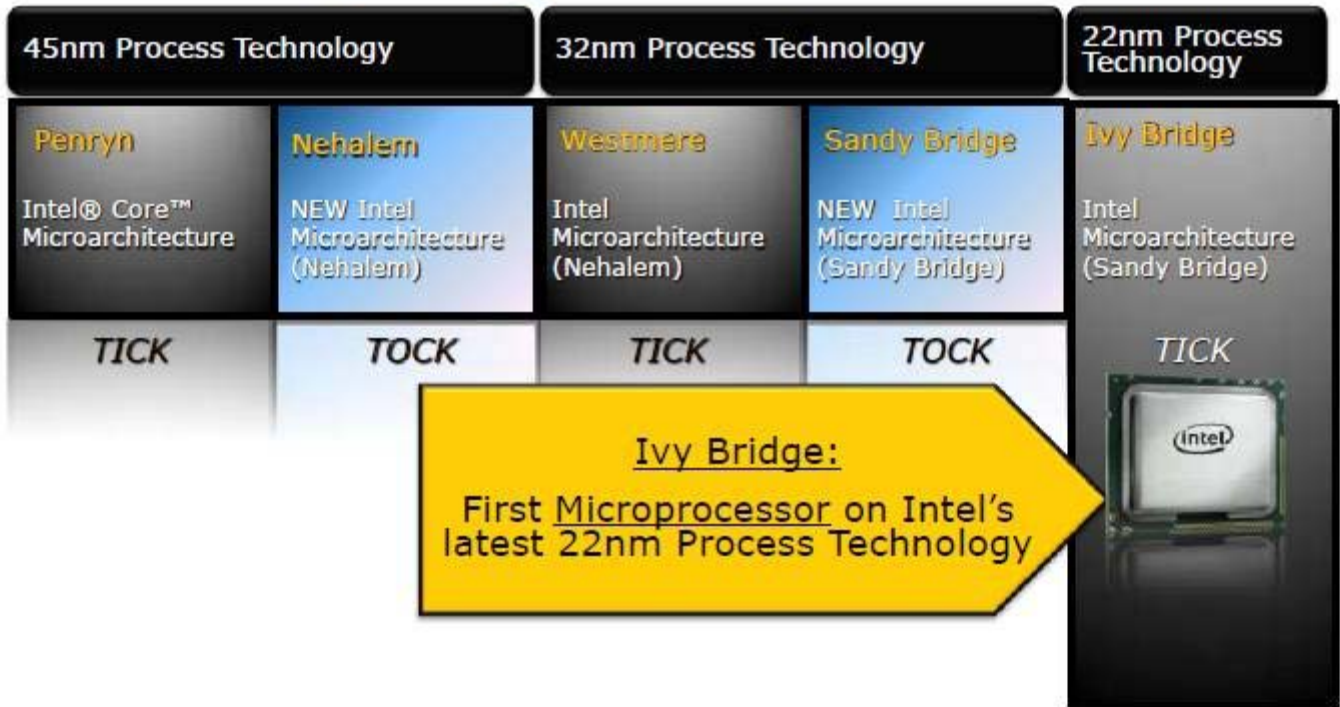
### **Содержание отчета**

1. Ответы на контрольные вопросы.

## 8 Микроархитектура Intel Ivy Bridge

Уже в течение пяти лет выход новых поколений процессоров у Intel происходит в соответствии со стратегией Tick-Tock («тик-так»). Суть этой принципа заключается в том, что перевод производства на новый технологический процесс и внедрение усовершенствованных версий микроархитектуры происходит поочерёдно, примерно с двухгодичным периодом.

### Newest Manufacturing Technology Delivers Ivy Bridge



**Cadence of Innovation delivers New Microprocessor Efficiency on the 22nm Process**



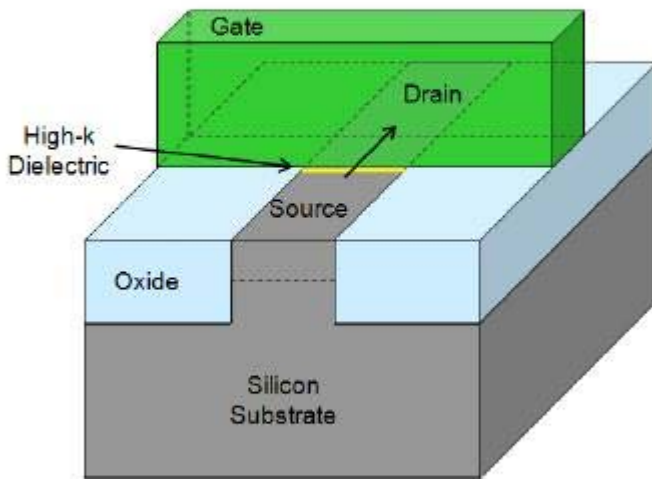
4

Intel Confidential—NDA Platform Roadmap. All dates and plans are subject to change without notice.

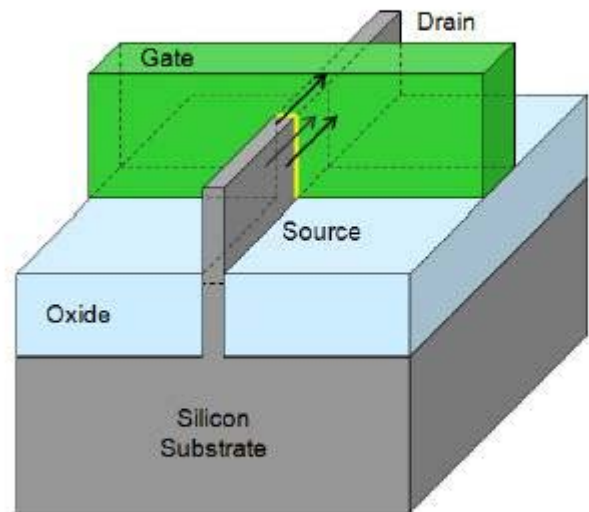
Таким образом, Ivy Bridge стал следующим «тиком», в рамках которого производственный процесс начал использовать 22-нм нормы. Intel усовершенствовал не только техпроцесс, но и внедрил кардинальные изменения в базовую структуру транзисторов. Традиционные планарные транзисторы, применявшиеся в полупроводниковых устройствах на протяжении многих лет, с переходом на 22-нм нормы производства заменены более совершенными транзисторами с трехмерной конструкцией (Tri-Gate).

# Transistor Innovation

32 nm Planar Transistors

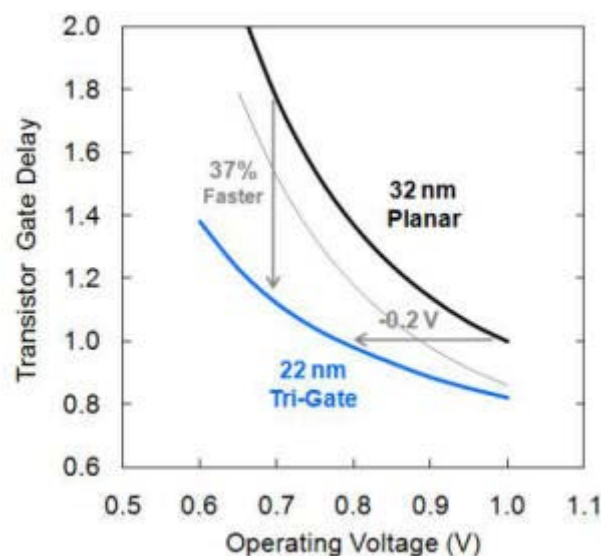


22 nm Tri-Gate Transistors



**Intel's 22 nm technology introduces revolutionary 3-D Tri-Gate transistors**

Обновленная версия транзистора отличается использованием затвора в виде тонкой трехмерной кремниевой пластины, установленной перпендикулярно кремниевому субстрату. Прохождение тока в этом случае контролируется тремя затворами, расположенными на гранях пластины. Такое усовершенствование при минимальных геометрических размерах транзисторов обеспечивает максимальную величину тока во включенном состоянии и приближенную к нулю — в выключенном. В результате не только ускоряется переключение, но и уменьшаются паразитные токи утечки.



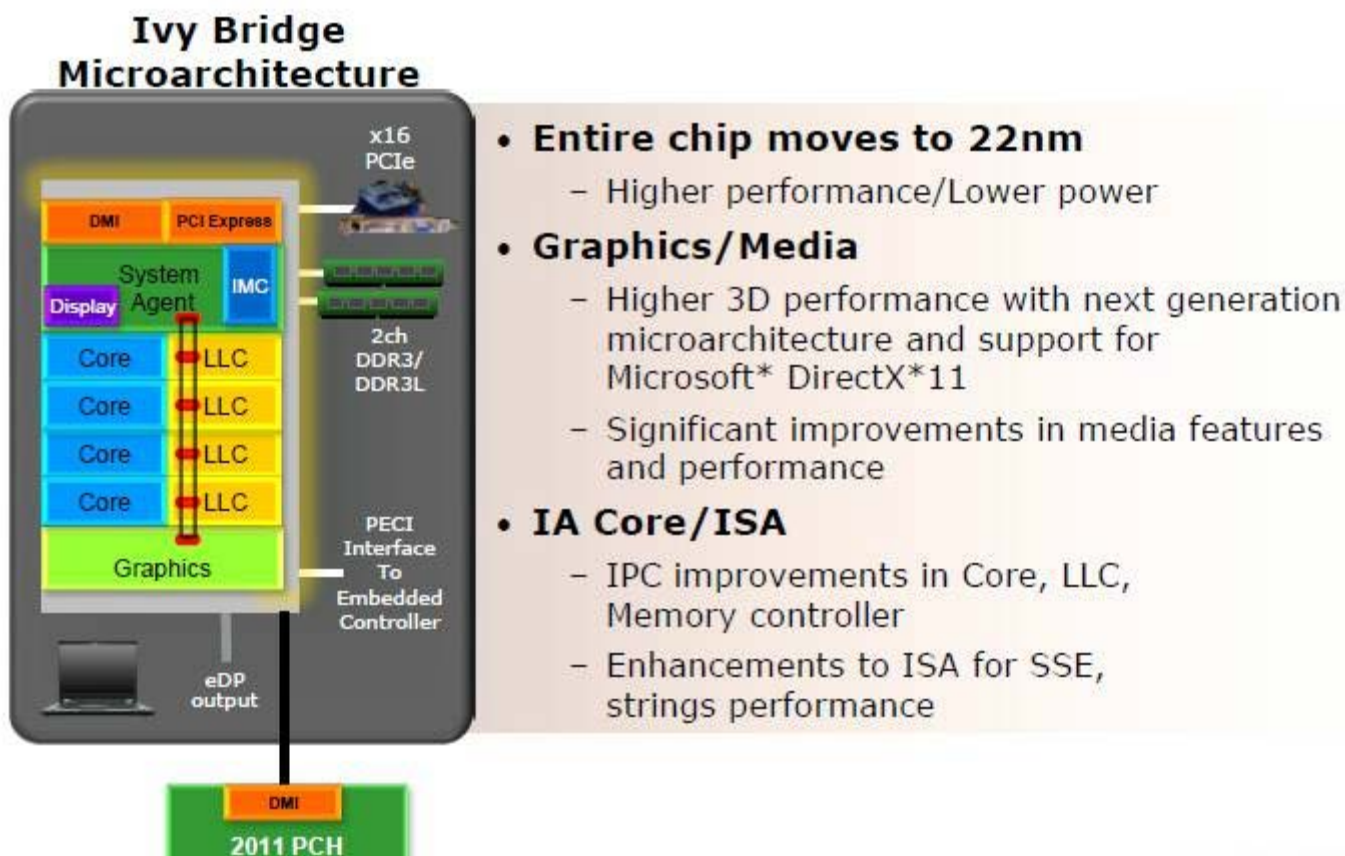
Практическим результатом усовершенствований в технологическом процессе может стать как повышение тактовых частот процессоров, так и беспрепятственное снижение их

напряжения питания и соответствующее падение тепловыделения. Приведённый график говорит о том, что с вводом 22-нм техпроцесса Intel имеет возможность снизить рабочее напряжение на 0,2 В, но сохранить при этом достигнутые на данный момент тактовые частоты. И если бы 22-нм процессоры использовали микроархитектуру Sandy Bridge, это бы означало примерно 37-процентное падение энергопотребления и тепловыделения.

Столь впечатляющее технологическое достижение фактически развязало руки разработчикам. Intel и так с переходом на новые производственные технологии редко воздерживалась от внесения изменений в микроархитектуру. Теперь же унимать полёт инженерной мысли и вовсе не было никакого резона. В результате Ivy Bridge станет не результатом перевода Sandy Bridge на новые «полупроводниковые рельсы», а процессором со значительно улучшенной микроархитектурой.

Вот так, собственными же стараниями Intel поставила под сомнение стратегию «тик-так». Правда, дабы сохранить лицо, представители компании стали применительно к Ivy Bridge оперировать термином «тик+», однако это лишь подчёркивает, что изначальная концепция дышит на ладан.

## Ivy Bridge – What is New...



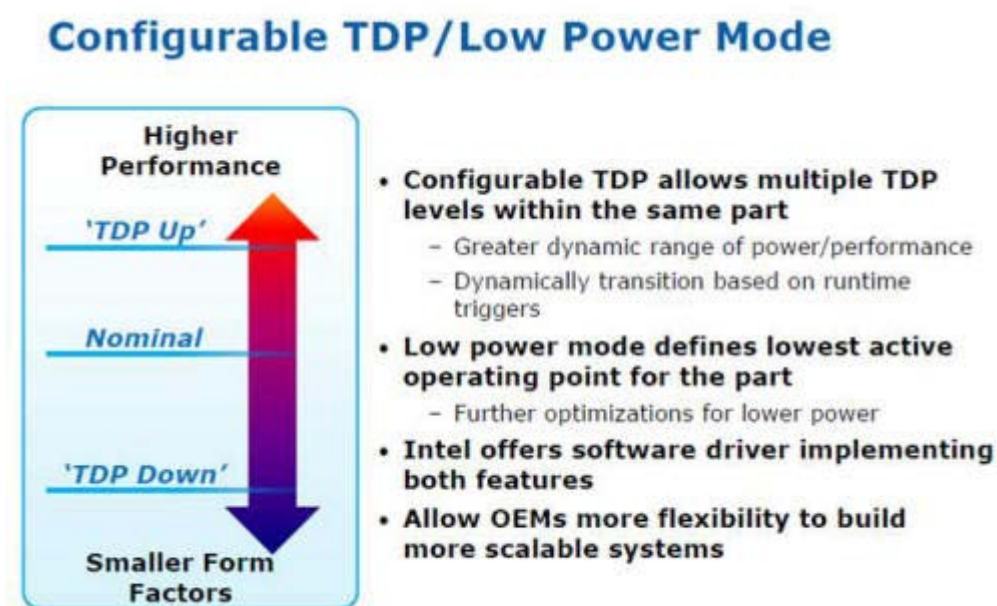
Говоря вкратце, изменений в Ivy Bridge произошли по всем фронтам. Но ключевые улучшения, наиболее бросающиеся в глаза, следующие:

- Новый 22-нм технологический процесс с использованием трёхмерных транзисторов уменьшит тепловыделение;
- Новый подход к управлению тепловыделением: конфигурируемый TDP;
- Графическое ядро Ivy Bridge получило существенно повышенную производительность и поддержку DirectX 11;

- В процессоре добавился встроенный аппаратный генератор случайных чисел и защита ОС от атак типа «повышение привилегий»;
- Контроллер памяти получил поддержку более скоростной и низковольтной памяти.

При этом базовые принципы построения процессоров с микроархитектурой Ivy Bridge останутся такими же, как и у Sandy Bridge. Так же как и предшественники, они будут базироваться на едином полупроводниковом кристалле, включающем одновременно вычислительные и графическое ядра. Кеш третьего уровня сохранит модульную структуру и останется доступным для всех процессорных блоков. На своём месте в процессоре останутся интегрированные контроллеры памяти и шины PCI Express. А все перечисленные составные компоненты CPU будут объединяться в единое целое хорошо зарекомендовавшей себя кольцевой шиной.

## 8.1 Управление для тепловыделения



Процессоры поколения Ivy Bridge имеют три значения TDP для каждой модели: минимальное, номинальное и максимальное. Это значит, что при наличии подходящих условий для эффективного охлаждения и при достаточном питании процессор получит возможность существенно повышать свою рабочую частоту, пренебрегая ограничения по номинальному TDP, ну и наоборот — если по каким-то причинам нужно начать экономить электроэнергию, то TDP для процессора можно будет перевести на более низкий уровень.

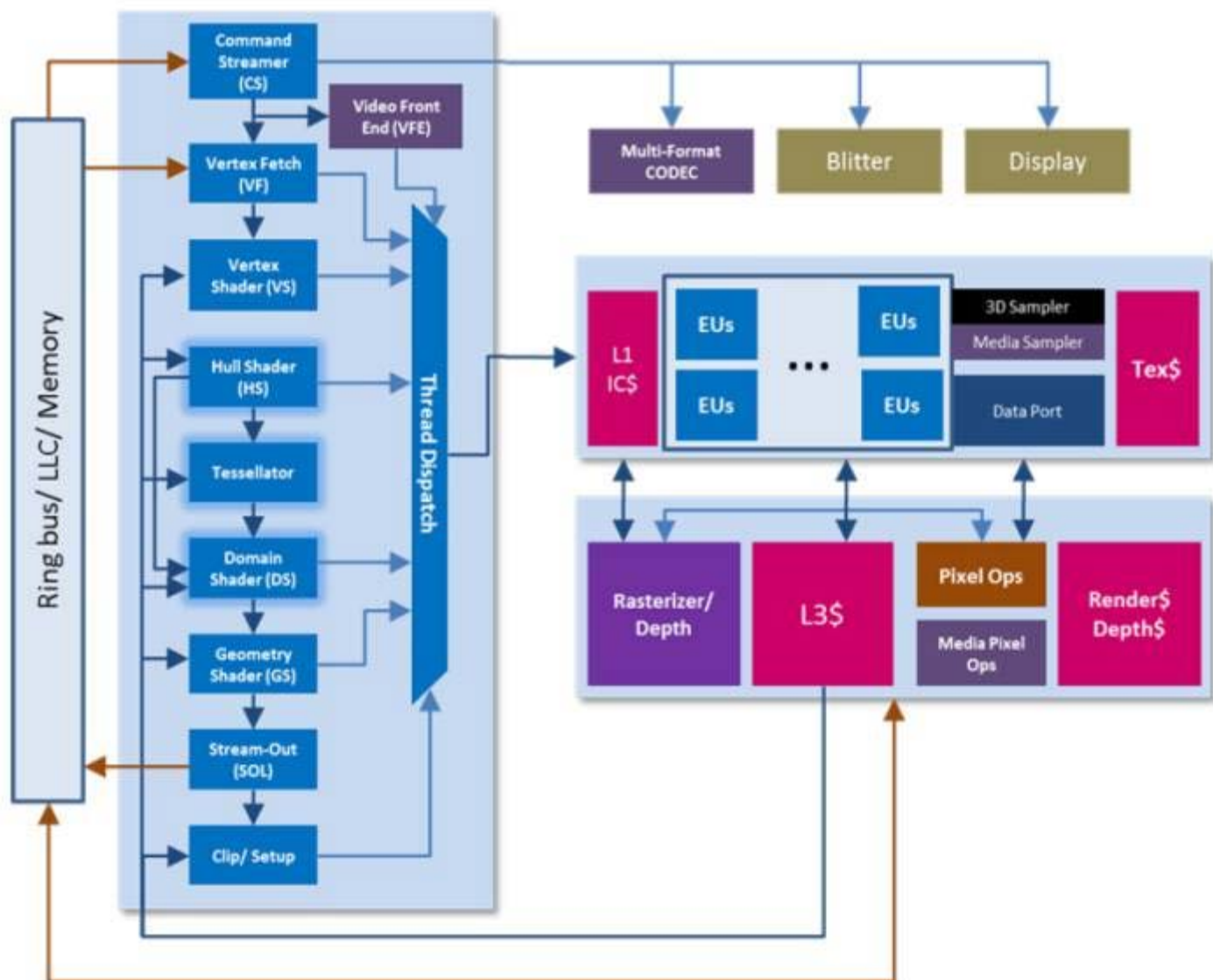
### Основной фокус — на графике

Новое графическое ядро Ivy Bridge, имеющее кодовое имя Carlow, не просто значительно быстрее, чем текущие ядра Intel HD Graphics 2000/3000. Оно также предлагает и принципиально новые функции, фактически становясь следующим поколением интеловских GPU. Так что графика — это даже не «тик+», а явный «так»: в Carlow есть одновременно и внутренние оптимизации, и поддержка новых возможностей, и улучшения, направленные на снижение тепловыделения.

Даже если не вдаваться в технические подробности, то и с точки зрения простого пользователя найдётся целый ряд позитивных изменений. Так, в целом производительность графики должна возрасти по предварительным оценкам на 60 % по сравнению с предыдущими интеловскими интегрированными GPU. В нём будет реализована поддержка DirectX 11 и OpenGL 3.1 — самых современных на данный момент графических API — и даже поддержка OpenCL 1.1

силами шейдерных процессоров. Последнее особенно важно, потому что, используя Ivy Bridge, можно будет решать на графических ядрах счётные задачи — то, что APU компании AMD умеют делать с самого рождения.

Блок-схема графического ядра приведена на следующем рисунке:



Рост производительности графического ядра следующего поколения в первую очередь обуславливается увеличением количества исполнительных устройств. В Sandy Bridge максимальное количество таких устройств — 12, при этом на каждое из них приходится по одному текстурному блоку. В Ivy Bridge максимальное число исполнительных устройств вырастет до 16, причём на каждое будет полагаться по два блока текстурирования. Ещё одно важное изменение — добавление в графическое ядро собственной быстрой кеш-памяти.

Впрочем, нововведения в GPU носят не только экстенсивный характер. В графическое ядро Ivy Bridge добавлены блоки для аппаратной тесселяции, а также внесена поддержка Shader Array (что, собственно, и позволило добиться совместимости с Shader Model 5.0 и DirectX 11). Много изменений направлено и на ускорение или улучшение каких-то конкретных операций. Например, в корне переработаны алгоритмы анизотропной фильтрации, которая в будущем графическом ядре Carlou должна будет выполняться на порядок качественнее.

Любопытно, что вместе с микроархитектурными доработками разработчики перетасовали расположение элементов графического ядра на полупроводниковом кристалле. Ядро распалось на пять доменов, и, очевидно, пользуясь новой модульной структурой, Intel

предлагают большее число модификаций интегрированной графики, различающихся по производительности и возможностям.

Определённую работу специалисты Intel провели и в части совершенствования возможностей вывода изображения. Графика Ivy Bridge при условии использования этих процессоров вместе с материнскими платами на будущих чипсетах седьмой серии сможет выводить изображение на три независимых дисплея (Sandy Bridge умеет только на два). Плюс в будущих платах добавится реализация HDMI-интерфейса версии 1.4 с поддержкой передачи 3D.

*Настольные процессоры архитектуры Ivy Bridge*

Ядра (потоки)	Марка и модель		ЦПУ (Тактовая частота)		Графика (Тактовая частота)		Кэш L3	VT-d	TDP			
			Штатная	Турбо (1C/2C/3C/4C)	Штатная	Турбо						
4 (8)	Core i7	3770K	3,5 ГГц	3,9 / 3,9 / 3,8 / 3,7 ГГц	650 МГц	1150 МГц	8 МБ		77 Вт			
		3770	3,4 ГГц						65 Вт			
		3770S	3,1 ГГц	3,9 / 3,8 / 3,6 / 3,5 ГГц					45 Вт			
		3770T	2,5 ГГц	3,7 / 3,6 / 3,4 / 3,1 ГГц					77 Вт			
4 (4)	Core i5	3570K	3,4 ГГц	3,8 / 3,8 / 3,7 / 3,6 ГГц			650 МГц		1150 МГц	6 МБ		77 Вт
		3570		3,8 / 3,7 / 3,5 / 3,4 ГГц								65 Вт
		3570S	3,1 ГГц	3,8 / 3,7 / 3,5 / 3,4 ГГц								45 Вт
		3570T	2,3 ГГц	3,3 / 3,2 / 3,0 / 2,9 ГГц								77 Вт
		3550	3,3 ГГц	3,7 / 3,7 / 3,6 / 3,5 ГГц	65 Вт							
		3550S	3,0 ГГц	3,7 / 3,6 / 3,4 / 3,3 ГГц	77 Вт							
		3475S	2,9 ГГц	3,6 / 3,5 / 3,3 / 3,2 ГГц	65 Вт							
		3470	3,2 ГГц	3,6 / 3,6 / 3,5 / 3,4 ГГц	77 Вт							
		3470S	2,9 ГГц	3,6 / 3,5 / 3,3 / 3,2 ГГц	1100 МГц	65 Вт						
3470T	3,6 / 3,3 ГГц	3 МБ		35 Вт								

4 (4)		3450	3,1 ГГц	3,5 / 3,5 / 3,4 / 3,3 ГГц			6 МБ	77 Вт		
		3450S	2,8 ГГц	3,5 / 3,4 / 3,2 / 3,1 ГГц				65 Вт		
		3350P	3,1 ГГц	3,3 / 3,3 / 3,2 / 3,1 ГГц				N/A	69 Вт	
		3330	3,0 ГГц	3,2 / 3,2 / 3,1 / 3,0 ГГц				1100 МГц	77 Вт	
		3330S	2,7 ГГц	3,2 / 3,1 / 2,9 / 2,8 ГГц					65 Вт	
2 (4)	Core i3	3240	3,4 ГГц	N/A			55 Вт			
		3240T	2,9 ГГц				35 Вт			
		3225	3,3 ГГц				55 Вт			
		3220					35 Вт			
		3220T	2,8 ГГц				35 Вт			
		3210	3,2 ГГц							
2 (2)	Pentium m	G2130	3,2 ГГц	N/A		3 МБ	55 Вт			
		G2120	3,1 ГГц				35 Вт			
		G2120 T	2,6 ГГц				55 Вт			
		G2020	2,9 ГГц				35 Вт			
	G2020 T	2,5 ГГц								
	G2010	2,8 ГГц								
	Celeron	G1620	2,7 ГГц				650 МГц	1050 МГц	2 МБ	55 Вт
		G1610	2,6 ГГц							35 Вт
G1610 T		2,3 ГГц								

## 8.2 Чипсеты Intel 7-й серии – сравнительный обзор



9 апреля 2012 года, Intel официально объявила о выходе чипсетов новой, седьмой серии. И хотя информация об этих чипсетах обсуждалась до того в течение почти что года, думается, имеет смысл еще раз в одном тексте свести воедино все их основные характеристики и функции. Ведь одно дело – просто обсуждать, и совсем другое – после обсуждения пойти в магазин и приобрести выбранное устройство или набор комплектующих. Итак, чипсеты седьмой серии (кодовое наименование Panther Point) спроектированы под процессоры нового поколения Ivy Bridge, кроме того, поддерживаются и процессоры предыдущего поколения Sandy Bridge. В целом чипсетная картина выглядит так:

чипсетная картина выглядит так:



Intel Q75 Express Chipset	Настольные ПК – корпоративный сегмент
Intel Q77 Express Chipset	
Intel B75 Express Chipset	
Intel Z77 Express Chipset	Настольные ПК – потребительский сегмент
Intel Z75 Express Chipset	
Intel H77 Express Chipset	
Mobile Intel HM75 Express Chipset	Мобильные ПК – потребительский сегмент
Mobile Intel HM76 Express Chipset	
Mobile Intel HM77 Express Chipset	
Mobile Intel UM77 Express Chipset	
Mobile Intel QM77 Express Chipset	Мобильные ПК – корпоративный сегмент
Mobile Intel QS77 Express Chipset	

Для начала, выделим общие черты всех чипсетов:

- Интегрированное видео на графическом ядре процессора (то есть по сути материнские платы «без видео» ныне отсутствуют как класс, хотя видео как такового на них нет);
- Подключение до 3 независимых мониторов;
- Интегрированная сетевая карта 10/100/1000Base-T;
- Интегрированный звук Intel High Definition Audio;
- Память DDR3 (до 1600 МГц).

А теперь рассмотрим каждое из семейств по отдельности.

Чипсеты для домашних ПК



Логика построения линеек примерно аналогична той, что была в шестой серии. В классе настольных домашних ПК топовой будет Z-серия с большим разгонным потенциалом. Флагман серии, Z77, как и прежняя «массовая» заряженная модель Z68, сможет удовлетворить нужды большинства требовательных домашних пользователей – ну а для маньяков по-прежнему имеется X79. H77 – рабочая лошадка с целевой аудиторией, кому ехать, а не шашечки. Все чипсеты поддерживают технологию Intel Rapid Storage Technology. Слухи о смерти шины PCI в домашних материнских платах оказались несколько преувеличенными – слоты PCI пока присутствуют, однако контроллер PCI вынесен за пределы чипсета и выполнен сторонним производителем – верный признак его скорого вытеснения.

Чипсет	Z77	Z75	H77
Слоты PCI Express 3.0	1x16 или 1x8 + 1x8 или 1x8 + 2x4*	1x16 или 1x8 + 1x8 или 1x8 + 2x4	1x16 или 1x8 + 2x4
Линии PCI Express 2.0	8	8	8
Порты SATA2 (SATA3)	4 (2)	4 (2)	4 (2)
Порты USB2 (USB3)	10 (4)	10 (4)	10 (4)
Intel Smart Response Technology	Да	Нет	Да
Разгон процессора	Да	Да	Нет

\* Здесь и далее второй PCI Express x4 выделен под шину Thunderbolt.

### Чипсеты для бизнес ПК



В линейке бизнес-чипсетов, как водится, основное внимание отводится средствам удаленного мониторинга и администрирования, а также корпоративной безопасности. Здесь и флагманская ныне технология vPro (о ней мы уже подробно рассказывали), и Intel Standard Manageability (ISM) и Intel Small Business Advantage (SBA). Младший в линейке чипсет B75 позиционируется как решение для малого и среднего бизнеса, более дорогие аналоги предлагается использовать в крупных корпоративных сетях с развитым централизованным управлением IT-инфраструктурой. В отличие от домашних чипсетов, корпоративные пока содержат в себе «родной» контроллер PCI, но, думается, это тоже ненадолго.

	Q77	Q75	B75
Линии PCI Express 2.0	8	8	8
Порты SATA2 (SATA3)	4 (2)	5 (1)	5 (1)
Порты USB2 (USB3)	10 (4)	10 (4)	8 (4)
Intel Smart Response Technology	Да	Нет	Нет
Технологии управления и мониторинга	vPro/ISM/SBA	ISM	SBA

## Чипсеты для мобильных ПК



В категории мобильных чипсетов наиболее богатым функционалом обладает HM77, а вот UM77, напротив, чипсет с уменьшенным функционалом, но пониженным энергопотреблением. В целом можно сказать, что мобильные чипсеты в несколько уменьшенном виде наследуют возможности и технологии своих десктопных аналогов, отражая, естественно, нюансы мобильности.

	<b>HM75</b>	<b>HM76</b>	<b>HM77</b>	<b>UM77</b>	<b>QM77</b>	<b>QS77</b>
Линии PCI Express 2.0	8	8	8	4	8	8
Порты SATA2 (SATA3)	4 (2)	4 (2)	4 (2)	3 (1)	4 (2)	4 (2)
Порты USB2 (USB3)	12 (0)	8 (4)	10 (4)	6 (4)	10 (4)	10 (4)
Intel Rapid Storage	Нет	Нет	Да	Да	Да	Да

В список опциональных возможностей мобильных чипсетов также входят:

- Intel Anti-theft Technology (защита от «угона» ноутбука);
- Intel Rapid Start Technology (расширенный режим гибернации и ускорение выхода из нее);
- Intel Smart Connect Technology (поддержка сетевой активности во время «сна»).

## **Задание для выполнения**

1. Изучить теоретические материалы по теме.
2. Ответить на контрольные вопросы.

## **Контрольные вопросы**

1. Осуществить подборку "процессор + набор системной логики" для офисного ПК.
2. Осуществить подборку "процессор + набор системной логики" для универсального домашнего ПК.
3. Осуществить подборку "процессор + набор системной логики" для игрового ПК.

## **Оформление отчета**

Оформление отчета производится по правилам оформления курсовых проектов:

- использование программ Microsoft Word или Open Office;
- поля для последующей вставки рамки с основной надписью: слева 3 см, снизу 3 см, справа 1,5 см, сверху 1,5 см;
- шрифт Arial, размер 12 пунктов, курсив;
- абзацный отступ (красная строка) 1 см;
- межстрочный интервал - множитель 1,2;
- рисунки в тексте (не перед текстом) без обтекания с выравниванием по центру, подрисуночная надпись шрифтом Arial размером 10 пунктов.

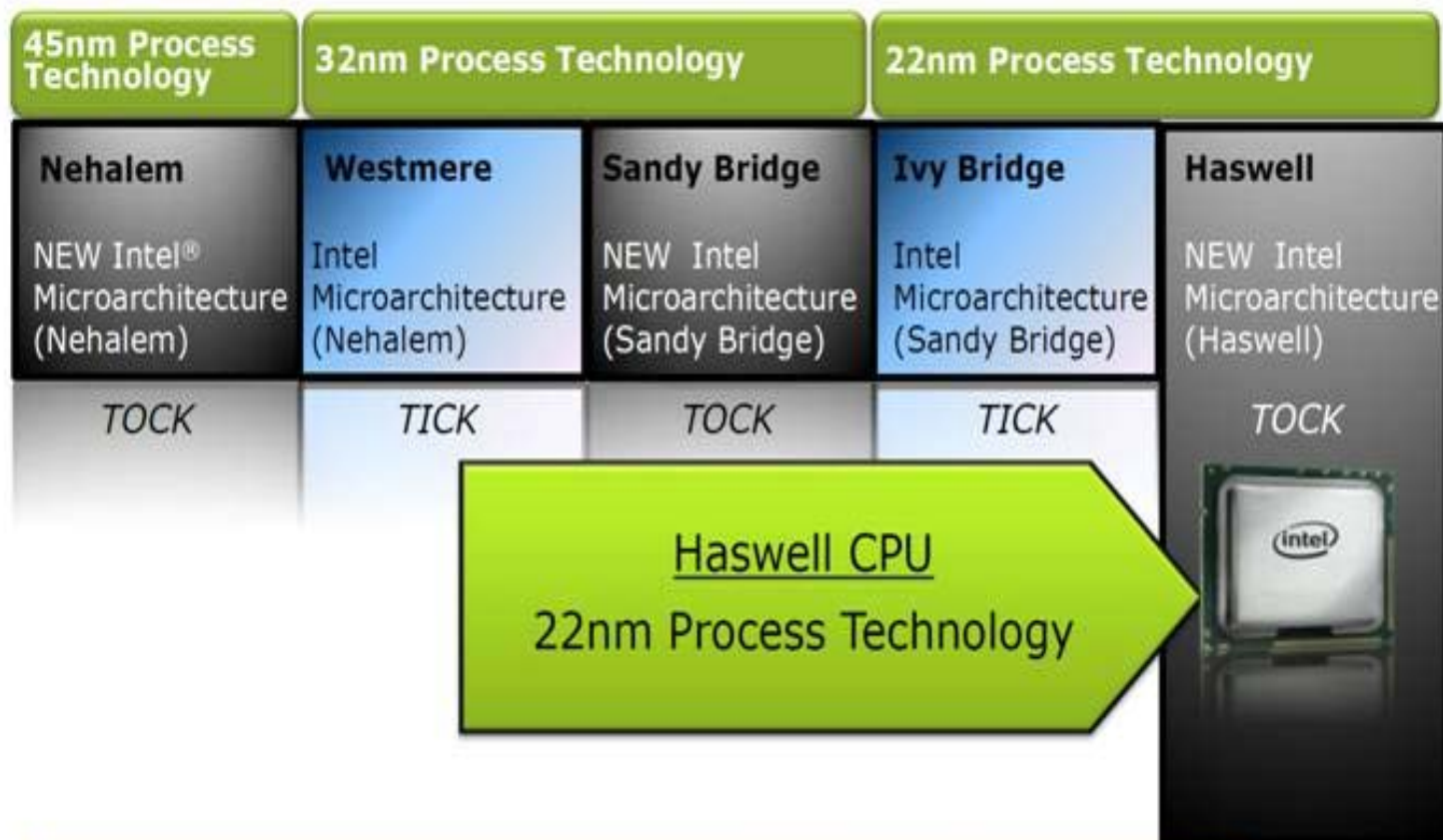
## **Содержание отчета**

1. Ответы на контрольные вопросы.

## 9 Микроархитектура Intel Haswell

Прошлая микроархитектура, Ivy Bridge, в этой классификации была «тиком», новая же, Haswell, — это «так». То есть в лице Haswell, по идее, кардинально обновлённый изнутри процессор, но выпускаемый по уже привычной 22-нм технологии с трёхмерными транзисторами.

# Tick/Tock Development Model



Haswell builds upon innovations in the 2<sup>nd</sup> and 3<sup>rd</sup> Generation Intel® Core™ i3/i5/i7 Processors (Sandy Bridge and Ivy Bridge)

IDF2013  
INTEL DEVELOPER FORUM

Да, микроархитектура Haswell во многом действительно может считаться высокоэнергоэффективной, и разрабатывалась она в первую очередь с прицелом на мобильные применения. Однако Intel всё-таки не забывает о том, что принятая в компании бизнес-модель предполагает использование единого дизайна в обширной линейке продукции, включающей мобильные, десктопные и серверные компоненты. Это значит, что под модным фасадом низкого энергопотребления скрывается прочный фундамент, позволяющий направить Haswell в разные рыночные ниши. Иными словами, новая микроархитектура не потеряла своей универсальности. Путём манипулирования числом ядер, версиями графического движка, целевым уровнем энергопотребления, размером кеш-памяти и добавлением того или иного набора внешних интерфейсов из Haswell могут получаться разные по своей сути процессоры.

## Haswell Processor Family Overview (Traditional)



Впрочем, если касаться собственно микроархитектуры, то да, в ней на первом месте стоят нововведения, направленные на оптимизацию тепловых и энергетических режимов. Изменений же, способных поднять производительность, не так много, и на цикл разработки «так» они если и тянут, то с большим трудом. Действительно, когда Intel выпускала Nehalem или Sandy Bridge, перестройка затрагивала не только внутренние блоки вычислительных ядер, но и базовую концепцию процессорного дизайна. Каждый «так» казался чем-то действительно принципиально другим, а от степени новаторства захватывало дух. Но если посмотреть на обобщённую схему Haswell, то её легко перепутать с предшественником — Ivy Bridge.

## Design Philosophy

Retain key prior Sandy Bridge and Ivy Bridge microarchitecture features, such as: Intel® Hyper-Threading, Intel® Turbo Boost, Ring Interconnect



Converged core: Single microarchitecture that scales from tablet to server

Performance	Modularity	Power Innovations
<ul style="list-style-type: none"> <li>Legacy Code Performance Improvements</li> <li>New Technologies to Extract Greater Parallelism</li> </ul>	<ul style="list-style-type: none"> <li>Increased power/performance range</li> <li>Greater number of supported products</li> <li>Support for SoC designs</li> </ul>	<ul style="list-style-type: none"> <li>Active Power Reduction</li> <li>Idle Power Reduction</li> <li>Focused on Full Platform, not just CPU</li> </ul>

**Goal: Achieve new levels of power reduction without compromising performance**

Все функциональные блоки и принципы их объединения в процессоре остались теми же. Haswell наследует из прошлого все удачные технологии: турборежим, Hyper-Threading, кольцевую шину, но ничего нового к этому багажу не добавляет. Изменения есть лишь в недрах отдельных узлов. Причём инженерное вмешательство в глубинные слои микроархитектуры не слишком значительно. Исполнительный конвейер изменился не слишком сильно, его протяженность составляет те же 14–19 стадий, что и раньше. Фронтальная часть получила лишь отдельные косметические усовершенствования, а все сколько-нибудь значимые перемены касаются лишь механизма исполнения инструкций и поддержки новых наборов команд. Говоря о том, является ли Haswell более производительной микроархитектурой, нежели Ivy Bridge, Intel ссылается на улучшение быстродействия до 20–30 процентов, но следует иметь в виду, что эта оценка включает и выигрыш от использования новых команд AVX2, для которых длительный и непростой этап внедрения ещё впереди.

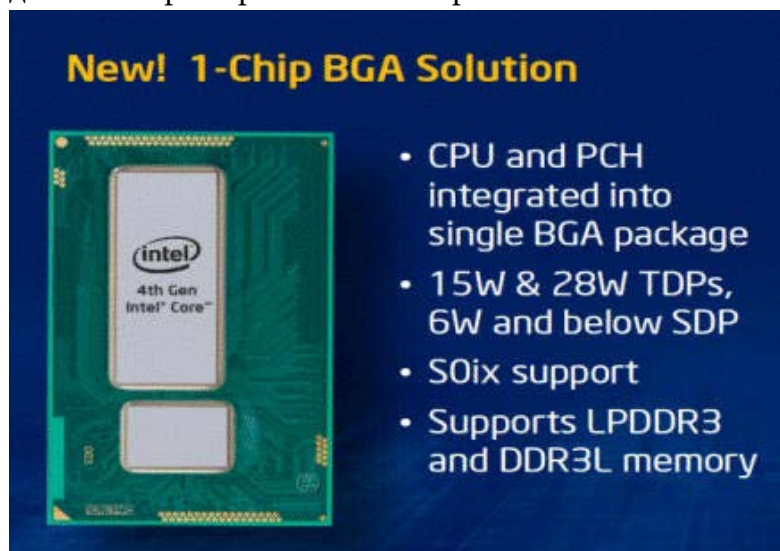
### **Экономичность: всё ради неё**

Зато шагов, сделанных для улучшения экономичности процессорного дизайна, — хоть отбавляй. Львиная доля усилий разработчиков была потрачена на снижение энергопотребления, и, надо сказать, с точки зрения мобильных систем усилия эти прошли далеко не впустую. Системы на базе Haswell могут работать от батареи примерно на 50 процентов дольше, чем аналогичные конфигурации на базе Ivy Bridge. В простое выигрыш Haswell по сравнению с процессорами предыдущего поколения составляет порядка 2–3 раз! А в состоянии готовности к работе при сохранении сетевых соединений (connected standby) общее потребление платформы по сравнению с системами на базе Sandy Bridge снизилось примерно в 20 раз.

Столь впечатляющий прогресс своими корнями уходит не в простое совершенствование технологического процесса, который на самом деле имеет лишь эволюционные отличия от 22-нм техпроцесса с трёхмерными транзисторами, используемого для производства Ivy Bridge. И уж тем более дело не в банальном увеличении количества зон процессорного кристалла, которые при отсутствии активности могут независимо друг от друга отключаться от питающей шины. Конечно, всё это вносит определённый вклад в экономичность Haswell, но подобные изменения происходят с каждым новым поколением интеловских процессоров, а качественный скачок случился только сейчас. Так что секрет успеха — в другом.

Вкратце: новые рубежи экономичности были достигнуты благодаря комплексу мероприятий, проведённых не столько с самим процессором, сколько с платформой и инфраструктурой в целом.

Во-первых, важную роль сыграла общая интеграция компонентов платформы: в процессорный кристалл переключалась значительная часть схемы преобразователя питания, а для ультрамобильных применений был спроектирован специализированный SoC-вариант процессора, содержащий на той же подложке второй кристалл — набор системной логики.



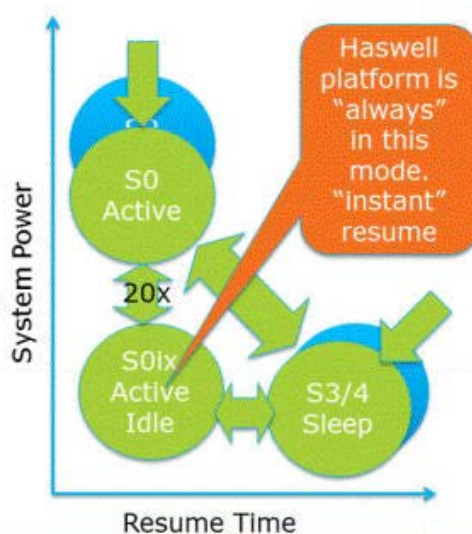
Во-вторых, Intel провела значительную работу с основными производителями контроллеров, указав им на необходимость качественной поддержки состояний сна и глубокого сна. Попутно разработчики рассчитывают, наконец, добиться от производителей дисплейных матриц поддержки функции Panel Self Refresh, позволяющей сохранять изображение на экране без его постоянного обновления со стороны графического ядра.

В-третьих, на руку сыграла и операционная система Windows 8, ядро которой гораздо рачительнее относится к обработке прерываний, по возможности стараясь избегать разрозненных транзакций, пробуждающих процессор или устройства.

И наконец, в-четвёртых, в Haswell появился новый набор ACPI-состояний сна Soix, похожих по уровню энергопотребления на S3/S4 (когда в пассив отправляются все составляющие платформы за исключением системной памяти), но со временем перевода системы в полностью рабочее состояние на уровне нескольких миллисекунд. Кроме того, добавились также и новые состояния простоя процессора C7 и далее, достигаемые при видимой работоспособности системы, но при которых с основной части CPU может быть полностью снято питающее напряжение.

## Haswell Power Management Innovation

- All day experiences
  - Improving power efficiency for active workloads
- Evolutionary improvements
- New extremely low-power active state
  - 20x+ improvement from prior generation
  - Enables significant improvement in realizable battery life
  - Automatic, continuous, fine-grained, transparent to well written SW
  - Leverages learnings from phone & tablet development



**Revolutionary improvements in idle power consumption:  
Everything that is not needed is turned off!**

Однако всё перечисленное в первую очередь касается мобильных платформ и длительности их работы от батареи. В настольных системах большинство из этих нововведений также имеет место, но для конечных пользователей они практически безразличны. Что же их затрагивает самым непосредственным образом, так это появление в процессоре Haswell новых зон, работающих на различных частотах. В Ivy Bridge таких зон было две: вычислительные ядра (вместе с кешем и системным агентом) и графическое ядро. Но это оказалось не лучшим решением с точки зрения экономичности, так как обращения графики к данным в L3-кеше приводили к выходу из энергосберегающих состояний всего процессора. Поэтому в Haswell Uncore-часть, объединяющая системный агент и кеш третьего уровня, получила свою собственную независимую частоту.

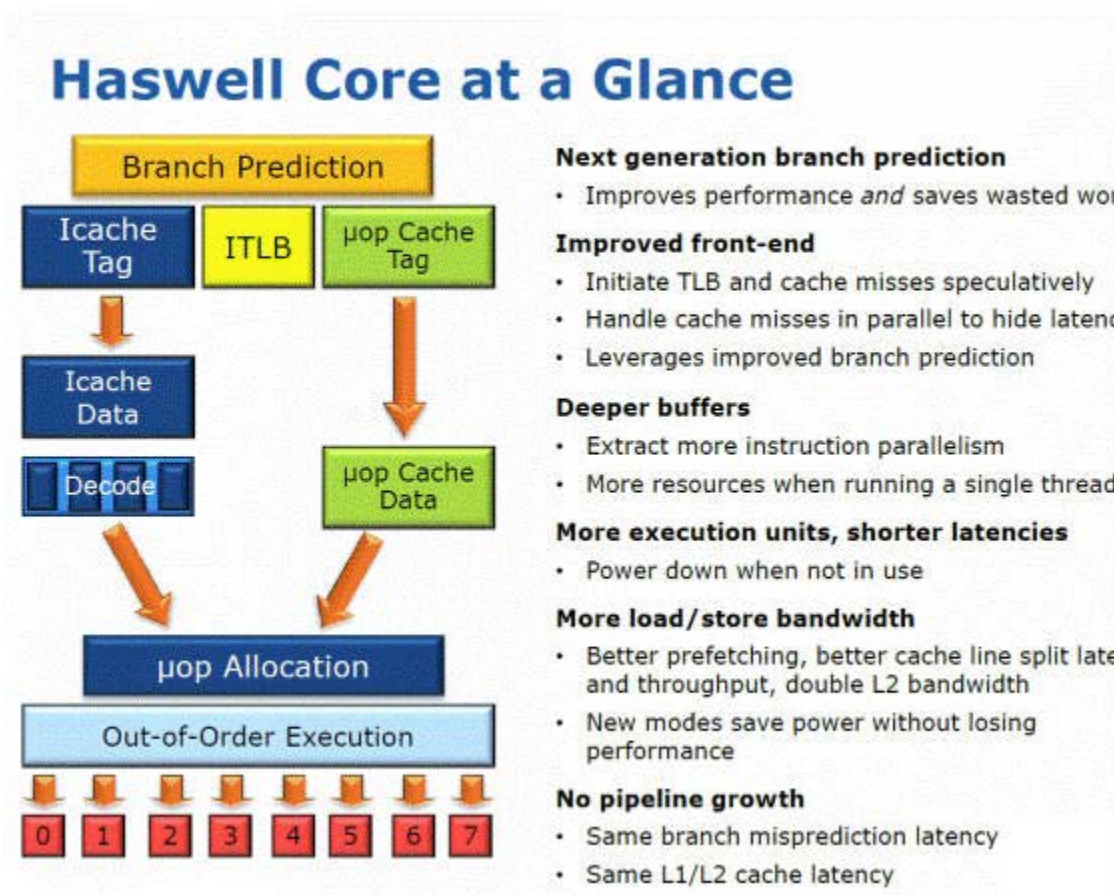
И это — отнюдь не позитивное изменение, а яркая иллюстрация тех приоритетов, которых придерживались инженеры Intel при разработке их нового дизайна. Асинхронная работа Uncore и вычислительных ядер приводит к тому, что кеш третьего уровня в Haswell имеет большую латентность, нежели у процессоров предыдущего поколения. Иными словами, ради улучшения экономичности Intel готова даже откатывать сделанные ранее для увеличения производительности шаги.

Но всё-таки, увлечшись идеями по переориентации процессоров Core на ультрамобильные ноутбуки-трансформеры и производительные планшеты, Intel не забыла о том, чтобы немного подрихтовать самое сердце своих процессоров. Хотя вычислительные ядра Haswell очень похожи на ядра Ivy Bridge, в них всё-таки можно обнаружить некоторое количество улучшений. Правда,



сделаны эти улучшения совсем не из стремления поднять чистую производительность — количество обрабатываемых за такт инструкций. Причина их появления — внедрение в обиход новых инструкций AVX2 и желание увеличить эффективность работы технологии Hyper-Threading, которая должна будет компенсировать невозможность использования четырёх полноценных ядер в низковаттных процессорах. Но, к счастью, у сделанных нововведений есть и положительные побочные эффекты.

Передняя часть исполнительного конвейера Haswell осталась практически нетронутой. Новая микроархитектура, так же как и её предшественники, заточена под обработку четырёх инструкций за такт. Блок выборки инструкций и декодер имеют именно такую ширину. Остался без изменений и кеш инструкций первого уровня объёмом 32 Кбайт, а также введённый ещё в Ivy Bridge кеш для декодированных инструкций на полторы тысячи микроопераций. Преимуществ на этом этапе у Haswell перед прошлым дизайном есть только два. Во-первых, благодаря происходящему при каждом релизе нового процессорного дизайна увеличению размера всех внутренних буферов возросла точность работы блока предсказания переходов. Во-вторых, очередь уже декодированных инструкций получила явную оптимизацию под Hyper-Threading: её деление на два потока стало происходить динамически.



Собственно, отсутствие изменений в базовых алгоритмах выборки и декодирования инструкций и является явным указанием на то, что рассчитывать на увеличение темпа обработки инструкций в Haswell особенно не стоит. Более четырёх (или пяти в случае успешного срабатывания технологии macro-ops fusion) x86-команд эта архитектура переварить не может. И если ранее на цикле разработки «так» Intel делала нововведения, способные увеличить эффективность работы имеющихся декодеров, то теперь этого нет.

Заметные же изменения в микроархитектуре Haswell обнаруживаются, если двигаться по конвейеру глубже. Так, увеличение всех основных буферов коснулось не только предсказания переходов. Немаловажно, что при этом было увеличено окно внеочередного исполнения команд. Этим достигается некоторое улучшение возможностей по параллельной обработке инструкций одного потока, что в конечном итоге позволяет более плотно загружать работой исполнительные устройства (коих в Haswell стало не просто больше, а заметно больше).

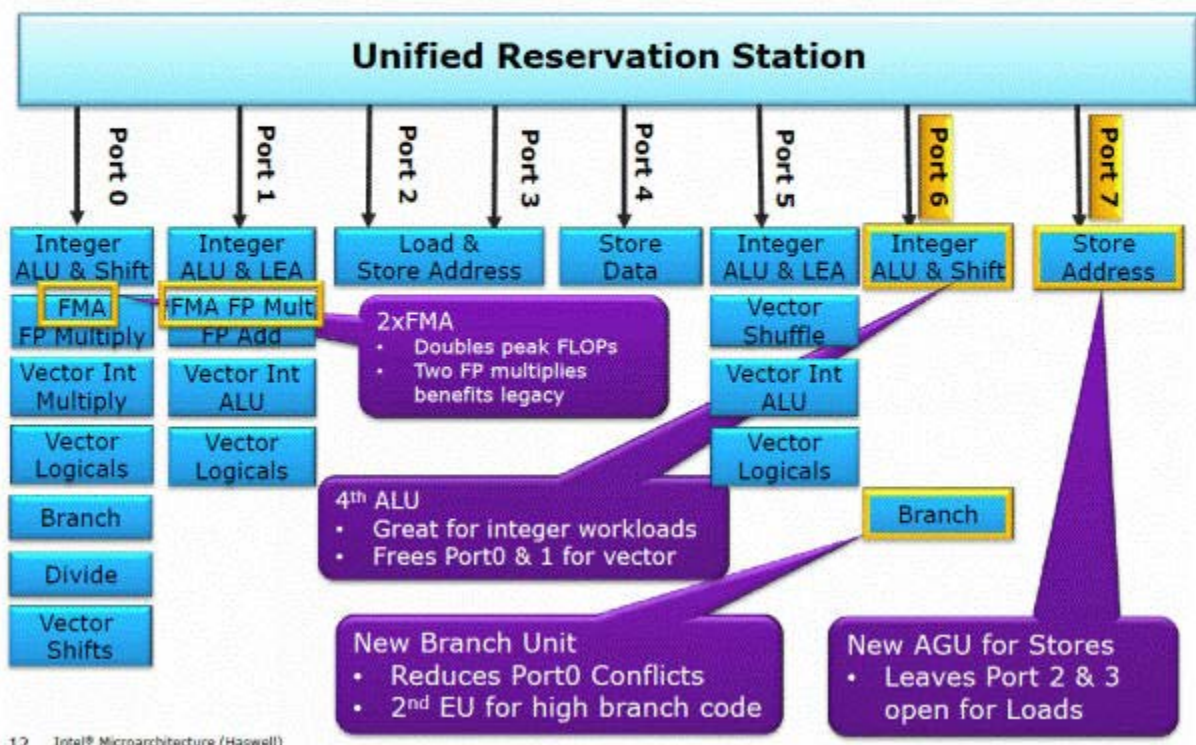
## Haswell Buffer Sizes

Extract more parallelism in every generation

	Nehalem	Sandy Bridge	Haswell
Out-of-order Window	128	168	192
In-flight Loads	48	64	72
In-flight Stores	32	36	42
Scheduler Entries	36	54	60
Integer Register File	N/A	160	168
FP Register File	N/A	144	168
Allocation Queue	28/thread	28/thread	56

Собственно, на фоне всех остальных достаточно жалких улучшений в потрохах микроархитектуры это, пожалуй, — главное достоинство нового микропроцессорного дизайна. Если в Ivy Bridge было предусмотрено всего шесть исполнительных портов, то в Haswell их стало восемь.

## Haswell Execution Unit Overview



12 Intel® Microarchitecture (Haswell)

Таким образом, в теории Haswell может обрабатывать до восьми микроопераций за такт. Однако надо заметить, что три порта отведены на операции работы с памятью, то есть предназначаются для обслуживания вспомогательных микроопераций, возникающих при разборке x86-инструкций.

Поэтому первостепенное значение имеет появление отдельного порта для целочисленных операций и обработки ветвлений. Очевидно, предполагается, что со временем число используемых в программах 256-битных инструкций будет расти, и, чтобы они не блокировали работу самого обычного кода, его исполнение теперь может быть выделено на независимый порт. Такое «развязывание» портов по типам операций должно дать особенно сильный положительный эффект при одновременном исполнении одним ядром двух разнородных потоков с участием технологии Hyper-Threading. То есть мы вновь сталкиваемся с ростом её эффективности в Haswell.

Также в распоряжении процессора теперь оказалось суммарно четыре порта, способных работать с целочисленными инструкциями. А это значит, что самый ординарный целочисленный код может проходить через этап исполнения с тем же темпом, что и через декодер.

Впрочем, судя по общему подходу к проектированию новой микроархитектуры, Intel задумывалась о росте количества обрабатываемых за такт инструкций в последнюю очередь. Что же наверняка волновало разработчиков гораздо сильнее, так это работа с новыми командами из набора AVX2. В это множество инструкций входят 256-битные SIMD-команды для обработки целых чисел, разреженные операции с памятью и различные перестановки и сдвиги компонентов векторов. Но львиная и самая важная доля нового набора команд — принципиально новые вещественночисленные FMA-инструкции (Fused Multiply-Add), которые фактически одновременно включают в себя пару операций — умножение и сложение. Естественно, их выполнение старыми средствами вызвало бы значительные простои процессора, поэтому для них теперь сделано два отдельных порта и выделенные исполнительные устройства. В результате Haswell может выполнять по две сдвоенные FMA-инструкции за такт.

## Haswell New Compute Instructions

- Intel® Advanced Vector Extensions 2 (Intel® AVX2)

- Includes
  - 256-bit Integer vectors
  - FMA: Fused Multiply-Add
  - Full-width element permutes
  - Gather
- Benefits
  - High performance computing
  - Audio & Video
  - Games

	Instruction Set	SP FLOPs per cycle	DP FLOPs per cycle
Nehalem	SSE (128-bits)	8	4
Sandy Bridge	AVX (256-bits)	16	8
Haswell	AVX2 & FMA	32	16

- New Integer Instructions

- Indexing and hashing
- Cryptography
- Endian conversion – MOVBE

Group	Instructions
Bit Field Pack/Extract	BZHI, SHLX, SHR, SARX, BEXTR
Variable Bit Length Stream Decode	LZCNT, TZCNT, BLSR, BLSMSK, BLSI, ANDN
Bit Gather/Scatter	PDEP, PEXT
Arbitrary Precision Arithmetic & Hashing	MULX, RORX

- Full Instruction Specification Available at: <http://software.intel.com/en-us/avx/>

**Dedicated Session on Intel® AVX 2 & BMI:  
ARCS003 – Wednesday 15:45 Room 307A**

Таким образом, теоретически Haswell на AVX2-коде может показывать вдвое более высокую пиковую вещественночисленную производительность, нежели процессоры прошлых поколений. Хотя, на самом деле, если сопоставить скорость выполнения одной FMA-инструкции и отдельных инструкций умножения и сложения, то реальная величина ускорения окажется на уровне 60 процентов, что, конечно же, тоже очень неплохо.

В какой-то мере внедрение быстрого исполнения FMA-команд является ответом Intel на растущую популярность вычислений на графических процессорах. Набор AVX2 и имеющиеся аппаратные средства для его обработки делают Haswell отличной числодробилкой, а сами эти

инструкции прекрасно вписываются в популярные вычислительные алгоритмы, используемые как в научных областях, так и при обработке различного мультимедийного контента.

Следовательно, процессоры Haswell всё-таки могут быть существенно производительнее своих предшественников. Но не за счёт более быстрого исполнения старого кода, а за счёт предоставления инструментов для лучшей реализации старых алгоритмов через новую систему инструкций. Это, естественно, требует определённых усилий от программистского сообщества, но зато не приводит к дополнительным затратам процессором электроэнергии, что отлично вписывается в ту генеральную линию, которой теперь придерживается Intel.

Желание сделать работу процессора с AVX2-инструкциями максимально гладкой заставило разработчиков Haswell задуматься об увеличении скорости работы кеш-памяти. Новые команды предполагают вдвое более быструю, чем ранее, обработку данных. Поэтому для поддержания баланса в новой микроархитектуре симметрично увеличена пропускная способность кеш-памяти первого и второго уровней. Подчеркнём, речь идёт именно о расширении полосы пропускания L1- и L2-кеша, латентность же кеш-памяти остаётся на том же уровне, что и раньше.

## Core Cache Size/Latency/Bandwidth

Metric	Nehalem	Sandy Bridge	Haswell
L1 Instruction Cache	32K, 4-way	32K, 8-way	32K, 8-way
L1 Data Cache	32K, 8-way	32K, 8-way	32K, 8-way
Fastest Load-to-use	4 cycles	4 cycles	4 cycles
Load bandwidth	16 Bytes/cycle	32 Bytes/cycle (banked)	64 Bytes/cycle
Store bandwidth	16 Bytes/cycle	16 Bytes/cycle	32 Bytes/cycle
L2 Unified Cache	256K, 8-way	256K, 8-way	256K, 8-way
Fastest load-to-use	10 cycles	11 cycles	11 cycles
Bandwidth to L1	32 Bytes/cycle	32 Bytes/cycle	64 Bytes/cycle
L1 Instruction TLB	4K: 128, 4-way 2M/4M: 7/thread	4K: 128, 4-way 2M/4M: 8/thread	4K: 128, 4-way 2M/4M: 8/thread
L1 Data TLB	4K: 64, 4-way 2M/4M: 32, 4-way 1G: fractured	4K: 64, 4-way 2M/4M: 32, 4-way 1G: 4, 4-way	4K: 64, 4-way 2M/4M: 32, 4-way 1G: 4, 4-way
L2 Unified TLB	4K: 512, 4-way	4K: 512, 4-way	4K+2M shared: 1024, 8-way

All caches use 64-byte lines

В результате кеш первого уровня стал способен обрабатывать два 32-байтных чтения и одну 32-байтную запись за такт. Кеш же второго уровня может принимать и отдавать за такт по 64 байта данных. И в том и в другом случае имеет место двукратное увеличение пропускной способности по сравнению с процессорными микроархитектурами прошлых поколений. Плюс к этому в Haswell, наконец, удалось ликвидировать все добавочные задержки, связанные с обращениями к невыровненным данным в L1-кеше.

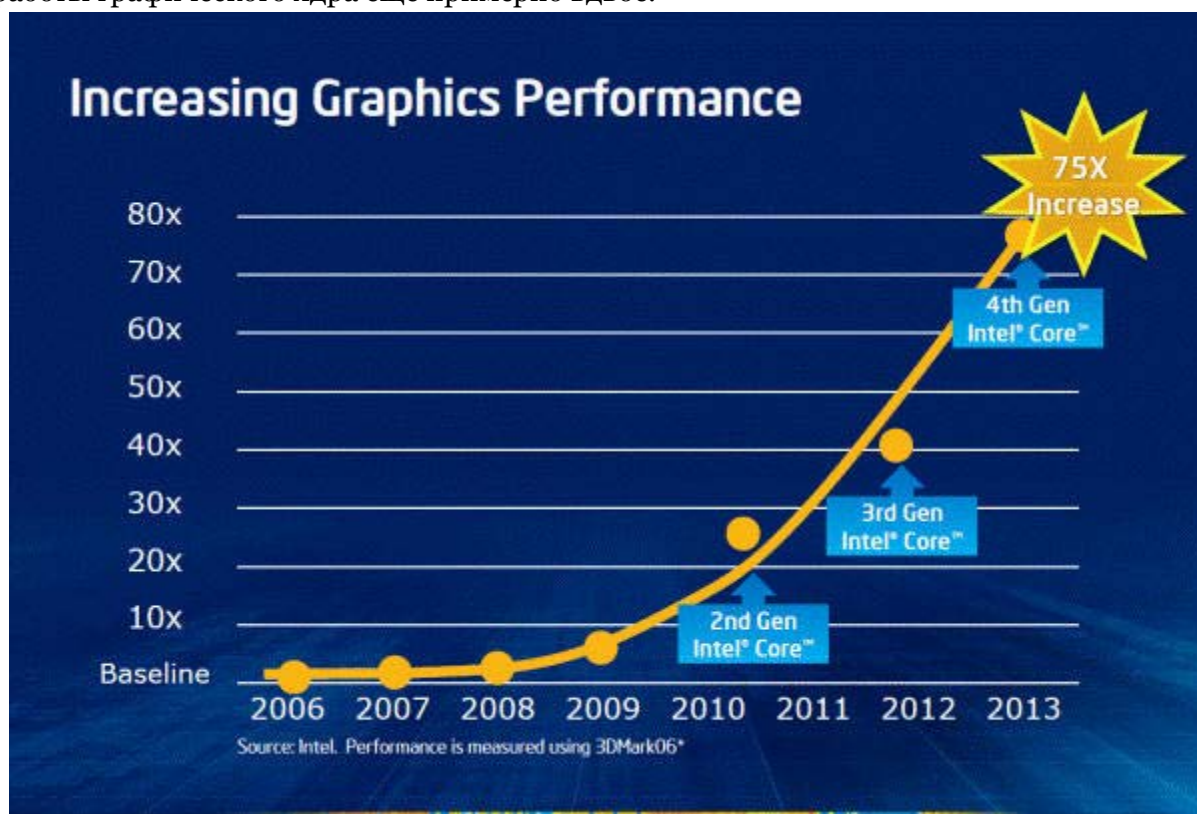
К сожалению, при этом улучшения обошли кеш третьего уровня, который теперь работает на собственной частоте асинхронно с вычислительными ядрами. И хотя его частота близка к частоте основной части процессора, асинхронность вызывает увеличение латентности. Никакой же компенсации в виде роста пропускной способности не последовало. Внутрипроцессорная кольцевая шина в Haswell перенесена из Ivy Bridge без каких-либо изменений, так что вытянуть из L3-кеша более 32 байт данных за такт невозможно при всём желании.

Резюмируя, отметим, что хотя **Haswell** по микроархитектуре вычислительных ядер и похож на Ivy Bridge, улучшения, способные увеличить его скорость работы на обычном коде, всё-таки есть. Фактически между всеми этапами конвейера проведён серьёзный ребаланс, приведший к тому, что, хотя скорость выборки и декодирования инструкций и осталась практически той же, исполнение

этих инструкций теперь может происходить ощутимо быстрее и с большей степенью параллелизма. Но отразится ли это на реальной производительности Haswell, зависит от того, действительно ли именно исполнение, а не декодирование было бутылочным горлышком в прошлых версиях микроархитектуры Core.

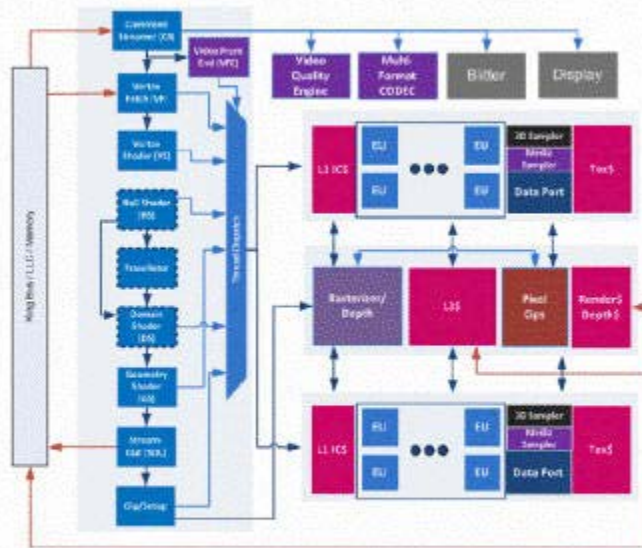
## Интегрированная графика: выходим на уровень GeForce GT 650M

Тем не менее, для того, чтобы ощутить возросшую мощь Haswell с 100-процентной вероятностью, совершенно не обязательно переписывать под AVX2 имеющиеся программы. Дело в том, что в этом процессоре есть важная часть, занимающая примерно 30 процентов площади кристалла, над которой инженеры Intel поработали очень усердно. Это — интегрированное графическое ядро. Учитывая первостепенность мобильных применений своих процессоров, Intel в последние несколько лет проводит последовательные улучшения встраиваемой в них графики и стремится к тому, чтобы её собственный ускоритель смотрелся не хуже решений других разработчиков, включая и тех, которые графическими решениями занимаются целенаправленно. В Ivy Bridge мы уже видели почти двукратный рост графической производительности по сравнению с процессорами предыдущего поколения, произошедший одновременно с внедрением поддержки всех современных версий программных интерфейсов. Микроархитектура Haswell обещает поднять скорость работы графического ядра ещё примерно вдвое.



Планы у разработчиков, как видим, были грандиозные, но при этом, как и в вычислительных ядрах, в данном случае Intel смогла обойтись без внесения глубоких архитектурных изменений. Структура графического ядра осталась старой, а рост производительности обеспечивается в чистом виде экстенсивными методами. Новую же архитектуру видеоускорителя Intel обещает лишь в 2014 году — в следующем поколении процессоров с кодовым именем Broadwell. В результате, как и вычислительные ядра, графическое ядро Haswell навевает мысли о том, что «так» и из нового процессора получился не слишком правдоподобный. Впрочем, это не умаляет достигнутого роста быстродействия, который, безусловно, заслуживает того, чтобы познакомиться с его источниками несколько подробнее. Тем более что в новом поколении Intel HD Graphics место нашли весьма занимательные инженерные решения.

# Haswell Architecture






- 4<sup>th</sup> Generation Intel Core™ Processor Graphics
- Adds support of latest APIs
  - Microsoft\* DirectX\* 11.1
  - OpenCL\* 1.2
  - OpenGL\* 4.0
- Maintains Similar uArch Partitioning to 3<sup>rd</sup> Generation Intel Core processor graphics

**Haswell Performance enables new segments & Maximum Performance/Watt**

Если не считать отдельных оптимизаций графического конвейера, направленных на перенесение части нагрузки с драйвера на аппаратные блоки и на увеличение производительности большинства специализированных функциональных блоков, выполняющих в конвейере 3D-рендеринга подготовительные операции, новое графическое ядро сильно похоже на ядро из процессоров предыдущего поколения с добавленной поддержкой DirectX 11.1. Главное же преимущество нового дизайна — наличие существенно большего количества универсальных исполнительных устройств. Если максимальная версия графики Ivy Bridge располагала 16 исполнительными устройствами (включаящими по 4 ALU каждое), то количество исполнительных устройств в графическом ядре Haswell может достигать до 40 штук.

Однако при этом Intel решила провести более явную сегментацию и на основе единого дизайна сделать несколько вариантов графики: GT1, GT2, GT3 и GT3e. Базовая версия — это GT2 с 20 исполнительными устройствами. Она предназначена для большинства десктопных моделей процессоров и предлагает на 4 устройства больше, чем старшая графика процессоров поколения Ivy Bridge. Однако её урезанная версия, GT1, имеет лишь 6 исполнительных устройств и мало отличается от графики, уже присутствующей в существующих процессорах Pentium и Celeron. Максимальный же вариант, GT3, который располагает 40 исполнительными устройствами, представляет собой GT2 с удвоенным исполнительным кластером. Такая прокачанная версия видеоскорителя нацеливается на большинство мобильных вариантов Haswell, включая в первую очередь процессоры для ультрабуков. Двух с половиной кратное увеличение количества исполнительных устройств и должно, по замыслу разработчиков, обеспечить двукратный рост производительности графики. Однако такая производительная версия видеодвижка, GT3, в настольные компьютеры не попадёт. А это значит, что у десктопной интегрированной графики Intel прирост производительности будет не кратный, а лишь примерно 30-процентный.

## 2013 Graphics Naming by Level & SKU

Graphics Level	PC Clients	Server / Workstation
GT3e*	Intel® Iris™ Pro graphics 5200	----
GT3* (28w)	Intel® Iris™ graphics 5100	-----
GT3* (15w)	Intel® HD graphics 5000	-----
GT2*	Intel® HD graphics 4600 / 4400 / 4200	Intel® HD graphics P4700 / P4600
GT1*	Intel® HD graphics	-----

Actual SKU availability will be released by Intel in the normal roadmap publication.

\*GT is how Intel referred to graphics levels in NDA roadmaps. \*GT\* should not be used in marketing materials for end users

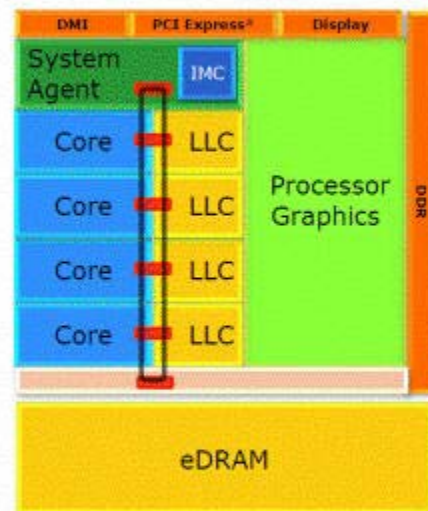
Любопытно, что на самом деле полупроводниковый кристалл Haswell будет иметь на одно или два исполнительных устройства больше, чем предусмотрено дизайном. Дополнительные устройства играют роль запасных, они нужны для подмены нерабочих блоков и для снижения количества бракованных процессоров.

Увеличение мощности исполнительного кластера графического ядра заставило разработчиков дизайна задуматься и о том, чтобы узким местом не стал этап наложения текстур. Поэтому скорость работы текстурного блока в Haswell была симметрично увеличена. Intel обещает четырёхкратный рост скорости текстурирования по сравнению с графикой Ivy Bridge, и это — вполне достаточное усиление, если учесть рост мощности остальной части движка.

Впрочем, несмотря на все принятые меры, даже производительность GT3 показала Intel недостаточной, чтобы привлечь на сторону собственных интегрированных ядер самых требовательных пользователей. Поэтому для производительных игровых мобильных систем Intel создала специализированную заряженную модификацию GT3e. В процессорах с таким ядром, которые будут образовывать отдельную мобильную H-серию, встроенное графическое ядро GT3 будет дополняться быстрой eDRAM-памятью объёмом 128 Мбайт и 512-битной шиной. Идея состоит в том, что существенные ограничения на скорость встраиваемых видеоядер накладывает недостаточная пропускная способность системной памяти, которая в таких случаях играет также и роль видеопамати. eDRAM же будет устанавливаться на одну подложку с процессорным ядром и выполнять роль L4-кеша, обеспечивая пропускную способность порядка 64 Гбайт/с. Однако никакого специализированного интерфейса между графическим ядром и eDRAM не предусматривается, так что такой L4-кеш будет буферизировать все обращения в память, а не только инициированные графическим ядром. Тем не менее Intel ожидает, что именно эта добавка сможет вывести Haswell по графической производительности на один уровень с NVIDIA GeForce GT 650M.

## Cache, Interconnect, and System Agent: Haswell Innovations

- Haswell introduces configurations with large graphics & large cache
- Cache attributes
  - High throughput and low latency
  - Flat power vs. sustained bandwidth curve
  - Fully shared between Graphics, Media, and Cores for very efficient multi-media computing



Но следует понимать, что добавление к процессорному кристаллу дополнительного кристалла eDRAM заметно увеличивает энергопотребление и стоимость процессора, поэтому CPU с GT3e предполагается использовать исключительно в высокопроизводительных геймерских ноутбуках, где речь об экономичности, компактности и бюджетности не идёт. А значит, компания AMD со своими APU поколения Richland пока что не будет ощущать особого давления со стороны конкурента. И особенно это касается десктопной среды: предлагать широкий ассортимент процессоров с производительными графическими ядрами для этого рыночного сегмента Intel не считает необходимым.

Впрочем, даже пользователи настольных систем смогут оценить прочие преимущества графического ядра нового поколения, например расширенные возможности по подключению мониторов. В Haswell поддерживается работа до трёх независимых дисплеев, причем все три подключения могут быть цифровыми. Благодаря же внедрению совместимости с последними версиями интерфейсов HDMI и DisplayPort, максимальные поддерживаемые разрешения достигли величин 4Kx2K.

Без улучшений не осталось и одно из любимых детищ Intel — встроенный в графическое ядро аппаратный видеокодер Quick Sync. Разработчики рассматривают его как один из путей снижения энергопотребления процессоров, так как Quick Sync позволяет высвободить вычислительные ядра от энергоёмких и весьма распространённых задач кодирования и декодирования видео, перенося их выполнение на специализированный и экономичный узел. Поэтому в каждой новой версии процессорного дизайна производительность Quick Sync поднимается, а число поддерживаемых этой технологией форматов растёт. Так, Haswell в дополнение к уже освоенным форматам будет способен на аппаратном уровне работать с SVC (Scalable Video Coding — производная AVC H.264), декодировать MJPEG (motion JPEG) и кодировать видео в формате MPEG2. При этом будет обеспечена полноценная совместимость при кодировании и декодировании с видео в разрешении 4K (4096x2304, 4096x2160 и 3840x2160), которое в настоящее время приобретает всё большую популярность.

Возросла и чистая производительность кодера Quick Sync. Причём теперь ему присуща не только высокая пропускная способность, но и низкая латентность, открывающая аппаратному кодированию путь в телеконференции. Скорость же кодирования в Haswell заметно выше, чем у Ivy



Bridge, однако в разных версиях графического ядра она различается, причём в разы. Зато качество получаемого при аппаратном кодировании видео улучшилось в любых модификациях графики. Обновлённая технология Quick Sync должна давать лучшее качество кодированного изображения, чем Ivy Bridge, даже при одинаковом битрейте.

Десктопные версии процессоров микроархитектуры Haswell

Ядра (потоки)	Марка и модель		ЦПУ (такт. частота)		Графика (такт. частота)		Кэш L3	VT-d	TDP	Материнская плата				
			Штатная	Турбо (Max)	Штатная	Турбо				Сокет	Поддержка памяти			
8 (16)	Core i7 Extreme	5960X <sup>[15]</sup>	3,0 ГГц	3,5 ГГц	Н/Д	Н/Д	20 МБ	Да	140 Вт	LGA 2011-v3	До 4 каналов			
6 (12)	Core i7	5930K <sup>[15]</sup>	3,5 ГГц	3,7 ГГц			5820K <sup>[15]</sup>				3,3 ГГц	3,6 ГГц	15 МБ	Да
		4790K	4,0 ГГц	4,4 ГГц	4790	3,6 ГГц		4,0 ГГц	350 МГц	1200 МГц	8 МБ	Да		
4 (8)	Core i7	4790S	3,2 ГГц	4790T		2,7 ГГц	3,9 ГГц						350 МГц	1200 МГц
		4785T	2,2 ГГц		3,2 ГГц	4771	3,5 ГГц	350 МГц	1250 МГц	8 МБ	Нет	84 Вт		
		4770K	3,5 ГГц	4770	3,4 ГГц		3,9 ГГц						200 МГц	1300 МГц
		4770R	3,2 ГГц		3,1 ГГц	350 МГц		1200 МГц	8 МБ	Да	45 Вт	LGA 1150		
		4770S	3,1 ГГц	2,5 ГГц	3,7 ГГц		1000 МГц						1200 МГц	8 МБ
		4770T	2,5 ГГц	3,3 ГГц	4765T	2,0 ГГц		3,0 ГГц	350 МГц	1200 МГц	6 МБ	Да		
		4770TE	2,3 ГГц	3,0 ГГц		4690K	3,5 ГГц	3,9 ГГц					350 МГц	1200 МГц
		4765T	2,0 ГГц	3,0 ГГц	4690				3,5 ГГц	3,9 ГГц	350 МГц	1200 МГц		

		4690S	3,2 ГГц						65 Вт							
		4690T	2,5 ГГц	3,5 ГГц					45 Вт							
		4670K	3,4 ГГц	3,8 ГГц	350 МГц			Нет	84 Вт							
		4670														
		4670S	3,1 ГГц													
		4670R	3,0 ГГц	3,7 ГГц	200 МГц	1300 МГц	4 МБ		65 Вт	BGA1364	До 2 каналов DDR3L-1333/1600					
		4670T	2,3 ГГц	3,3 ГГц	350 МГц	1200 МГц	6 МБ		45 Вт	LGA1150	До 2 каналов					
		4590	3,3 ГГц	3,7 ГГц					84 Вт			DDR3-1333/1600				
		4590S	3,0 ГГц			1150 МГц	6 МБ		65 Вт	LGA1150						
		4590T	2,0 ГГц	3,0 ГГц					35 Вт							
		4570	3,2 ГГц	3,6 ГГц	200 МГц	1150 МГц	4 МБ		84 Вт	BGA1364	До 2 каналов					
		4570S	2,9 ГГц									65 Вт		DDR3L-1333/1600		
		4570R	2,7 ГГц	3,2 ГГц				Да								
2 (4)		4570T	2,9 ГГц	3,6 ГГц	350 МГц	1000 МГц	6 МБ		35 Вт	LGA1150	До 2 каналов					
		4570TE	2,7 ГГц	3,3 ГГц								84 Вт		DDR3-1333/1600		
4 (4)		4460	3,2 ГГц	3,4 ГГц	350 МГц	1100 МГц	6 МБ		84 Вт	LGA1150						
		4460S	2,9 ГГц										65 Вт			
		4460T	1,9 ГГц	2,7 ГГц					35 Вт							
		4440	3,1 ГГц	3,3 ГГц	350 МГц	1100 МГц	6 МБ		84 Вт	LGA1150						
		4440S	2,8 ГГц										65 Вт			
		4430	3,0 ГГц	3,2 ГГц	350 МГц	1100 МГц	6 МБ		84 Вт	LGA1150						
		4430S	2,7 ГГц										65 Вт			
2 (4)	Core i3	4370	3,8 ГГц	Н/Д	350 МГц	1150 МГц	4 МБ	Нет	54 Вт	LGA1150	До 2 каналов					
		4360	3,7 ГГц													DDR3-1600
		4350	3,6 ГГц													
		4340	3,6 ГГц													
		4330	3,5 ГГц													

		4360T	3,2 ГГц														
		4350T	3,1 ГГц		200 МГц												
		4330T	3,0 ГГц							35 Вт							
		4340TE	2,6 ГГц			1000 МГц											
		4330TE	2,4 ГГц														
		4160	3,6 ГГц		200 МГц					54 Вт							
		4150	3,5 ГГц														
		4130	3,4 ГГц			1150 МГц	3 МБ										
		4160T	3,1 ГГц														
		4150T	3,0 ГГц		200 МГц					35 Вт							
		4130T	2,9 ГГц														
2 (2)	Pentium m	G3460	3,5 ГГц	Н/Д	350 МГц	1100 МГц	3 МБ	Her	53 Вт	LGA 1150	До 2 каналов	DDR3-1333/1600					
		G3450	3,4 ГГц														
		G3440	3,3 ГГц														
		G3430															
		G3420	3,2 ГГц														
		G3450T	2,9 ГГц														
		G3440T	2,8 ГГц														
		G3420T	2,7 ГГц														
		G3320TE	2,3 ГГц														
		G3258	3,2 ГГц														
		G3250															
		G3240	3,1 ГГц														
		G3220	3,0 ГГц														
		G3250T	2,8 ГГц														
		G3240T	2,7 ГГц														
	G3220T	2,6 ГГц															
		Celeron	G1850		2,9 ГГц	350 МГц			1050 МГц		2 МБ	Her	53 Вт	LGA 1150	До 2 каналов	DDR3-1333	
			G1840		2,8 ГГц												
	G1830																
		G1820	2,7 ГГц														
		G1840T	2,5 ГГц														
		G1820T	2,4 ГГц														
		G1820TE	2,2 ГГц														
				200 МГц						35 Вт							

Серверные версии процессоров микроархитектуры Haswell

Все серверные процессоры предназначены для сокета LGA 1150, работают с шиной DMI 2.0 PCIe 3.0 и поддерживают до двух каналов DDR3-1333/1600 (ECC).

Ядра (потоки)	Марка и модель	Модель GPU	ЦПУ (такт. частота)		Графика (такт. частота)		Кэш L3	TDP		
			Штатная	Турбо (Max)	Штатная	Турбо				
4 (8)	Xeон E3	1286v3	HD P4700 (GT2)	3,7 ГГц	4,1 ГГц	350 МГц	1,3 ГГц	8 МБ	84 Вт	
		1286Lv3		3,2 ГГц	4,0 ГГц		1,25 ГГц		65 Вт	
		1285v3		3,6 ГГц			1,3 ГГц		84 Вт	
		1285Lv3		3,1 ГГц	3,9 ГГц		1,25 ГГц		65 Вт	
		1284Lv3	Iris Pro 5200 (GT3e)	1,8 ГГц	3,2 ГГц	750 МГц	1 ГГц	6 МБ	47 Вт	
		1281v3	Н/Д	3,7 ГГц	4,1 ГГц	Н/Д		8 МБ	82 Вт	
		1280v3		3,6 ГГц	4,0 ГГц				82 Вт	
		1276v3	HD P4600 (GT2)	3,6 ГГц	4,0 ГГц	350 МГц	1,25 ГГц		84 Вт	
		1275v3		3,5 ГГц	3,9 ГГц		1,2 ГГц		45 Вт	
		1275Lv3	HD (GT1)	2,7 ГГц			1,2 ГГц		45 Вт	
		1271v3	Н/Д	3,6 ГГц	4,0 ГГц	Н/Д			80 Вт	
		1270v3		3,5 ГГц	3,9 ГГц				80 Вт	
		1268Lv3	HD P4600 (GT2)	2,3 ГГц	3,3 ГГц	350 МГц	1 ГГц		45 Вт	
		1265Lv3	HD (GT1)	2,5 ГГц	3,7 ГГц		1,2 ГГц		84 Вт	
		1246v3	HD P4600 (GT2)	3,5 ГГц	3,9 ГГц	Н/Д	8 МБ			84 Вт
		1245v3		3,4 ГГц	3,8 ГГц					
		1241v3	Н/Д	3,5 ГГц	3,9 ГГц					
		1240v3		3,4 ГГц	3,8 ГГц					
		1240Lv3		2,0 ГГц	3,0 ГГц					
		1231v3		3,4 ГГц	3,8 ГГц					
1230v3	3,3 ГГц	3,7 ГГц								
1230Lv3	1,8 ГГц	2,8 ГГц								
1226v3	HD P4600 (GT2)	3,3 ГГц		3,7 ГГц	350 МГц				1,2 ГГц	
1225v3		3,2 ГГц	3,6 ГГц							
1220v3	Н/Д	3,1 ГГц	3,5 ГГц	N/A					80 Вт	
1220Lv3	1,6 ГГц	2,3 ГГц	4 МБ					16 Вт	N/A	

## **Задание для выполнения**

1. Изучить теоретические материалы.
2. Ответить на контрольные вопросы.

## **Контрольные вопросы**

1. Осуществить подборку "процессор + набор системной логики" для офисного ПК.
2. Осуществить подборку "процессор + набор системной логики" для универсального домашнего ПК.
3. Осуществить подборку "процессор + набор системной логики" для игрового ПК.

## **Содержание отчета**

1. Ответы на контрольные вопросы

### **9.1 Восьмая серия чипсетов Intel для платформы LGA1150**

## **Основные тенденции и краткое описание шести полупроводниковых вариаций на одну тему**

Мы уже успели познакомиться с некоторыми материнскими платами для новой платформы Intel LGA1150, да и с новыми процессорами тоже. Однако пока не рассматривали подробно чипсеты. Что не совсем правильно — «жить» с ними придется долго: как минимум, два поколения процессоров. Тем более, что в новой серии Intel подошла к вопросу переработки платформы достаточно радикальным образом — если седьмая серия была лишь небольшой доработкой шестой и существовала параллельно с ней (бюджетный H61 так и вовсе преемника не получил) в рамках одной платформы LGA1155, а шестая большую часть своих особенностей унаследовала еще от пятой, то восьмая проектировалась почти с нуля. Не в том смысле, что она не имеет совсем ничего общего с предыдущими продуктами — на деле-то это все тот же южный мост, по основной функциональности сравнимый с «периферийным» хабом совсем старых чипсетов и взаимодействующий с северным (который уже в процессоре) посредством шин DMI 2.0 (та же, что и в 1155/2011) и FDI (интерфейс дебютировал еще в пятой серии чипсетов и служит для подключения дисплеев). Но вот логика работы изменилась. Да и периферийные интерфейсы — тоже. Так что настало время поговорить обо всем этом более подробно.

### **Четвертинка FDI...**

Начнем как раз с Flexible Display Interface, который, как мы уже сказали, появился еще в рамках LGA1156. Но не сразу — в чипсете P55 этого интерфейса не было: дебютировал он в H55 и H57, выпущенных одновременно с процессорами со встроенным видеоядром, благо другим и не нужен. Что в рамках этой, что в рамках последующей платформы он являлся единственным способом, позволяющим воспользоваться интегрированным GPU. Более того — был у Intel и чипсет P67 с заблокированным FDI, что не позволяло разводиться на платах на нем видеовыходы. Впрочем, от такого подхода компания позднее отказалась. Вот с чем сложности остались, так это с подключением большого количества дисплеев с высоким разрешением. Точнее, пока речь шла о двух цифровых источниках изображения и разрешениях не выше, чем Full HD, все было хорошо. Как только начались попытки выбраться за эти рамки — сразу же начались проблемы. В частности, то, что найти плату с поддержкой 4K на HDMI невозможно, прямо намекает, что это не производители последних намудрили ;) Да, Intel продвигает DisplayPort, не требующий лицензионных отчислений за использование, однако в бытовой-то электронике его днем с огнем не сыщешь. Да и появление третьего видеовыхода в Ivy Bridge на деле оказалось теоретическим преимуществом GPU новой линейки: быстро выяснилось, что задействовать его можно лишь на платах хотя бы с парой DP. Что фактически выполнялось лишь в случае дорогих моделей с поддержкой Thunderbolt.

Что изменилось в восьмом поколении? FDI скукожился с восьми до двух линий, как и сказано в заголовке. Объясняется это просто — по примеру APU AMD все цифровые выходы (до трех штук)

перенесены непосредственно в процессор, а чипсет теперь отвечает разве что за аналоговый VGA. Таким образом, при отказе от последнего разводка платы сильно упрощается уже на этапе связки «процессор-чипсет». Немного усложняется, конечно, работа вокруг сокета, однако не сильно, если не требовать от платы рекордов. К примеру, в ASUS Gryphon Z87 производитель ограничился двумя видеовыходами, чего уже многим будет достаточно, поскольку один из них «стандартный» DVI, зато второй — HDMI 1.4 с максимальным разрешением 4096 x 2160 @24 Гц или 2560 x 1600 @60 Гц. А можно и на рекорд пойти — как в Gigabyte G1.Sniper 5, где таких выходов два плюс к ним еще и DisplayPort 1.2 (до 3840x2160 @60 Гц) добавился. Причем всю тройку можно использовать одновременно. А можно и не одновременно — например, подключить пару мониторов с высоким разрешением именно к HDMI. Понятно, что подходящие модели поголовно снабжены DP, причем как раз в них- HDMI может уже и не встречаться, однако... см. выше насчет предыдущих поколений: большинство материнских плат два монитора с высоким разрешением вообще бы «не потянули». Подключить их к компьютеру можно было только использованием дискретной видеокарты, что не всегда удобно, а иногда и невозможно. Системы же на Haswell к помощи дискретной графики вынуждены прибегать лишь в случаях выхода за потребности массовых пользователей: если нужна максимальная производительность графической подсистемы (в игровом компьютере), либо когда мониторов нужно строго больше трех.

В общем, пуристы, ратующие за то, что процессоры должны быть процессорами, а все остальное от лукавого, возможно, в очередной раз будут негодовать на тему того, что все большее количество функций северного моста переносится под крышку ЦП — пусть их. С практической точки зрения важнее то, что ранее интегрированное видео имело, скажем так, не всегда достаточные периферийные возможности. Новое же во многом задел на будущее — понятно, что подключать сейчас три 4K-телевизора (или, хотя бы, монитора с высоким разрешением) к компьютеру никто не будет, а если и будет, то вряд ли станет использовать интегрированный GPU. Однако это, по крайней мере, стало возможным. И в будущем в плане поддержки видео ситуация не ухудшится, а пригодиться это уже сможет. Кроме того, такой подход компании, фактически, подталкивает производителей к полному отказу от аналогового интерфейса. Который «зажился» на рынке в немалой степени как раз из-за ранней политики Intel в отношении видеовыходов: еще в четвертой серии чипсетов проще было как раз ограничиться «аналогом», а вот «цифра» требовала дополнительных телодвижений. Теперь же наоборот, что, очевидно, повлияет и на системные платы, и на мониторы: их производители уже не смогут кивать на то, что VGA — самый распространенный.

Кстати, одна из причин — почему мы начали именно с FDI: уже это изменение делает новые процессоры полностью несовместимыми со старыми платформами, где видеовыходы подключались именно к чипсету. О чем всегда стоит вспоминать тем, кто решит пожаловаться на смену сокета. Понятно, что только ради одного этого в Intel вряд ли пошли бы на пусть и назревшую, но радикальную переработку платформы, однако вместе с изменением подхода к питанию (интегрированный VRM и единые цепи как для процессорных, так и для графического ядер в отличие от отдельных схем предыдущих поколений) потенциальных бенефиций набралось достаточно. Собственно, все они и приводят к тому, что, несмотря на использование все той же DMI 2.0, платформы стали принципиально несовместимы друг с другом. А вот возможность использования PCN восьмой серии в обновленной версии платформы LGA2011 (если это будет сочтено нужным) сохранилась: там одного интерфейса достаточно, а FDI не используется.

### **...и PCI бай-бай**

Шина PCI появилась более 20 лет назад и все эти годы служила верой и правдой пользователям компьютеров сначала в качестве высокоскоростного внутреннего интерфейса, а затем — просто интерфейса. Исторический аспект мы уже рассматривали подробно, сейчас же просто скажем, что за прошедшее с момента опубликования указанного материала PCI устарела окончательно и бесповоротно, но все еще нередко используется. Другой вопрос, что ее наличие в чипсетах стало уже анахронизмом — разводка параллельных шин неудобна, поскольку резко

возрастает число контактов относительно небольшого уже чипа. Т.е. производителям системных плат проще использовать дополнительные мосты даже в платах, на поддерживающих PCI чипсетах.

Почему мосты PCIe-PCI вообще появились на рынке? Связано это с тем, что Intel постепенно начала убирать поддержку второй шины из своих продуктов уже в рамках шестой серии. Точнее сам контроллер PCI физически в чипах был, однако наружу его контакты выводились лишь в половине корпусированных микросхем. Основной линией раздела стало позиционирование последних — в бизнес-серии (B65, Q65 и Q67, а также их наследниках седьмой серии) и экстремальном X79 «врожденная» поддержка PCI была, а вот в ориентированных на массовый настольный сегмент и предназначенных для мобильных компьютеров решениях ее заблокировали. Как нам кажется, такое половинчатое решение было принято потому, что сама компания не могла определиться — «добивать» PCI или еще рано. Оказалось, что в самый раз :) Недовольные, конечно, все равно были, но в большей степени теоретически недовольные. На практике же многие вообще обходились без слотов PCI, а некоторые вполне удовлетворялись мостами. В общем, делать срочный рефреш линейки чипсетов, возвращая на место PCI, компании не пришлось. Поэтому в восьмой серии чипсетов поддержки данной шины нет ни де-юре, ни де-факто. Таким образом, начатый еще в 2004 году процесс перехода от PCI/AGP к PCIe пришел к логическому завершению; закончился, проще говоря. Это отмечено даже в названиях микросхем: впервые начиная с пресловутого i915P и его родственников, там нет слова «Express» — просто «Chipset». Что логично — подчеркивать поддержку интерфейса PCIe в условиях, когда есть только она, уже не имеет смысла. И очень символично ;)

Подчеркнем на всякий случай (специально для самых пугливых), что поддержки PCI нет в чипсетах, а не на платах — последние могут предоставлять пользователю пару-тройку PCI уже ставшим привычным способом: с использованием моста PCIe-PCI. И многие производители это делают — в том числе и сама Intel. Так что если у кого-то завалилась дорогая как память о молодости плата — пока еще найти куда ее втыкать несложно. Даже при покупке компьютера на новейшей платформе.

### **SATA600 и USB 3.0 — того же да побольше**

Шесть портов SATA появились еще в южных мостах ICH9R в составе чипсетов третьей серии (ну и формально «четвертого» X48), а вот более слабый ICH9 ограничивался четырьмя. В рамках четвертого семейства эту несправедливость устранили — ICH10 по-прежнему не поддерживал RAID, но ему тоже дали шесть SATA. В пятую серию эта схема перекочевала без изменений, шестая же принесла и в чипсеты Intel поддержку более быстрого SATA600. Но ограниченную — старшие модели получили два скоростных порта, младший «деловой» B65 ограничился одним, а бюджетный H61 обделили по всем фронтам: всего четыре порта SATA300 и больше ничего. В седьмой серии ничего не менялось. В общем-то решение с ограниченным количеством портов было логичным: поскольку какой-то (и то — не всегда большой) выигрыш от SATA600 могут получить только твердотельные накопители, но не винчестеры, в бюджетных системах он вообще до сих пор не нужен. Да и в небюджетных одного-двух портов достаточно, тем более, что большее количество высокоскоростных устройств одновременно полноценно работать не смогут, ибо ограниченную пропускную способность имеет DMI 2.0, однако...

Однако AMD поддержку SATA600 мало того, что реализовала почти на год раньше, так еще и в количестве всех шести портов. Разумеется, об их одновременной работе на полной скорости речь тоже не шла никогда — пропускная способность что Alink Express III (шина, соединяющая северный и южный мост чипсетов AMD серий 800 и 900), что UMI (обеспечивает связь FCH и APU на платформах FM1/FM2), что DMI 2.0 абсолютно одинаковая, поскольку вся тройка представляет собой немного переработанный электрически PCIe 2.0 x4. Но такое решение было более удобным — хотя бы потому, что при сборке системы не нужно думать: куда какой накопитель подключать. Да еще и рекламировать проще — шесть портов звучит куда как лучше, нежели два. А недавно в A85X их вообще восемь стало.

В общем, в Intel решили с таким положением дел не мириться, и количество портов увеличить. Правда подошли к вопросу все равно по-своему: SATA-контроллеров осталось два, как и

в предыдущих семействах. Зато тот, который отвечает за SATA600, теперь способен обеспечивать подключение до шести устройств из шести возможных. Меньше, чем у AMD по-прежнему, но тоже удобно. А суммарная скорость, как и было сказано выше, остается одинаковой, так что количество в качество может перейти не раньше, чем изменится межхабовый интерфейс. И что-то нам подсказывает, что произойдет это еще не скоро — до того момента и SATA Express наверняка «на зуб» попробовать удастся, который сделает пропускную способность собственно SATA вообще незначимой.

Что касается USB 3.0, то изначально Intel вообще с прохладцей относилась к новому интерфейсу. Позднее в компании спохватились, и в седьмой серии чипсетов появился xHCI-контроллер с поддержкой четырех портов Super Speed. А в восьмой и эта часть чипсета была кардинально переработана. Во-первых, максимальное количество портов доведено до шести — это больше, чем у AMD, так что победные пресс-релизы на эту тему уже успели разослать все производители системных плат. Многие, впрочем, на этом не успокоились, а продолжают «лепить» на свои продукты еще и дискретные контроллеры или хабы, доводя число портов до восьми или даже десяти. Практической пользы в этом мы, честно говоря, видим не больше, чем и в шести чипсетных портах, поскольку десятка устройств USB 3.0 не найдется ни у одного пользователя, причем еще долго. Т.е. вот четыре порта — необходимо и достаточно: пару на заднюю панель, еще пару в виде гребенки, чтобы вывести на «морду» системного блока, а больше куда? В ноутбуках так и вовсе нередко всех портов штуки три суммарно. Такие дела.

Но, в общем, портов стало больше, что является лишь надводной частью айсберга. Подводная может оказаться и неприятной — USB-контроллер в новых чипсетах всего один. Чем это плохо? Intel — ничем: микросхему удалось упростить. Производителям плат — тоже ничем: разводка проще, поскольку, фактически, все равно от каких ног что тянуть. А вот пользователям... Во-первых, в более старых чипсетах был не один, а два независимых EHCI-контроллера, что теоретически могло и более высокую скорость «устаревшей» High Speed периферии обеспечить при одновременном использовании нескольких устройств. Во-вторых, эта пара контроллеров не менялась уже долгие годы, так что прекрасно «понималась» всеми более-менее актуальными операционными системами без установки дополнительных драйверов. Под Windows XP таковой, впрочем, был нужен, но и под этой ОС работали все 14 портов (или меньше в младших чипсетах, но все физически присутствующие) — пусть и только как USB 2.0. А для нового контроллера драйвер ставить нужно (в ноутбучных SoC так и вовсе USB-порты без него работать не хотят), и существует он только для Windows 7/8 (может и к Vista «прикрутить» возможно, но это уже не слишком интересно). Понятно, что поддержка Windows XP давно уже предана анафеме со стороны Microsoft, так что Intel с ней особо не заморачивается (недаром полноценную работу USB 3.0 и в седьмой серии реализовывать не стали, хотя некоторые дискретные контроллеры полноценно работают хоть под Windows 98) и не только USB это касается, однако любителям «старушки» не позавидуешь. Фанатам Linux и пользователям разных LiveCD на базе этих систем проще, хотя и тоже обновление понадобится, а вот для старой схемы не требовалось. В общем, с одной стороны — лучше, с другой — некоторые привычки придется менять.

### **Проще — и компактнее**

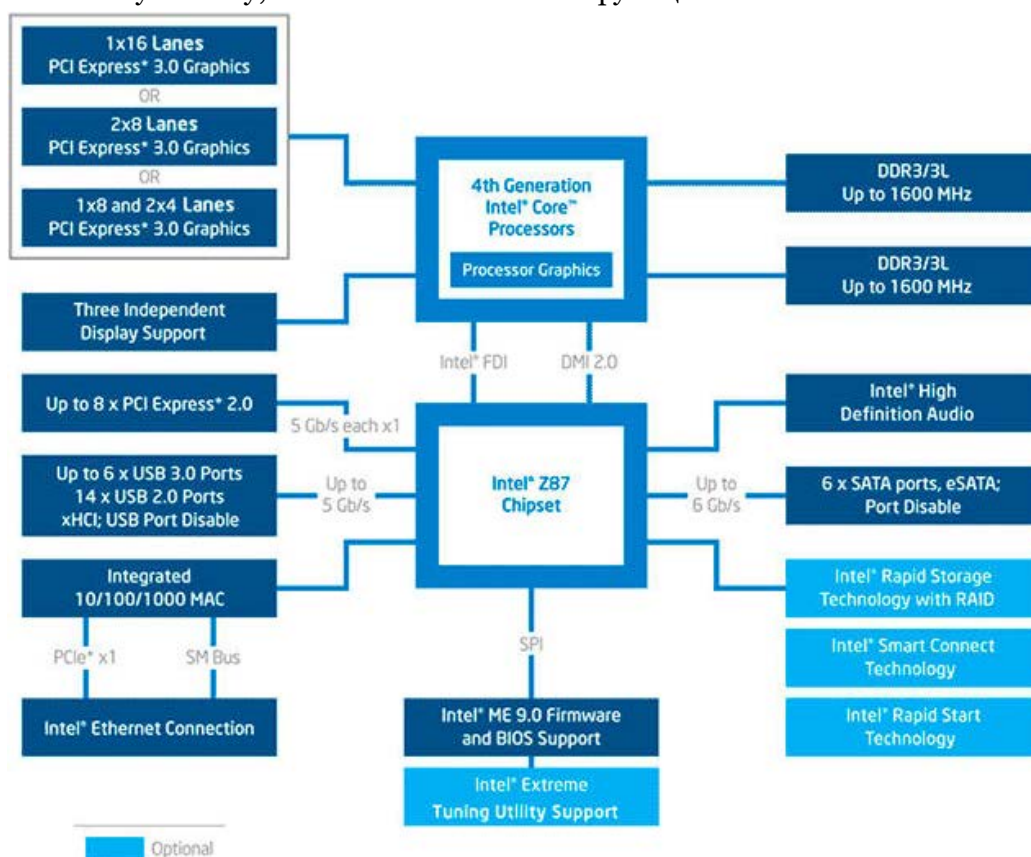
Итак, как видим, новые чипсеты стали по некоторым параметрам примитивнее предшественников. Поддержка видеовыходов почти полностью «переехала» в процессор, контроллера PCI нет, вместо трех (фактически) USB-контроллеров остался один и т.п. Однако если сравнивать потребительские характеристики (то же количество портов высокоскоростных интерфейсов), то наблюдаем однозначный прогресс. А что с физическими параметрами самих микросхем? Все хорошо, поскольку активный редизайн был нужен и для перевода чипов на новые нормы производства. Дело в том, что, по мере все более активного перехода ассортимента процессоров на 22 нм, у Intel начали освобождаться рассчитанные на 32 нм производственные линии, на которые и решено было переносить чипсеты. Если учесть, что ранее «стандартным» было применение норм аж 65 нм, скачок впечатляющий.



Итак, вспоминаем топовый Z77 Express: чип размерами 27 x 27 мм с TDP до 6,7 Вт. Вроде бы, немного, так что можно было бы и не трогать. Но вот Z87 укладывается уже в 23 x 22 мм. Нагляднее сравнить площади: 729 и 506 мм<sup>2</sup>, т.е. с одной пластины можно получить на 40% больше новых чипов, чем старых. И число контактов уменьшилось, что тоже себестоимость снижает. А максимально-возможный теплопакет уменьшился еще более значительным образом — до 4,1 Вт. И если первое актуально только для самой Intel (при сохранении тех же цен на чипсеты и без необходимости модификации процесса их производства можно заработать намного больше) и немного для прочих производителей, то второе способно оказаться полезным и для конечных пользователей. Не для покупателей плат на Z87, конечно, где эти 2,6 Вт никто не заметит (а производители с удовольствием и на это вычурный кулер с тепловой трубкой наклепят — к гадалке не ходи). Но ведь аналогичные изменения касаются всех чипсетов, а вот в ноутбуках и прочих компактных системах уменьшение тепловыделения — не повредит как минимум. Да и уменьшение линейных размеров вкупе с упрощением разводки тоже лишними не будут: в этом сегменте за каждый миллиметр нередко борются. Сравнение мобильных HM77 Express и HM87 не менее показательны: 25 x 25 мм и 4,1 Вт против 20 x 20 мм и 2,7 Вт, т.е. размеры сократились еще сильнее, чем среди настольных модификаций, да и с экономичностью удалось хоть что-то выжать (несмотря на то, что ей и раньше уделялось большое значение). В общем, в плане увеличения потребительской привлекательности платформы в целом выбранный курс можно только приветствовать. Причем неизвестно — удалось бы без него разработать SoC с «полноценными» характеристиками. К примеру, что-нибудь типа Core i7-4500U, где «дорезали» все, что при разработке стандартных компонентных систем оставалось недорезанным, зато и чип получился площадью меньше 1000 мм<sup>2</sup> и с полным TDP 15 Вт. В первой же реализации U-серии чипов требовалось два (причем мы, помнится, уже акцентировали внимание на том, что процессор меньше чипсета), да и нужно было им на пару более 20 Вт. Мелочь? В планшете — не мелочь. А в десктопе жизненной необходимости в таких усовершенствованиях не было — для него они оказались побочным эффектом.

## Intel Z87

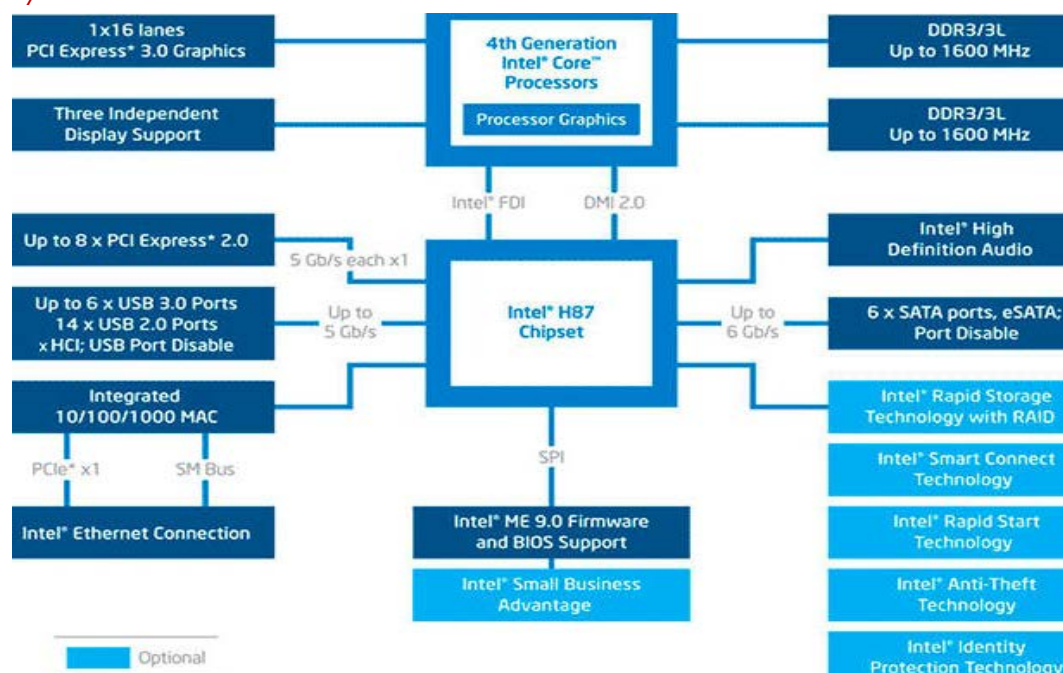
Ну а теперь познакомимся чуть более подробно с конкретными реализациями новых идей — как уже поставляемыми, так и прогнозируемыми. Начнем, традиционно, с топовой модели, приведя как типовую схему, так и список основных функциональных возможностей:



- поддержка всех процессоров на ядре Haswell (LGA1150) при подключении к этим процессорам по шине DMI 2.0 (с пропускной способностью 4 ГБ/с);
- интерфейс FDI для получения полностью отрисованной картинке экрана от процессора и блок вывода этой картинке на устройство отображения с аналоговым интерфейсом;
- поддержка одновременной и/или переключаемой работы встроенного видеоядра и дискретного(-ых) GPU;
- повышение частоты процессорных ядер, памяти и встроенного GPU;
- до 8 портов PCIe 2.0 x1;
- 6 портов SATA600 с поддержкой режима AHCI и функций вроде NCQ, с возможностью индивидуального отключения, с поддержкой eSATA и разветвителей портов;
- возможность организации RAID-массива уровней 0, 1, 0+1 (10) и 5 с функцией Matrix RAID (один набор дисков может использоваться сразу в нескольких режимах RAID — например, на двух дисках можно организовать RAID 0 и RAID 1, под каждый массив будет выделена своя часть диска);
- поддержка технологий Smart Response, Rapid Start и т.п.;
- 14 портов USB (из них — до 6 USB 3.0) с возможностью индивидуального отключения;
- MAC-контроллер Gigabit Ethernet и специальный интерфейс (LCI/GLCI) для подключения PHY-контроллера (i82579 для реализации Gigabit Ethernet, i82562 для реализации Fast Ethernet);
- High Definition Audio (7.1);
- обвязка для низкоскоростной и устаревшей периферии, прочее.

В общем-то, все очень похоже на Z77 Express за исключением некоторых моментов, большинство из которых было описано выше. «За кадром» остались только две вещи. Во-первых, как видим, возможность расщепления «процессорного» интерфейса PCIe 3.0 на три устройства никуда не делась, однако исчезли какие-либо упоминания о Thunderbolt — даже наоборот: на диаграмме четко написано «Graphics». Таким образом, мы не удивимся, столкнувшись с платами, реализующими три «длинных» слота безо всяких мостов. Второе же изменение касается подхода к разгону. Точнее, изменений два. На платформе LGA1155 можно было поразвлекаться и с множителем четырехъядерных процессоров, не относящихся к К-серии — теперь Limited Unlocked почил в бозе. Зато вернулся разгон по шине в виде, аналогичном LGA2011: перед подачей в процессор, опорную частоту можно увеличить в 1,25 или 1,66 раза. К сожалению, наш первоначальный оптимизм по поводу данной информации пока не выдержал практических испытаний — с отличными от К-серии процессорами этот механизм не работает. Во всяком случае, для уже трех опробованных нами плат на Z87 это верно, так что можно, конечно, продолжать надеяться и верить, что это все недоработки ранних версий прошивок, но...

## Intel H87



В отличие от шестого и седьмого семейств, никаких промежуточных чипсетов между топовым и массовыми решениями нет. Да и различий между ними стало меньше — фактически только лишь расщепление 16-и «процессорных» линий отсутствует, так что и «впихивать» аналог какого-нибудь Z75 особо некуда (тем более, этот чипсет так и остался во многом виртуальным продуктом, невостребованным производителями плат). Даже в плане отношения к разгону чипсеты близки: нет шинных модификаторов, но они и на Z87 бесполезны по большому счету, а множитель на каком-нибудь Core i7-4770K не возбраняется «покрутить» и на платах на H87. Причем есть у последнего чипсета и некоторое преимущество перед более именитым родственником, а именно поддержка технологии Small Business Advantage, унаследованная из бизнес-линейки седьмой серии. Впрочем, считать ее однозначным преимуществом для «одиночного энтузиаста» никак не выходит (хотя бы потому, что эти самые «энтузиасты» SBA не слишком-то обсуждают), а там, где она нужна, зачастую как раз бизнес-линейки чипсетов использовались и используются. Но факт расширения ее сферы применения показательный. Глядишь, со временем еще что-нибудь унаследуем.

## **Intel H81**

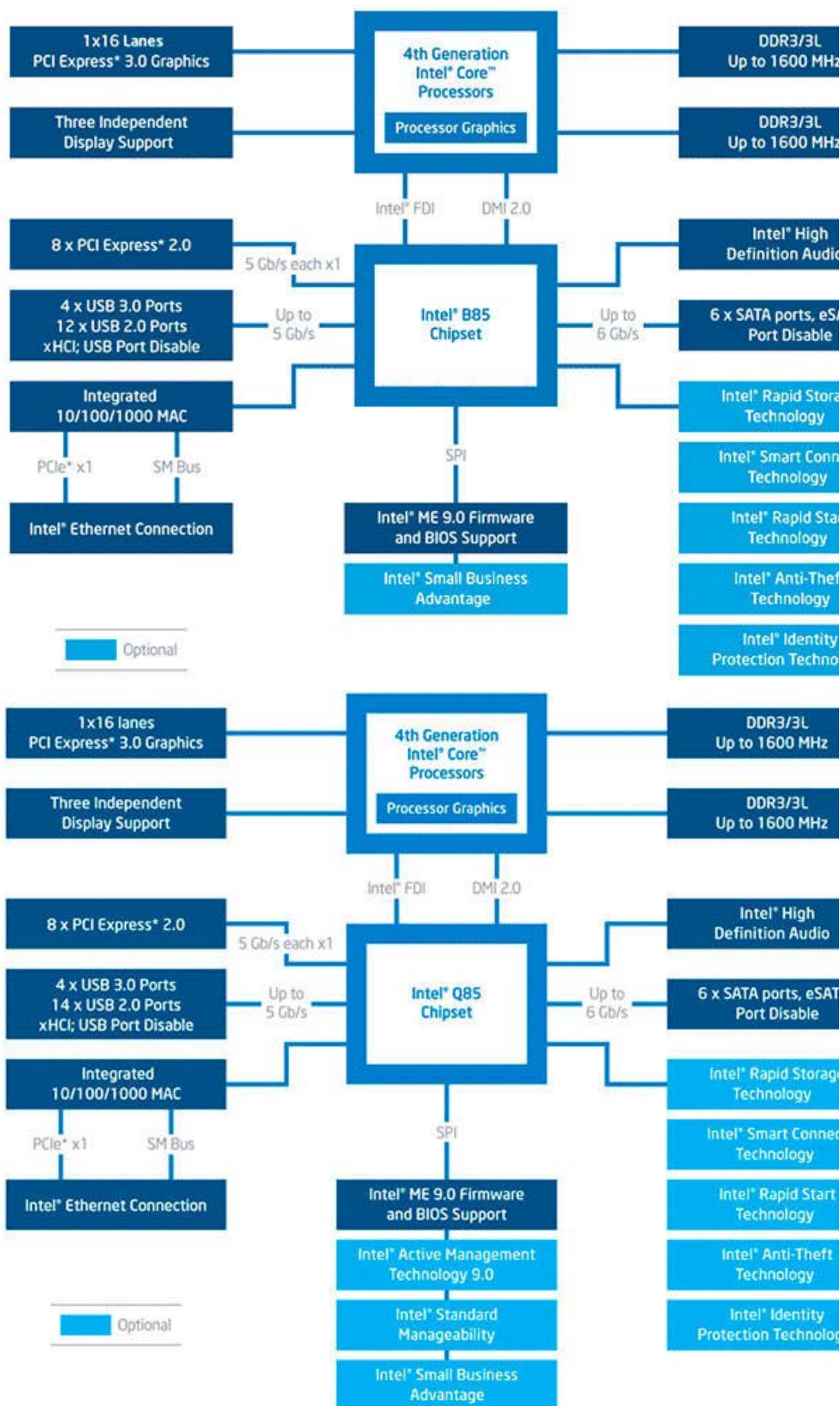
Этот чипсет пока еще не анонсирован, но с большой долей вероятности появится не позднее, чем недорогие процессоры под LGA1150. Причем после выхода в свет может стать достаточно популярным и среди покупателей дорогих, поскольку новое бюджетное решение способно закрыть эдак 80% запросов пользователей. При этом оно таки бюджетное, что позволяет надеяться на системные платы долларов за 50 в розницу. Почему так дешево? От H61 унаследована куча ограничений, способных довести до нервного припадка настоящего энтузиаста: один модуль памяти на канал (т.е. всего два полноценных слота), шесть (а не восемь) PCIe x1, четыре SATA-порта безо всяких RAID'ов и прочих буржуазных излишеств, 10 USB-портов. С другой стороны, этого количества массовым компьютерам хватает, а вот качество — повыше, чем в бюджетке под LGA1155, поскольку входит в него и два USB 3.0, и два SATA600. В общем, то, чего так не хватало H61. Хотя, повторимся, официально чипсет пока не анонсирован, так что большая часть информации о нем является слухами и утечками, однако они весьма правдоподобны.

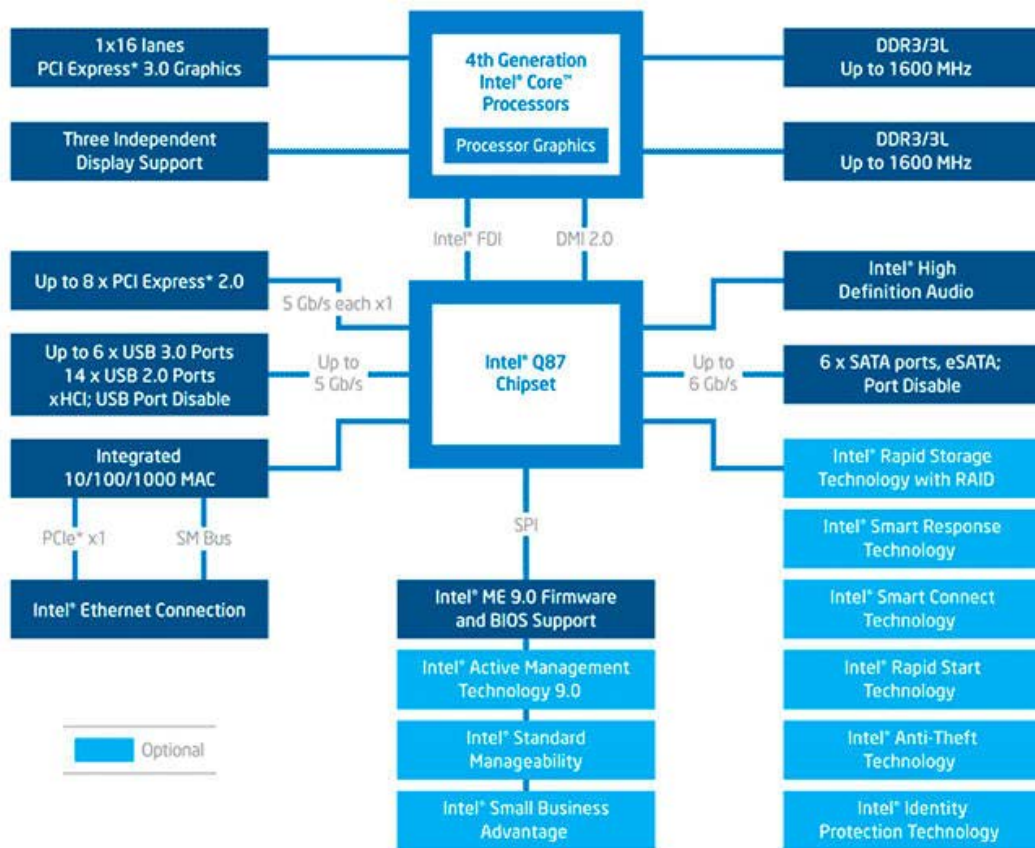
## **Бизнес-линейка: B85, Q85 и Q87**

По этим моделям пройдемся вкратце, поскольку большинству покупателей они не интересны. Вот B75 был крайне привлекательным чипсетом под LGA1155, но в основном лишь потому, что H61 слишком изуродовали для удешевления и не стали обновлять в рамках седьмой серии. H81 же, как видим, будет поддерживать новые интерфейсы (пусть и в ограниченном количестве из-за позиционирования), так что у B85 перед ним остались только количественные преимущества: +2 USB 3.0, +2 SATA600 и +2 PCIe x1. Правда вот пользы от увеличения количества не так и много, как от самого наличия указанных интерфейсов, а цена выше, так что можно уже и на плату на H87 размахнуться, благо там всего еще больше, да и поддержка SBA тоже есть. Опять же — встроенная поддержка PCI была эксклюзивной особенностью «старых» бизнес-серий, нередко превращающейся в весомое преимущество, но теперь от нее ничего не осталось.

Вот Q87 — чипсет традиционно уникальный, поскольку единственный из всей линейки поддерживает VT-d и vPro. В остальном практически идентичен H87. А Q85 — странное нечто, занимающее почти промежуточное положение между H87 и B85: основным отличием является опциональная поддержка AMT в Q85. Зачем он такой нужен — не спрашивайте. Есть подозрение, что Intel разрабатывает линейку Qx5 больше «на всякий случай», поскольку плат на таких моделях не слишком много, причем не только на открытом рынке. По крайней мере, не сравнить с Qx7. А в наших краях под «бизнес-решениями» чаще всего понимается вовсе даже не B-серия, а нечто на самом младшем чипсете линейки (ранее G41, позднее H61, потом, видимо, H81 займет это место), что логично — та же SBA, в принципе, в малом офисе пригодиться могла бы, однако для ее реализации все равно требуется как минимум Core i3, а не популярный в таких офисах Celeron. В

общем, для пущей красоты и в порядке повышения общей образованности мы диаграммы систем на базе этой тройки чипсетов приводим.





Но, повторимся, вероятность встречи большинства наших читателей с ними близка к нулю. За исключением, может быть, Q87, поскольку VT-d представляет собой интерес не только на корпоративном рынке, а ни один другой чипсет полной поддержкой этой технологии похвастаться не может. Во всяком случае, официально — неофициально некоторые платы на Z77 ее поддерживали, так что и с Z87 такое наверняка возможно. Правда, вот ранее иногда попытки воспользоваться такими продуктами генной инженерии не всегда заканчивались успешно, так что во избежание проблем и экономии времени проще сразу ориентироваться на Qx7 (тем более, сейчас, когда процессоры с поддержкой VT-d все равно никак не разгонишь, а поддающаяся тюнингу K-серия виртуализацию ввода/вывода как не поддерживала, так и не поддерживает).

### Итого

	Z87	H87	H81	B85	Q85	Q87
<b>Шины</b>						
<b>Конфигурации PCIe 3.0 (CPU)</b>	x16 / x8 + x8 / x8 + x4 + x4	x16	x16	x16	x16	x16
<b>Количество PCIe 2.0</b>	8	8	6	8	8	8
<b>PCI</b>	Нет	Нет	Нет	Нет	Нет	Нет
<b>Разгон</b>						
<b>CPU</b>	Множитель / шина	Множитель	Нет	Нет	Нет	Нет
<b>Памяти</b>	Да	Нет	Нет	Нет	Нет	Нет
<b>GPU</b>	Да	Да	Да	Да	Да	Да
<b>SATA</b>						
<b>Кол-во портов</b>	6	6	4	6	6	6
<b>Из них SATA600</b>	6	6	2	4	4	6
<b>АНСИ</b>	Да	Да	Да	Да	Да	Да

<b>RAID</b>	Да	Да	Нет	Нет	Нет	Да
<b>Smart Response</b>	Да	Да	Нет	Нет	Нет	Да
<b>Прочее</b>						
<b>Кол-во USB-портов</b>	14	14	10	12	14	14
<b>Из них USB 3.0</b>	6	6	2	4	6	6
<b>TXТ/vPro</b>	Нет	Нет	Нет	Нет	Нет	Да
<b>Intel Standard Manageability</b>	Нет	Нет	Нет	Нет	Да	Да

Если рассматривать процессоры под LGA1150 именно как изолированный товар, то каких-либо существенных преимуществ перед предшественниками с точки зрения потребительских характеристик они не имеют, о чем мы уже писали. Как видим, и чипсетов это касается в той же степени: кое-что стало лучше, кое-чего просто стало больше, однако реализация некоторых вещей ранее была более интересной. С другой стороны, отдельного рынка процессоров и чипсетов в том виде, в каком он существовал лет 15-20 назад, давно уже фактически нет: производители активно и напористо продают «платформы» в виде законченных (ноутбуки и прочий портатив) и полужакозаконченных решений (настольные компьютеры). Соответственно, при разработке что процессоров, что чипсетов можно о какой-то глобальной совместимости не думать, просто «подгоняя» одно к другому и перенося все большую часть функциональности непосредственно в процессор (все равно их приходится выпускать по тонким нормам, так что это экономически оправдано, да и отказ от «длинных» линий высокоскоростных шин тоже создание готового изделия упрощает). В результате имеем то, что имеем: для связи процессора и чипсета продолжают использоваться FDI и DMI 2.0, однако ни новые процессоры со старыми платами никак не сочетаются, ни наоборот. Теоретически «прикрутить» тот же Z87, отказавшись от видеовыходов, к LGA1155 можно, но это все равно будет новая плата. Ну а обратная процедура вообще смысла не имеет.

В общем, если кто собрался приобрести Core четвертого поколения — ему однозначно придется покупать плату на базе одного из чипсетов восьмой серии. Вся свобода выбора ограничивается лишь конкретной моделью. Какой именно? Нам представляется, что из всей шестерки чипсетов интересными является лишь половина моделей: Z87 (топовое решение для развлечений), Q87 (не менее топовый чипсет для рабочих нужд) и ожидаемый в будущем H81 (дешево, но многим хватит). Промежуточные же модели, как показывает практика, пользуются куда более ограниченным спросом со стороны индивидуальных покупателей, просто потому, что вклад стоимости чипсета в цену системной платы заметен лишь в бюджетном сегменте (но там как раз и экономят каждый доллар), однако быстро исчезает в моделях, с розничной ценой в районе сотни. Так что, возможно, более правильным подходом со стороны Intel было бы вообще перестать изображать иллюзию выбора, а выпускать всего пару моделей: дорогую (где есть все) и дешевую (где есть только абсолютный минимум). С другой стороны, всего на двух чипсетах не получится разработать сотню системных плат в линейке (что просто обожают производители, ориентирующиеся на розничный рынок комплектующих), так что нам работы по описанию всех этих извивов инженерно-маркетинговой мысли убавится, а пользователям разнообразных околокомпьютерных форумов станет нечего обсуждать, поэтому пусть уж все остается пока так, как было.

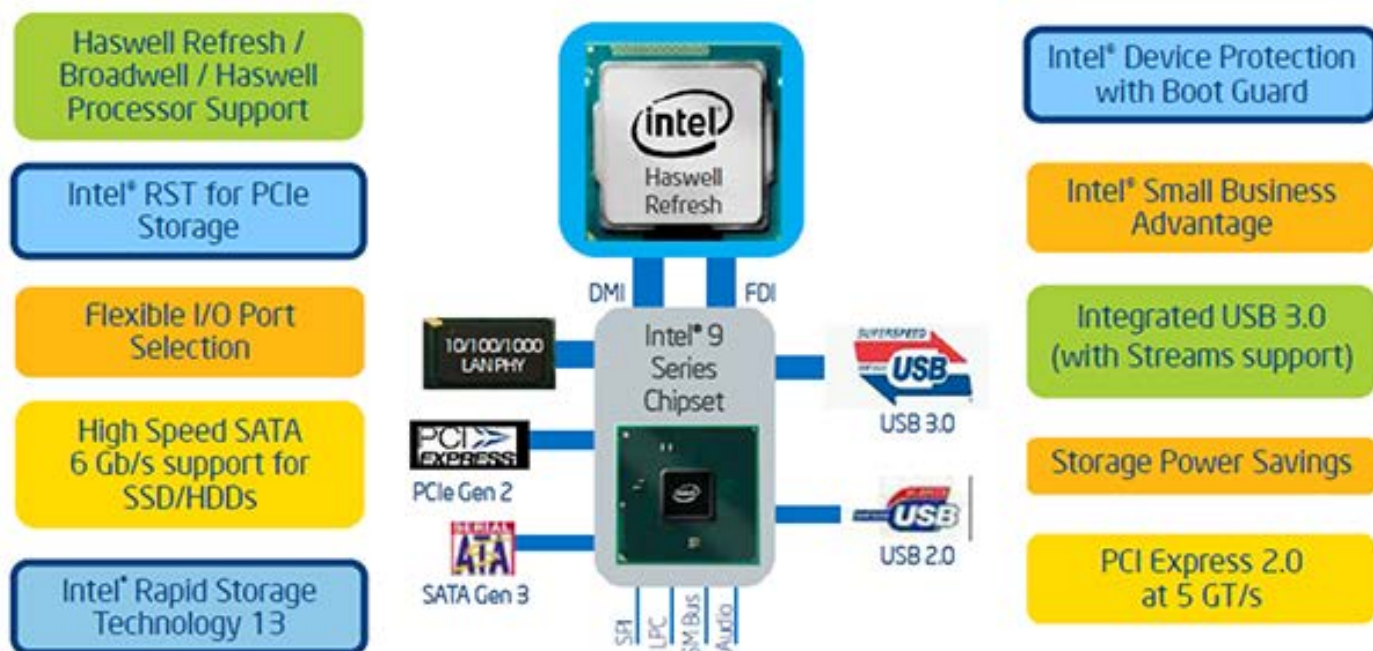
### 9.3 Чипсеты Intel 9-й серии

Слухов о новых чипсетах Intel 9-й серии было много. Им приписывали поддержку интерфейса SATA Express, а кроме того, был неясен вопрос совместимости существующих процессоров Haswell с новыми чипсетами. И вот, наконец-то, 11 мая компания Intel официально анонсировала эти новые чипсеты.

К сожалению, нужно констатировать, что особенно вкладываться в разработку новых чипсетов компания не стала. В сравнении с чипсетам Intel 8-й серии, практически ничего нового чипсеты 9-й серии не имеют. Фактически это те же самые чипсеты с той же функциональностью. Более того, если сравнить техническое описание чипсетов Intel 8-й серии и 9-й серии (на момент публикации данной статьи этот документ еще не был выложен на сайте компании), то создается впечатление, что второй получен из первого методом сору/paste. Конечно, мы немного утрируем, и разница в описании есть, но найти ее не так-то просто. А главное, что и по разводке, и по питанию, и по функциональным возможностям эти чипсеты практически не отличаются. Мы говорим «практически», поскольку незначительные отличия все же есть. Во-первых, чипсеты 9-й серии поддерживают разъемы PCI Express M.2, о чем мы расскажем далее, а во-вторых, новые чипсеты будут поддерживать не только существующие процессоры Haswell и Haswell Refresh, но и будущие 14-нанометровые процессоры Broadwell (процессоры Intel Core 5-го поколения), которые, как ожидается, появятся в первом квартале следующего года. Важно отметить, что чипсеты Intel 8-й серии не будут поддерживать процессоры Broadwell (только процессоры Haswell и Haswell Refresh).

В упомянутом нами техническом описании (Intel 9 Series Chipset Family Platform Controller Hub (PCH)) перечислены чипсеты Intel Z97 Express, H97 Express и мобильный HM97 Express, а потому в дальнейшем под чипсетам Intel 9-й серии мы будем понимать именно эти три чипсета. Кстати, обратите внимание, что слово «Express» никуда не исчезло из официального названия, однако для краткости его к названию чипсетов не добавляют. И далее мы также будем именовать эти чипсеты как Intel Z97, H97 и HM97.

## Intel® 9 Series Chipset Overview



**New Intel Chipset with Updated Platform Capabilities**

## Поддержка функций процессора

Начнем с того, что сама по себе поддержка процессоров Haswell и Haswell Refresh осталась точно такой же, как и ранее. Процессоры имеют несколько портов PEG (суммарно 16 линий PCI Express 3.0), и в зависимости от примененного на плате чипсета эти порты могут комбинироваться по-разному для реализации различных вариантов слотов PCIe. Например, чипсет Intel Z97 (как и его аналог Intel Z87) позволяет использовать порты PEG в следующих комбинациях: x16, x8/x8 или x8/x4/x4. Таким образом, на платах с чипсетом Intel Z97 может быть реализован один слот PCIe x16, два слота PCIe x8 или один слот PCIe x8 и два слота PCIe x4. Чипсет Intel H97 допускает только одну возможную комбинацию: x16 (то есть на платах с чипсетом Intel H97 может быть реализован только один слот PCIe x16).

## Шины DMI и FDI

Для связи процессора с чипсетом Intel 9-й серии используется все та же полнодуплексная шина DMI (Direct Media Interface) с пропускной способностью 20 Гбит/с в каждом направлении.

Чипсеты 9-й серии поддерживают возможность одновременного подключения до трех мониторов к процессорному графическому ядру, как и в случае чипсетов 8-й серии. Для этого используется шина Intel FDI (Flexible Display Interface), по которой процессорное графическое ядро соединяется с блоком дисплейного вывода в чипсете. Как и прежде, шина FDI использует две линии с пропускной способностью 2,7 Гбит/с каждая. Для реализации аналогового интерфейса VGA в чипсете есть интегрированный RAMDAC (180 МГц), поддерживается подключение мониторов с разрешением 1920×1080 пикселей (при 24-битной глубине цвета и частоте кадровой развертки 60 Гц).

## Порты PCI Express, SATA и USB

Чипсеты Intel 9-й серии поддерживают до 8 портов PCI Express 2.0 (с пропускной способностью 5,0 Гбит/с). Кроме того, имеется в новых чипсетах и интегрированный SATA-контроллер, который обеспечивает поддержку до шести портов SATA 6 Гбит/с, причем каждый из шести SATA-портов может быть реализован как порт eSATA. Естественно, поддерживается технология Intel RST (Rapid Storage Technology), которая позволяет конфигурировать SATA-контроллер в режиме RAID-контроллера с поддержкой уровней 0, 1, 5 и 10.

Как и прежде, в чипсеты Intel 9-й серии интегрирован один USB-контроллер xHCI (eXtensible Host Controller Interface), который поддерживает 14 логических портов USB 2.0 и 6 логических портов USB 3.0. В пересчете на физические порты, получаем 14 разъемов, до шести из которых поддерживают USB 3.0, а остальные — только USB 2.0. Кроме того, имеется в чипсете и два контроллера EHCI (Enhanced Host Controller Interface), один из которых поддерживает 8 портов USB 2.0, а второй — 6 портов USB 2.0 (в сумме опять-таки получаем, что имеется 14 логических портов USB 2.0). Понятно, что имеются и программно-управляемые коммутаторы, которые позволяют переключать физические порты USB между контроллерами EHCI и xHCI. Говоря проще (без привязки к контроллерам), чипсеты Intel 9-й серии, как и прежде, могут организовать 14 USB-портов, из которых до 6 портов могут быть USB 3.0, а остальные — USB 2.0.

## Технология Flexible IO



Опять же, как и в чипсетах 8-й серии, в чипсетах 9-й серии реализована поддержка технологии Flexible IO, которая позволяет конфигурировать высокоскоростные порты ввода/вывода (PCIe, SATA, USB 3.0), убирая одни порты и добавляя другие.

Работает это следующим образом. Всего в чипсете имеется 18 высокоскоростных портов ввода/вывода. Причем конфигурация 14 портов строго фиксирована: 4 порта USB 3.0, 6 портов PCIe 2.0 и 4 порта SATA 6 Гбит/с. А еще 4 порта можно переконфигурировать: 2 из них могут работать либо как USB 3.0, либо как PCIe, а 2 других — как PCIe или SATA 6 Гбит/с. При этом общее количество портов PCIe не может превышать восьми.

Собственно, именно поэтому мы говорим, что чипсет поддерживает до 8 портов PCIe, до 6 портов USB 3.0 и до 6 портов SATA 6 Гбит/с, но это не значит, что их можно реализовать одновременно. Всего высокоскоростных портов ввода/вывода не может быть более 18. Поэтому если на плате реализовано 6 портов USB 3.0 и 6 портов SATA 6 Гбит/с, то на ней может быть только 6 портов PCIe. Если же реализовано 6 портов SATA 6 Гбит/с и 8 портов PCIe, то может быть только 4 порта USB 3.0. Диаграмма распределения высокоскоростных портов ввода/вывода для чипсетов Z97 и H97 показана на рисунке.

SKU	Port 1	Port 2	Port 3	Port 4	Port 5	Port 6	Port 7	Port 8	Port 9	Port 10	Port 11	Port 12	Port 13	Port 14	Port 15	Port 16	Port 17	Port 18		
	USB 3.0 Port 1	USB 3.0 Port 2	USB 3.0 Port 5	USB 3.0 Port 6	USB 3.0 Port 3	USB 3.0 Port 4	PCIe* Port 3	PCIe* Port 4	PCIe* Port 5	PCIe* Port 6	PCIe* Port 7	PCIe* Port 8	SATA 6Gb/s Port 4	SATA 6Gb/s Port 5	SATA 6Gb/s Port 0	SATA 6Gb/s Port 1	SATA 6Gb/s Port 2	SATA 6Gb/s Port 3		
	USB 3.0 Port 1	USB 3.0 Port 2	USB 3.0 Port 5	USB 3.0 Port 6	USB 3.0 Port 3	USB 3.0 Port 4	PCIe* Port 3	PCIe* Port 4	PCIe* Port 5	PCIe* Port 6	PCIe* Port 7	PCIe* Port 8	SATA 6Gb/s Port 4	SATA 6Gb/s Port 5	PCIe* Port 1	PCIe* Port 2	SATA 6Gb/s Port 0	SATA 6Gb/s Port 1	SATA 6Gb/s Port 2	SATA 6Gb/s Port 3

Для мобильного чипсета HM97 справедливо все то же самое, однако у него есть два порта SATA 3 Гбит/с, которые строго фиксированы. Соответственно, количество портов SATA 6 Гбит/с может меняться от 2 до 4.

SKU	Port 1	Port 2	Port 3	Port 4	Port 5	Port 6	Port 7	Port 8	Port 9	Port 10	Port 11	Port 12	Port 13	Port 14	Port 15	Port 16	Port 17	Port 18
HM97	USB 3.0 Port 1	USB 3.0 Port 2	USB 3.0 Port 5	USB 3.0 Port 6	USB 3.0 Port 3	USB 3.0 Port 4	PCIe* Port 3	PCIe* Port 4	PCIe* Port 5	PCIe* Port 6	PCIe* Port 7	PCIe* Port 8	SATA 6Gb/s Port 4	SATA 6Gb/s Port 5	SATA 6Gb/s Port 0	SATA 6Gb/s Port 1	SATA 3Gb/s Port 2	SATA 3Gb/s Port 3

## Прочее

Если говорить о других функциях чипсетов 9-й серии, интересных с точки зрения пользователя, то стоит отметить наличие интегрированного сетевого гигабитного контроллера (MAC-уровня), который совместим с PHY-контроллерами i127LM/V. Естественно, имеется интегрированный аудиоконтроллер Intel HD Audio (как и ранее). Также поддерживаются все те же технологии, которые поддерживались чипсетами 8-й серии: Intel Trusted Execution Technology (Intel TXT), Intel Anti-Theft Technology (Intel AT), Intel Virtualization Technology for Directed I/O (Intel VT-d) и пр.

И единственная новая функция, которой не было в чипсетах 8-й серии — это поддержка накопителей PCIe SSD (PCIe NAND Technology for PCIe SSD support). Собственно, речь идет о поддержке чипсетом интерфейса PCIe M.2. Причем в данном случае нет никакого отдельного контроллера — данная поддержка реализована на уровне конфигурирования регистров чипсета. Отметим, что накопителей с интерфейсом PCIe M.2. пока еще на рынке очень мало, да и стоят они

дорого, так что реальной пользы от наличия разъема M.2 на плате в ближайшем будущем будет немного. Это своего рода задел на будущее, но никак не востребованная необходимость.

## Модельный ряд

До сих пор мы рассматривали функциональные возможности чипсетов Intel 9-й серии вообще, без привязки к конкретным моделям. Далее в сводной таблице мы приводим характеристики чипсетов Intel Z97, H97 и HM97.

Функциональные особенности чипсета		Intel Z97	Intel H97	Intel HM97
Технология Flexible I/O		да	да	да
Кол-во портов PCIe 2.0		6–8	6–8	6–8
Порты USB	Общее кол-во портов	14	14	14
	Кол-во портов USB 3.0	4–6	4–6	4–6
	Кол-во портов USB 2.0	8–10	8–10	8–10
Порты SATA	Общее кол-во портов	4–6	4–6	4–6
	Кол-во портов SATA 6 Гбит/с	4–6	4–6	2–4
	Кол-во портов SATA 3 Гбит/с	0	0	2
Поддержка видеовыхода (шина FDI)		да	да	да
Поддержка технологии Intel Wireless Display (WiDi)		да	да	да
Intel RST	AHCI	да	да	да
	RAID 0/1/5/10	да	да	да
	Intel Smart Response Technology	да	да	да
	PCIe NAND	да	да	не указано
Intel Anti-Theft Technology		да	да	да
Intel Active Management Technology 9.0		нет	нет	нет
Intel Small Business Advantage		нет	да	да
Intel Rapid Start Technology		да	да	да
Intel Identity Protection Technology (Intel IPT)		да	да	да
Near Field Communication (NFC)		да	да	да
Поддержка состояния ACPI S1		да	да	нет
Поддержка чипсетом функциональных возможностей процессора				
Возможная конфигурация портов PEG 3.0		x16 x8/x8 x8/x4/x4	x16	x16
Максимальное количество мониторов, одновременно подключаемых к графическому ядру процессора		3	3	3
Максимальное количество каналов памяти		2	2	2
Поддержка разгона процессора и памяти		да	нет	нет

По поводу приведенных технических характеристик можно сделать лишь одно замечание: для мобильного чипсета Intel HM97 в официальной спецификации не указывается, поддерживает ли он PCIe NAND.

Если говорить о настольных чипсетах Intel Z97 и H97, то первый — это полный аналог Intel Z87, а второй — аналог H87. Ну и чтобы стало очевидно, что нет никаких функциональных различий (за исключением поддержки PCIe NAND) между чипсетами Intel Z97 и H97 (и, соответственно, чипсетами Intel Z87 и H87), приведем таблицу характеристик чипсетов Intel 8-й серии.

Функциональные особенности чипсета		Intel Q87	Intel Q85	Intel B85	Intel Z87	Intel H87
Технология Flexible I/O		да	нет	нет	да	да
Кол-во портов PCIe 2.0		6–8	8	8	6–8	6–8
Порты USB	Общее кол-во портов	14	14	12	14	14
	Кол-во портов USB 3.0	4–6	4	4	4–6	4–6
	Кол-во портов USB 2.0	8–10	10	8	8–10	8–10
Порты SATA	Общее кол-во портов	4–6	6	6	4–6	4–6
	Кол-во портов SATA 6 Гбит/с	4–6	4	4	4–6	4–6
	Кол-во портов SATA 3 Гбит/с	0	2	2	0	0
Поддержка видеовыхода (шина FDI)		да	да	да	да	да
Поддержка технологии Intel Wireless Display (WiDi)		да	да	да	да	да
Intel RST	AHCI	да	да	да	да	да
	RAID 0/1/5/10	да	нет	нет	да	да
	Intel Smart Response Technology	да	нет	нет	да	да
Intel Anti-Theft Technology		да	да	да	да	да
Intel Active Management Technology 9.0		да	нет	нет	нет	нет
Intel Small Business Advantage		да	да	да	нет	да
Intel Rapid Start Technology		да	да	да	да	да
Intel Identity Protection Technology (Intel IPT)		да	да	да	да	да
Near Field Communication (NFC)		да	да	да	да	да
Поддержка состояния ACPI S1		да	да	да	да	да

## Заключение

Конечно, одна единственная новая функция в виде поддержки PCIe M.2 — этого маловато, чтобы называть чипсет новым (о поддержке процессоров Broadwell пока еще говорить преждевременно). И уж если новые процессоры назвали просто Haswell Refresh (впрочем, и в них ничего действительно нового нет), то можно было бы и для чипсетов придумать название типа Intel Z87 Refresh, а не дурить голову пользователям, говоря о новой серии чипсетов. Впрочем, оставим это на совести маркетологов Intel.

Хуже всего в этой ситуации придется производителям материнских плат, которым, с одной стороны, раз уж вышла новая серия чипсетов, нужно обновлять свой модельный ряд, а с другой стороны, сделать это не так-то просто, поскольку самим чипсетом новая функциональность не предусмотрена.

## 10 Архитектура Broadwell

Процессорный гигант Intel продолжает реализовывать стратегию «тик-так», согласно которой каждый год (вот тут-то и появляются загвоздки – прим. автора) компания выпускает пакет решений, построенных на новой архитектуре. Под «тиком» подразумеваются процессоры, выполненные по старой архитектуре, но переведенные на новый техпроцесс. Под «таким» – чипы, выполненные по уже отработанным технормам, но с новой архитектурой. Центральные процессоры Broadwell – это именно «тик»-процессоры. Грубо говоря, Intel взяла архитектуру Haswell и поставила ее на 14-нм «рельсы». Хотя вы прекрасно понимаете, что все здесь условно. Каждое семейство чипов Intel претерпевает определенные изменения. И настольные Broadwell не являются исключением.

Поколение	Год	Техпроцесс	«Тик» или «Так»?
Conroe/Merom	2006	65 нм	Так
Penryn	2007	45 нм	Тик
Nehalem	2008	45 нм	Так
Westmere	2010	32 нм	Тик
Sandy Bridge	2011	32 нм	Так
Ivy Bridge	2012	22 нм	Тик
Haswell	2013	22 нм	Так
Broadwell	2015	14 нм	Тик
Skylake	2015	14 нм	Так

И все же новые 14-нанометровые решения можно смело назвать выстраданными. Дело в том, что при проектировании и производстве Broadwell в Intel столкнулись с серьезными проблемами. В итоге релиз был отложен больше, чем на год. Первые решения на архитектуре Broadwell были показаны еще на выставке IFA 2014 в сентябре прошлого года. Но это касалось исключительно систем-на-кристалле Core M, предназначенных для планшетов и ноутбуков. В итоге временной отрезок между появлением настольных версий Haswell и Broadwell составил приблизительно два года.

Прошлой весной Intel даже презентовала набор логики Z97/H97 Express, предназначенный как раз для Broadwell. Однако задержки с производством побудили компанию выпустить линейку процессоров Devil's Canyon (Haswell Refresh). Получилось неплохо, ведь Intel представила свой первый в мире центральный процессор, функционирующий на тактовой частоте 4 ГГц. Так и было заполнено время в ожидании 14-нанометровых Broadwell. Парадокс заключается в том, что уже совсем скоро (предположительно, в конце августа) будет представлена линейка настольных центральных процессоров Skylake и платформы LGA1151.

### Особенности архитектуры и технические характеристики

Настольные процессоры Broadwell были представлены на выставке Computex 2 июня. На данный момент есть пять моделей: две Core i7 и три Core i5. Также были представлены три Xeon под LGA1150: E3-1285 v4, E3-1285L v4 и E3-1265L v4. Литера С в названии означает два факта. Во-первых, эти решения имеют упаковку LGA. То есть мы имеем дело с классическими центральными процессорами, устанавливаемыми в гнездо LGA1150. Во-вторых, они оснащены разблокированным множителем, хотя Intel уже приучила нас к тому, что оверклокерские решения имеют в названии

либо букву К, либо Х. Есть предположение, что таким образом Intel сопоставляет Core i7-5775С с TDP, равным 65 Вт, не с 88-ваттным Core i7-4790К, но с 65-ваттным Core i7-4790S. Оно и понятно: в таком случае Broadwell-решение оказывается на 35% быстрее в x86-вычислениях, плюс обладает вдвое более производительной встроенной графикой.

R-процессоры имеют упаковку BGA, то есть намертво припаиваются к материнской плате. Очевидно, что эти чипы будут использоваться в уже готовых системах. Например, в моноблоках.

Ниже приведена подробная таблица с техническими характеристиками настольных процессоров Broadwell.

	<b>Intel Core i7-5775C</b>	<b>Intel Core i7-5775R</b>	<b>Intel Core i5-5675C</b>	<b>Intel Core i5-5675R</b>	<b>Intel Core i5-5575R</b>
<b>Число ядер/потоков</b>	4/8	4/8	4/4	4/4	4/4
<b>Тактовая частота (в режиме Turbo Boost)</b>	3,3 (3,7) ГГц	3,3 (3,8) ГГц	3,1 (3,6) ГГц	3,1 (3,6) ГГц	2,8 (3,3) ГГц
<b>Разблокированный множитель</b>	Есть	Нет	Есть	Нет	Нет
<b>Кэш третьего уровня</b>	6 Мбайт	6 Мбайт	4 Мбайт	4 Мбайт	4 Мбайт
<b>Кэш четвертого уровня (eDRAM)</b>	128 Мбайт	128 Мбайт	128 Мбайт	128 Мбайт	128 Мбайт
<b>Контроллер памяти</b>	DDR3, двухканальный, 1333-1600 МГц	DDR3, двухканальный, 1333-1600 МГц	DDR3, двухканальный, 1333-1600 МГц	DDR3, двухканальный, 1333-1600 МГц	DDR3, двухканальный, 1333-1600 МГц
<b>Встроенное графическое ядро</b>	Iris Pro 6200 (GT3e), 1150 МГц	Iris Pro 6200 (GT3e), 1150 МГц	Iris Pro 6200 (GT3e), 1100 МГц	Iris Pro 6200 (GT3e), 1100 МГц	Iris Pro 6200 (GT3e), 1050 МГц
<b>Уровень TDP</b>	65 Вт	65 Вт	65 Вт	65 Вт	65 Вт
<b>Упаковка</b>	LGA	BGA	LGA	BGA	BGA
<b>Цена</b>	\$366	\$348	\$276	\$265	\$244

Новые 14-нанометровые чипы обзавелись встроенным графическим модулем Iris Pro 6200. Встроенный GPU занимает львиную долю полезной площади кристалла. Однако основной фишкой, внедренной специально в том числе и для Iris Pro 6200, стало использование дополнительных 128 Мбайт памяти eDRAM. Технически она реализована при помощи распайки на стеклотекстолите еще одного кристалла. Таким образом, в Intel постарались решить проблему недостатка пропускной способности памяти. Кристалл eDRAM, выполненный по 22-нанометровой технологии, получил название Crystalwell. Хотя мы сейчас и говорим о нем применительно к встроенной графике Iris Pro 6200, но эту память смело можно назвать кэшем четвертого уровня. Отмечу, что eDRAM использовался в некоторых решениях поколения Haswell. Так что эту технологию нельзя назвать новой. При этом именно в настольных Broadwell использование Crystalwell становится стандартом де-факто.

Собственно говоря, ничего и не изменилось. Кэш, выполненный по 22-нм техпроцессу, функционирует со скоростью 1600 МГц. Он имеет 16-кратную ассоциативность и сообщается с CPU при помощи 256-битной двунаправленной шины. В итоге максимальная пропускная способность

между eDRAM и процессором может достигать 102,4 Гбайт/с суммарно (по 51,2 Гбайт/с в каждую сторону). Использование Crystalwell в теории даст хороший прирост производительности в задачах, связанных с обработкой больших данных.

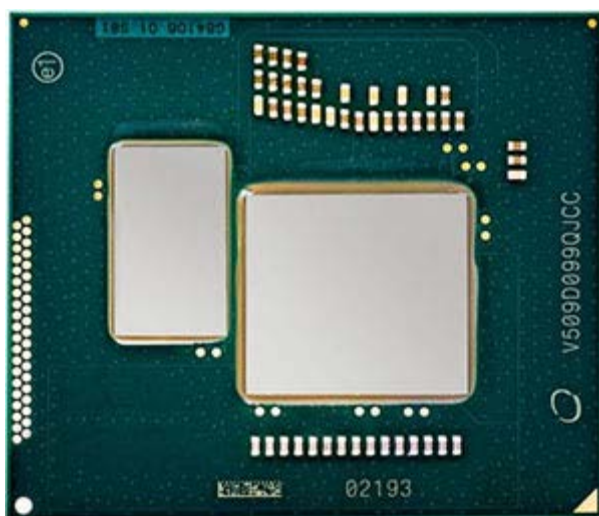


Рисунок. Процессор Intel Core i5-5675C со снятой теплоотводящей крышкой. Кристалл большего размера – eDRAM.

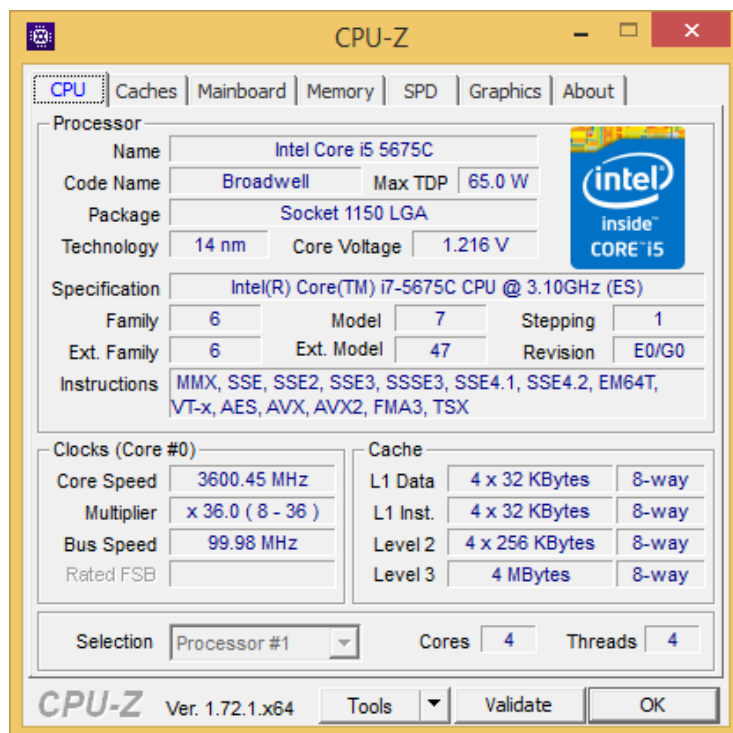
Как известно, Intel старается в каждом новом поколении настольных процессоров интегрировать в них все более и более производительную графику. У Sandy Bridge это была HD Graphics 3000 с 12 исполнительными устройствами, у Ivy Bridge – HD Graphics 4000 с 16 исполнительными устройствами. В настольные чипы Haswell в основном «устанавливалось» видео HD Graphics 4600 (вариант GT2 с 20 исполнительными устройствами). В некоторые модели (с BGA-упаковкой) внедрялась графика уровня HD Graphics 5000, Iris Pro Graphics 5100 или 5200 (GT3 и GT3e), располагающая 40 исполнительными устройствами. В настольные процессоры Broadwell, как мы уже выяснили, интегрирована графика Iris Pro 6200 – самая мощная на сегодняшний день вариация GT3e, оснащенная 48 исполнительными устройствами. При этом несколько изменилась их компоновка. Отныне в каждый отдельный блок GPU входит не 10 исполнительных устройств, но восемь. В одном графическом модуле находится три таких блока GPU. Например, в мобильных процессорах Core M используется графика GT2, которая имеет в своем арсенале один модуль на 24 исполнительных устройства.

Для примера выбран образец под названием Core i5-5675C – возможно, самая ходовая модель среди всех, построенных на базе архитектуры Broadwell. «Камень» имеет четыре ядра, но не имеет поддержки технологии Hyper-Threading. Классическая ситуация для любого современного Core i5. Если сравнивать этот процессор с Core i5-4690K, вышедшим весной прошлого года, то сразу же обращает на себя внимание разница в скорости работы. Номинальная тактовая частота Core i5-5675C составляет 3,1 ГГц, которая может быть увеличена до 3,6 ГГц в режиме Turbo Boost. Core i5-4690K работает на 400 МГц быстрее, что может стать основополагающим в сравнении между этими кристаллами. Очевидно, что такая ситуация с тактовыми частотами обусловлена теми проблемами, с которыми пришлось столкнуться Intel при переходе на 14-нанометровый техпроцесс.

	<b>Intel Core i5-5675C</b>	<b>Intel Core i5-4690K</b>
<b>Кодовое имя</b>	Broadwell-C	Haswell Refresh (Devil's Canyon)
<b>Техпроцесс</b>	14 нм	22 нм
<b>Сокет</b>	LGA1150	LGA1150
<b>Поддерживаемы наборы логики</b>	Z97/H97 Express	Z97/H97/Z87/H87/B85 Express

<b>Число ядер/потоков</b>	4/4	4/4
<b>Тактовая частота (в режиме Turbo Boost)</b>	3,1 (3,6) ГГц	3,5 (3,9) ГГц
<b>Разблокированный множитель</b>	Есть	Есть
<b>Кэш третьего уровня</b>	4 Мбайт	6 Мбайт
<b>Кэш четвертого уровня (eDRAM)</b>	128 Мбайт	Нет
<b>Контроллер памяти</b>	DDR3, двухканальный, 1333/1600 МГц	DDR3, двухканальный, 1333/1600 МГц
<b>Встроенное графическое ядро</b>	Iris Pro 6200, 1100 МГц	HD Graphics 4600, 1200 МГц
<b>Уровень TDP</b>	65 Вт	88 Вт
<b>Цена</b>	\$276	\$242

Уменьшился и кэш третьего уровня. Казалось бы, с использованием 14-нм техпроцесса можно было, наоборот, его увеличить. Однако интеграция Crystalwell, мощного встроенного GPU, да и, видимо, не такой высокий процент выхода годных чипов и так не в лучшую сторону сказались на итоговой стоимости настольных Broadwell. Они заметно дороже моделей семейства Devil's Canyon. Так вот, у Core i7 вместо 8 Мбайт теперь 6 Мбайт кэша третьего уровня. У Core i5 – 4 Мбайт вместо 6 Мбайт. Много это или мало? Например, у Core i3 тоже 4 Мбайт L3. Компенсируется ли такое уменьшение наличием 128 Мбайт eDRAM? Вряд ли. Кэш третьего уровня имеет латентность в размере приблизительно 20 тактов, плюс он оснащен шиной примерно вдвое более высокой частотой. Crystalwell попросту медленнее, существенно медленнее.



Broadwell-процессоры с LGA-упаковкой совместимы с материнскими платами для платформы LGA1150. Но только с чипсетами девятого семейства, то есть с Z97/H97 Express. Решения на основе



Z87 Express и ниже новых «камней» поддерживать не будут. Отсюда получаем еще одно заключение: Настольные Core i7-5775C и Core i5-5675C, по всей видимости, станут последними решениями для этой платформы. Дальше наступит эпоха LGA1151, Z170 Express и Skylake-S с блэджеком и DDR4.

Кстати, о памяти. Настольные Broadwell оснащены стандартным двухканальным контроллером памяти DDR3-1333/1600. Здесь ничего нового нет.

Наконец, Core i5-5675C имеет TDP в размере всего 65 Вт. Скажем спасибо все тому же 14-нм техпроцессу и FinFET-транзисторам второго поколения, которые уменьшились в своих размерах на треть. В итоге площадь кристалла Broadwell составляет всего 167 мм<sup>2</sup> против 177 мм<sup>2</sup> у Haswell.

Что ж, вот, пожалуй, все, что необходимо знать о линейке настольных процессоров Broadwell.

## Подведение итогов

Настольные процессоры Broadwell вышли! Их путь был относительно долг и тернист. Однако именно они, а, точнее, полученный опыт, помогут Intel в будущем наладить производство следующего поколения 14-нм CPU – Skylake, в котором наверняка будут учтены все тонкости столь ресурсоемкого производства.

Если сравнивать с AMD... Да, на стороне Intel очень быстрые вычислительные ядра, на стороне AMD опыт в создании GPU. Только вот незадача, пока последняя пытается выжить и борется с переменным успехом на двух фронтах, Intel с появлением Broadwell почти полностью перекрывает воздух конкуренту. Теперь у AMD отняли единственный козырь – производительную графику.

Переход на 14 нм техпроцесс позволил улучшить кристалл сразу по нескольким позициям. Произошло сокращение площади:

- Ядер CPU и 2 Мбайт кэш-памяти на 50%;
- Исполнительных блоков GPU, с учетом возросшего количества – на 69%;
- Системного агента и I/O – на 57%;
- Контроллеров памяти – на 63%.

Полностью переработанный GPU, в том числе:

- Добавлен модуль качества изображения;
- Увеличена емкость диспетчера;
- Почти в два с половиной раза увеличилось количество управляющей логики (иными словами, теперь на одно контролирующее устройство приходится меньше исполнительных EU устройств);
- С двух до трех увеличилось число сборок EU устройств;
- Установлена eDRAM кэш-память четвертого уровня;
- Новый Intel Quick Sync видеodeкодер с поддержкой VP8 кодирования и декодирования;

Тестирование показало, что архитектура Broadwell в среднем на 5-10% производительнее Haswell. Однако разница в частотах в большинстве случаев нивелирует это преимущество. Поэтому в ряде тестов Core i5-5675C не смог сколь-либо серьезно превзойти Core i5-4690K. Первый вывод напрашивается сам собой: владельцам центральных процессоров Haswell переходить на Broadwell смысла нет. К тому же стоимость Core i5-5675C и Core i7-5775C заметно выше Core i5-4690K и Core i7-4790K.

Есть ли смысл присмотреться к 14-нанометровым «камням» энтузиастам? Пожалуй, что тоже нет. К сожалению, использование столь сложного техпроцесса заметно снизило разгонный потенциал устройства. Broadwell не дотянуться до Haswell Refresh и, тем более, до Sandy Bridge.

В противовес настольные Broadwell оснащены очень мощной встроенной графикой Iris Pro 6200, которая вкупе с кэшем четвертого уровня опережает флагманскую Radeon R7, интегрированную в AMD Godavari.

Использование низкого TDP и мощных вычислительных блоков (к традиционно производительной x86-части теперь присоединилась и лютая встроенная графика) открывают новое применение для настольных процессоров Broadwell – это бесшумные и компактные системы, но в то же время производительные и энергоэффективные. Не зря же большая часть линейки Broadwell-чипов представлена в формате BGA.

### ***Задание для выполнения***

- 1. Изучить теоретические материалы.*
- 2. Ответить на контрольные вопросы.*

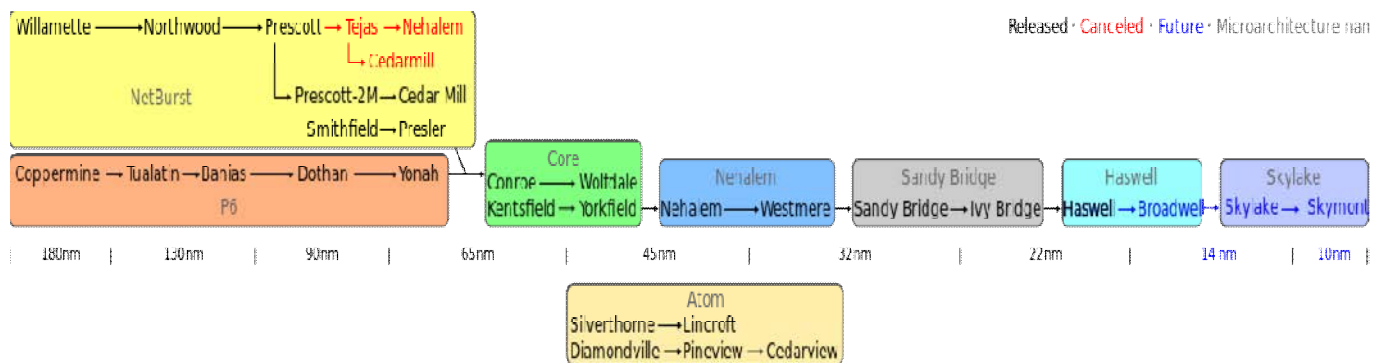
### ***Контрольные вопросы***

- 1. Осуществить подборку "процессор + набор системной логики" для офисного ПК на базе микроархитектуры Broadwell и микроархитектуры Skylake.*
- 2. Осуществить подборку "процессор + набор системной логики" для игрового ПК на базе микроархитектуры Broadwell и микроархитектуры Skylake.*

### ***Содержание отчета***

- 1. Ответы на контрольные вопросы*

## 11 Архитектура Intel Skylake



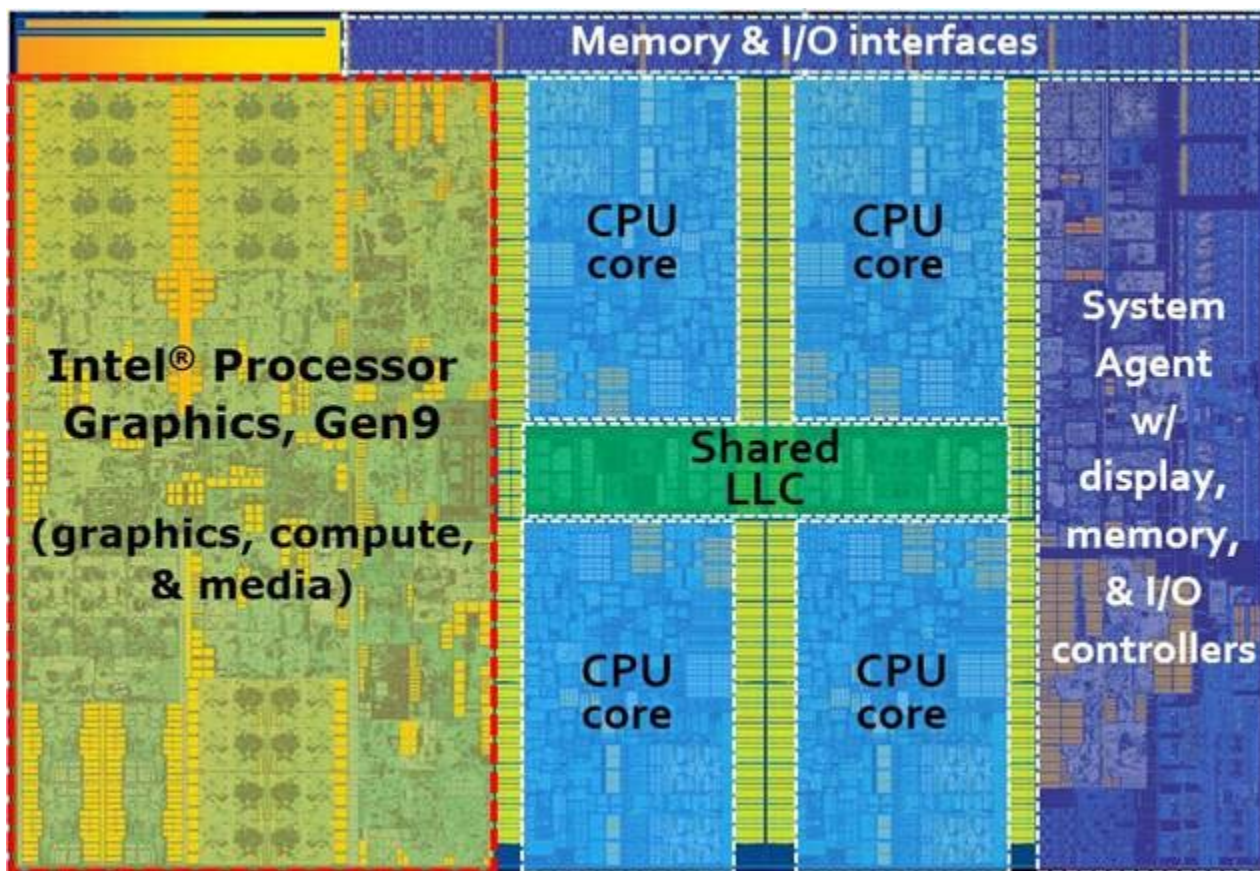
История выпуска и кодовые имена микроархитектур (серый текст) процессоров Intel – в том числе выпущенных, запланированных (выделенные синим цветом) и отменённых (красным) проектов.

Анонс процессоров поколения Skylake протекает на этот раз в несколько своеобразном режиме. В первую очередь Intel представила Core i7-6700K и i5-6600K – старшие десктопные модели для энтузиастов – и даже начала их продавать, но выход массовых процессоров для настольных компьютеров, как и для других рыночных сегментов, оказался отодвинут на несколько более поздний срок. Следуя этому графику, в момент анонса оверклокерских флагманов компания не сочла нужным рассказать об особенностях новой микроархитектуры, поэтому, хотя мы и оценили быстрое действие Skylake, разобраться в том, почему оно оказалось именно таким, в полной мере не получилось.



Однако в рамках прошедшей в Сан-Франциско сессии IDF 2015 компания Intel решила заполнить информационный вакуум и поведала о некоторых деталях внутреннего устройства новинок. К сожалению, рассказ оказался не столь полным, как того хотелось бы, – всю информацию разработчики обещают выложить на стол лишь в момент представления серверных процессоров Xeon. Но обнародованных сведений вполне хватит, чтобы получить общее

представление о том, в чём Skylake отличается от Haswell и Broadwell с точки зрения микроархитектуры. И в этой статье мы попробуем воспроизвести основные факты, то есть фактически подведём под выполненное нами ранее тестирование представителей семейства Skylake-S недостающую теоретическую базу.



Четырёхъядерный Skylake-S с графикой GT2

Издавна повелось, что основным приоритетом разработчиков при проектировании новых микроархитектур оказывается стремление понизить энергопотребление и улучшить удельную производительность на каждый затраченный ватт. И на первый взгляд со Skylake в этом плане поменялось немного – разрабатывавшая эту микроархитектуру в течение последних пяти лет израильская команда инженеров исходила из этих же вводных. Однако есть важный нюанс: при проектировании данного поколения процессоров разработчики старались не просто добиться снижения потребления, а пытались учесть, что такие процессоры должны найти применение в конечных продуктах с сильно различающимися тепловыми пакетами, начиная с 4,5 Вт и заканчивая 95 Вт. Применённый подход сразу учитывал то, что новая микроархитектура должна хорошо вписываться как в высокоэкономичные, так и высокопроизводительные дизайны. Иными словами, начиная со Skylake компания Intel решила постепенно дистанцироваться от прошлой стратегии, когда при разработке новых микроархитектур во главу угла ставится экономичность, и на базе полученного энергоэффективного дизайна изготавливаются не только мобильные процессоры, но и решения для десктопов и серверов.

Однако вариативность в потреблении и тепловых пакетах процессоров – далеко не единственная цель, стоявшая перед инженерами. Растущий рыночный сегмент ультрапортативных устройств диктует и другие условия, которые должны учитываться в процессорном дизайне. Например, большое значение приобретают размеры чипов и сопутствующих схем. Вполне логично, что экономичные 4,5-ваттные процессоры вместе с набором системной логики и материнской платой, которые предназначаются для планшетных компьютеров, должны занимать как можно меньшее пространство и быть как можно легче. Поэтому ещё одним ориентиром при разработке выступали и массогабаритные характеристики, которым, как и энергопотреблению, нужно было позволить варьироваться в широких пределах – для того чтобы микроархитектура Skylake без проблем вписывалась как в ультрапортативные, так и в настольные компьютеры.

И поставленные задачи были решены. Мобильные варианты Skylake, как и версии в исполнении система-на-чипе, удалось сделать заметно меньшими по размеру по сравнению с Haswell и Broadwell. А оптимизации в части энергопотребления позволили заметно увеличить производительность энергоэффективных чипов при сохранении старых рамок тепловых пакетов. Впрочем, всё это само по себе – вполне обычное проявление технического прогресса. Поражает же другое – масштаб изменений. Потребление процессоров Skylake разных классов теперь может расходиться в 20 раз, а их физические размеры способны варьироваться в четырёхкратных пределах. Также инженеры Intel ставят себе в заслугу и заметное повышение экономичности систем-на-чипе нового поколения, достигающее 40-60 процентов на типовых мультимедийных задачах и в состоянии бездействия.

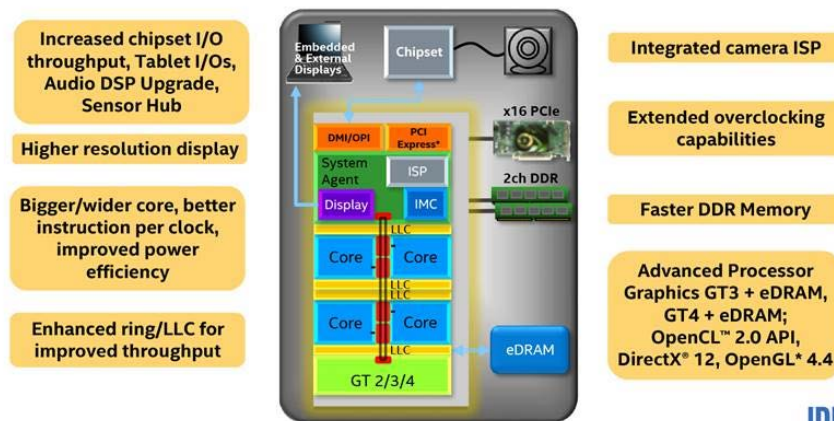
Вообще, несмотря на то, что Intel говорит о Skylake как об универсальной микроархитектуре, по сложившейся традиции основным бенефициаром её ввода в строй выступают чипы для ультрапортативных устройств. Например, от современных систем-на-чипе требуется поддержка специфичных шин и интерфейсов: смартфоны и планшеты для хранения данных активно используют устройства eMMC и SDXC, интерфейс CSI для подключения камеры и тому подобное. И многие из таких интерфейсов теперь встроены непосредственно в чипсеты для Skylake, которые могут сожительствовать с процессором в одном полупроводниковом кристалле. Но самое интересное, что подобные изменения затронули и базовую часть процессора. Так, непосредственно в микроархитектуре Skylake прописался новый блок с фиксированными функциями – сигнальный процессор для обработки изображений.

Он поддерживает до четырёх камер с разрешением 13 Мп, причём две из них могут быть активными одновременно, и обеспечивает аппаратную обработку сигнала, включающую как простой захват видео (с разрешением 1080p60 или 2Kp30), так и продвинутые функции вроде распознавания лиц, формирования панорам, построения HDR-изображений и так далее.

### Базовая микроархитектура

Впрочем, не стоит думать, что, создавая такой универсальный процессор, Intel забыла про совершенствование базовой микроархитектуры. Всё-таки Skylake относится к фазе разработки «так», поэтому достаточно серьёзные изменения затронули и непосредственно вычислительные ядра. Правда, действующий со времён Haswell принцип проектирования, который даёт ход лишь таким решениям, которые улучшают производительность как минимум вдвое сильнее, чем поднимают энергопотребление, остался в силе. И это хорошо объясняет, почему базовая архитектура теперь меняется гораздо более медленными темпами, чем раньше. Применительно же к Skylake всё это выливается в то, что по сравнению с процессорами прошлых поколений мы видим лишь небольшое число усовершенствований, которые на обычном скалярном x86-коде лишь незначительно увеличивают показатель IPC (число исполняемых за такт инструкций).

## Intel's Skylake Microarchitecture



7

Intel Next Generation Microarchitecture Code Name Skylake

IDF15  
INTEL DEVELOPER FORUM

Skylake получил более быструю кольцевую шину, которая связывает между собой все процессорные ядра, L3-кеш, контроллер памяти, графическое ядро и системный агент. По словам

разработчиков, максимальная полоса пропускания кольцевой шины удвоена. Однако при этом она способна работать и в старом, менее скоростном режиме, в зависимости от того, какой сценарий использования процессорного дизайна предполагается в каждом конкретном случае. Более медленная шина позволяет снизить энергопотребление и тепловыделение, но в десктопных вариантах Skylake используется скоростной режим. Соответственно, в тех модификациях Skylake, где упор сделан на производительность, а не на энергоэффективность, за счёт увеличения пропускной способности кольцевой шины стала быстрее работать и кеш-память третьего уровня.

Преобразования в системе кеширования затронули и eDRAM-буфер, который, начиная с Haswell, устанавливается в некоторых производительных модификациях процессоров. В Skylake компания Intel планирует расширить сферу применения eDRAM, и с прицелом на это сделан сразу целый комплекс оптимизаций. В процессорах Haswell и Broadwell построенный на eDRAM дополнительный буфер, размещённый в отдельном полупроводниковом кристалле Crystalwell по соседству с процессорным ядром, мог сожительствовать лишь с L3-кешем с объёмом 1,5 Мбайт на ядро. В это время eDRAM выступала 128-мегабайтным кешем четвёртого уровня, в котором хранятся данные, вытесненные из L3-кеша. В Skylake эта структура разрушена: теперь конфигурации процессора с eDRAM смогут располагать кешем третьего уровня с ёмкостью 2 Мбайт на ядро, а eDRAM-память утратила свою роль ещё одного уровня кеширования и может иметь различные варианты ёмкости: от 64 до 128 Мбайт.

В ознаменование произошедших изменений Intel даже придумала для eDRAM новое название – Memory Side Cache (кеш на стороне памяти). Основная идея состоит в том, что до сих пор eDRAM была напрямую связана с L3-кешем, получая из него данные, которые не могут в нём больше храниться. В новых же процессорах eDRAM взаимодействует не с процессорным кешем, а с контроллером памяти. Это означает две вещи. Во-первых, теперь eDRAM логически отвязана от процессора и с него снята забота о поддержании её когерентности. Во-вторых, кешироваться в eDRAM теперь могут абсолютно любые данные, поступающие в системную память, в том числе и те, которые помечены операционной системой как некешируемые, и даже те, которыми обменивается с памятью не процессор, а, например, PCI Express-устройства или графическое ядро.

Такие усовершенствования выглядят очень интересно, однако, по всей видимости, вариантов Skylake с eDRAM, ориентированных на использование в традиционных настольных системах, не будет. Так что все преимущества новой схемы смогут ощутить на себе лишь пользователи мобильных систем и компьютеров новых форм-факторов.

## **Новые подходы к экономии энергии**

Волей-неволей к разговору об энергоэффективности приходится возвращаться снова. Слишком уж повлияло на дизайн процессоров Skylake стремление к экономии электроэнергии. И здесь получили развитие как традиционные подходы, так и некоторые принципиально новые идеи.

В первую очередь следует напомнить о том, что теперь процессорный дизайн не включает в себя интегрированный преобразователь питания. Он был убран именно из соображений экономичности – в наиболее энергоэффективных CPU с тепловым пакетом порядка 4,5 Вт это решение оказалось слишком расточительным, поэтому теперь конвертер питания вновь поселился на материнских платах. К слову, в будущих микроархитектурах Intel собирается вернуть преобразователь обратно в процессор, но не во всех версиях дизайна, а только в тех, которые рассчитаны на достаточно либеральные тепловые пакеты.

Впрочем, всё это – отнюдь не новый подход, подобные техники в том или ином виде используются уже очень давно. Между тем в Skylake есть и действительно революционное нововведение – технология Speed Shift, суть которой заключается в том, что процессору теперь даётся куда большая свобода действий в управлении собственными энергосберегающими состояниями.

Обычно современные процессоры могут самостоятельно, то есть без участия операционной системы, переключать свою частоту между номинальным состоянием и турборежимом. Однако переход в экономичные состояния с пониженными напряжениями и частотами требует непосредственного участия ОС. Команды к снижению частот даёт именно она, предварительно обратившись к микропрограмме и выяснив, какие режимы со сниженным энергопотреблением может предложить конкретный экземпляр CPU. В результате переключение в любое экономичное

состояние – это целый комплекс мероприятий, на который требуется немалое время. Ещё хуже дело обстоит с выходом из таких режимов. Процессор должен проинформировать операционную систему, о том, что что-то произошло, затем система должна обработать эту информацию и передать процессору команду на переключение частоты – такая цепочка действий занимает до 30 мс.

Внедрение же Speed Shift даёт процессору большую самостоятельность. Да, он сохраняет свою подчинённость операционной системе, которая может перевести его на более низкую частоту, например для экономии энергии в заканчивающейся батарее мобильного устройства. Но рутинные вопросы переключения энергосберегающих состояний процессор теперь берёт полностью на себя, что существенно улучшает время реакции и позволяет входить в энергосберегающие режимы и выходить из них за единицы миллисекунд. Уменьшение времени реакции на изменение условий должно, с одной стороны, послужить цели экономии энергии, а с другой – способно положительно сказаться и на производительности. Иными словами, процессоры Skylake с технологией Intel Speed Shift смогут самостоятельно подбирать наиболее подходящую частоту работы исходя из возложенной на них нагрузки, причём переключение состояний будет происходить более точно и более быстро.

Следует отметить, что в Speed Shift учитывается и ещё один аспект, который ранее обходился разработчиками стороной. Снижение частоты для уменьшения энергопотребления не всегда даёт ожидаемый эффект. Проблема заключается в том, что при уменьшении частоты ниже некоторого граничного значения потребление начинает падать в гораздо меньшей степени из-за приобретающих большее влияние токов утечки. Поэтому в некоторых энергосберегающих режимах эффективнее оказывается поднять частоту процессора, быстро выполнить необходимый код, а затем перевести процессор в режим сна. Именно такая стратегия и применяется в Skylake, где введены специальные алгоритмы, способные в глубоких энергосберегающих состояниях периодически отправлять процессор в состояние сна и затем пробуждать его для решения текущих низкоприоритетных задач.

Технология Speed Shift выглядит достаточно интересным и актуальным решением, однако, к сожалению, для её работы требуется поддержка со стороны операционной системы. На данный момент её может обеспечить лишь Windows 10. Все же остальные ОС, в том числе и всевозможные вариации Linux или Android, поддержку Speed Shift пока не обеспечивают. Однако Intel обещает, что со временем эта проблема так или иначе будет решена.

## Графика растёт

Роль графических ядер, встроенных в процессоры, с каждым годом увеличивается. И это связано не столько с ростом их 3D-производительности, сколько с тем, что встроенные GPU берут на себя всё новые функции, такие как параллельные вычисления или кодирование и декодирование мультимедийного контента. Исключением не стало и графическое ядро Skylake. Intel относит его к следующему, девятому поколению, и это значит, что в нём таится немало сюрпризов. Однако начать стоит с того, что GPU, реализованный в Skylake, как и его предшественники, сохранил традиционный модульный дизайн. Таким образом, мы вновь имеем дело с целым семейством решений разного класса: на базе имеющихся строительных блоков нового поколения Intel может собирать кардинально различающиеся по уровню производительности GPU. Подобная масштабируемость сама по себе новинкой не является, но в Skylake возросла не только максимальная производительность, но и число доступных вариантов графического ядра.

Благодаря этому в дополнение к привычным конфигурациям GT1/GT2/GT3 в семействе процессоров Skylake будет доступно ещё более мощное ядро GT4, которое получит 72 исполнительных устройства.

В-третьих, варианты ядра GT3 и GT4 могут быть дополнительно усилены eDRAM-буфером объёмом 64 или 128 Мбайт соответственно, что даёт модификации GT3e и GT4e. Процессоры Broadwell комплектовались лишь одним вариантом eDRAM – объёмом 128 Мбайт. В Skylake же этот дополнительный буфер не только изменил алгоритм работы, став «кешем на стороне памяти», но и приобрёл некоторую гибкость конфигурации. Однако его исполнение останется старым – он будет представлен отдельным 22-нм кристаллом, монтируемым на процессорную плату по соседству с основным чипом.

Появление в составе Skylake урезанного чипа eDRAM с ёмкостью 64 Мбайт должно расширить сферу применения графики GT3e. Процессоры Broadwell и Haswell, оснащённые дополнительным буфером, имели высокую стоимость и предназначались исключительно для производительных

ноутбуков и настольных систем. Меньший кристалл eDRAM должен дать жизнь более доступным вариантам Skylake с мощным GPU, которые смогут найти применение, например, в ультрабуках.

Согласно имеющимся на текущий момент данным, графическое ядро Skylake будет существовать в шести различных модификациях, которые получают числовые индексы из пятисотой серии:

HD Graphics 510 – GT1: один модуль, 12 исполнительных устройств;

HD Graphics 515 – GT1.5: один модуль, 18 исполнительных устройств;

HD Graphics 530 – GT2: один модуль, 24 исполнительных устройства;

HD Graphics 535 – GT3: два модуля, 48 исполнительных устройств;

Iris Graphics 540 – GT3e: два модуля, 48 исполнительных устройств и 64-Мбайт eDRAM-буфер;

Iris Pro Graphics 580 – GT4e: три модуля, 72 исполнительных устройства и 128-Мбайт eDRAM-буфер.

Наращивая мощность графического ядра, Intel проявила большую заботу и о том, чтобы для его нужд хватало пропускной способности памяти даже в конфигурациях, лишённых дополнительной eDRAM-памяти. С одной стороны, в Skylake обновился контроллер памяти, и теперь он способен работать с DDR4 SDRAM, частота и пропускная способность которой заметно выше, чем у DDR3 SDRAM. С другой стороны, в GPU появилось новая технология Lossless Render Target Compression («направленное на рендеринг сжатие без потерь»). Её суть заключается в том, что все данные, пересылаемые между GPU и системной памятью, которая одновременно является и видеопамятью, предварительно сжимаются, разгружая таким образом полосу пропускания. Применённый алгоритм использует компрессию без потерь, при этом степень сжатия данных может достигать двукратного размера. Несмотря на то, что всякая компрессия требует задействования дополнительных вычислительных ресурсов, инженеры Intel утверждают, что внедрение технологии Lossless Render Target Compression увеличивает быстродействие интегрированного GPU в реальных играх на величину от 3 до 11 процентов.

Упоминания заслуживают и некоторые другие усовершенствования в графическом ядре. Например, размеры собственной кеш-памяти в каждом модуле GPU были увеличены с 512 до 768 Кбайт. Благодаря этому, а также путём оптимизации архитектуры модулей разработчики смогли добиться почти двукратного улучшения скорости заполнения, что дало возможность поднять быстродействие GPU при включении полноэкранного сглаживания.

Одним из основных ориентиров для встроенной в интеловский процессор графики давно выступает полноценная поддержка 4K-разрешений. Именно с таким прицелом Intel непрерывно увеличивает производительность GPU. Но в улучшении нуждается и другая часть – интерфейсные выходы. Нет ничего удивительного в том, что, подобно процессорам Broadwell, в графическом ядре Skylake поддерживается вывод 4K-изображения с частотой развёртки 60 Гц через DisplayPort 1.2 или Embedded DisplayPort 1.3, с частотой 24 Гц – через HDMI 1.4 и с частотой 30 Гц – по технологии Intel Wireless Display или по беспроводному протоколу Miracast. Но в Skylake к этому перечню добавилась и частичная поддержка HDMI 2.0, через который доступны 4K-разрешения с частотой развёртки 60 Гц. Правда, для реализации этой возможности нужен некий дополнительный адаптер DisplayPort ↔ HDMI 2.0. Но зато передача сигнала HDMI 2.0 возможна в том числе и по интерфейсу Thunderbolt 3 в системах, имеющих соответствующий контроллер.

Так же как и раньше, GPU процессоров Skylake способен обеспечить вывод изображения на три экрана одновременно.

Нет ничего удивительного в том, что с ростом популярности новых форматов видео графическое ядро Skylake расширило возможности по его аппаратному кодированию и декодированию. Теперь средствами движка Quick Sync стало можно кодировать и декодировать контент в формате H.265/HEVC с 8-битной глубиной цвета, а с привлечением исполнительных устройств GPU – декодировать H.265/HEVC-видео и с 10-битным представлением цвета. К этому добавилась и полностью аппаратная поддержка кодирования в форматах JPEG и MJPEG.

Однако графика Skylake относится к новому, девятому поколению не в только силу перечисленных изменений. Главной причиной послужило то, что в ней сделаны существенные изменения в части поддерживаемых графических API. На данный момент в GPU новых процессоров есть совместимость с DirectX 12, OpenGL 4.4 и OpenCL 2.0, а позднее, по мере совершенствования



графического драйвера, к этому списку добавятся будущие версии OpenCL 2.x и OpenGL 5.x, а также поддержка низкоуровневого фреймворка Vulkan.

При этом графическое ядро Skylake может предложить действительно неплохую вычислительную производительность. Работая на частоте 1,15 ГГц, один модуль GPU обеспечивает пиковое быстродействие на уровне 442 Гфлопс. Это значит, что GT4-версии графического ядра Skylake будут обладать теоретическим быстродействием порядка 1,15 Тфлопс, а это не только значительно превышает возможности любой существовавшей до сих пор интегрированной графики, но и приближается к показателям таких дискретных видеоускорителей, как GeForce GTX 750 или GeForce GTX 950M.

С 2010 года производительность интеловской графики возросла в 27 раз.

## **Выводы**

Во время тестирования процессоров Core i7-6700K и i5-6600K главными их преимуществами нам показался улучшенный разгон и обновлённая платформа. Никакого же впечатляющего прироста производительности мы тогда не заметили – он уложился во вполне уже привычные 5-10 процентов. Однако теперь становится понятно, что флагманские десктопные CPU для настольных систем были не лучшим полигоном для демонстрации преимуществ микроархитектуры Skylake. Раскрытые компанией Intel подробности дают понять, что на самом деле Skylake – гораздо более прогрессивный проект, чем могло показаться изначально.

Очень большая часть нововведений в микроархитектуре Skylake призвана увеличить энергоэффективность и производительность вариаций этого дизайна, нацеленных на экономичные ультрапортативные и мобильные применения. И нет никаких сомнений в том, что благодаря Skylake ультрабуки и планшеты станут ещё быстрее, ещё легче и ещё автономнее. Осталось лишь дождаться их появления – и мы наверняка сможем убедиться в этом воочию.

Огромное внимание Intel уделила и встроенному GPU, что открывает перед Skylake ещё одну дверь. Кажется, теперь мы сможем увидеть полноценные мобильные игровые системы с интегрированной графикой, которые будут способны соперничать по 3D-производительности с ноутбуками, в которых применяется дискретная видеокарта.

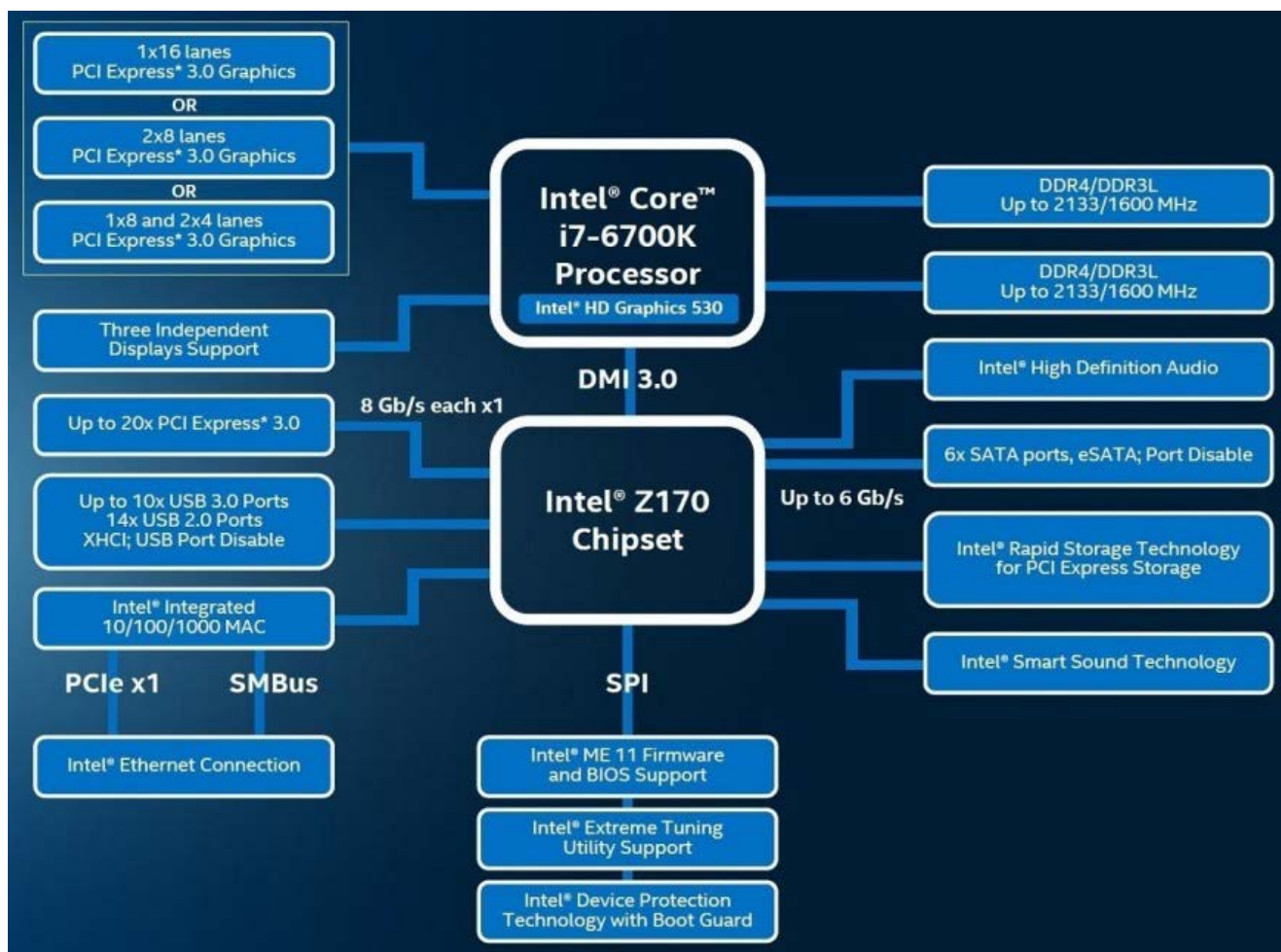
К сожалению, сегодняшнее знакомство с микроархитектурой Skylake всё ещё остаётся неполным. Intel не желает разглашать детальную информацию о строении исполнительных устройств, а также пока не рассказывает о том, какие технологические решения будут реализованы в серверных версиях этих процессоров. Поэтому не исключено, что эта прогрессивная микроархитектура ещё сможет удивить нас своими нераскрытыми возможностями, которые, кстати, могут унаследовать и процессоры для энтузиастов класса Skylake-E. Эпоха Skylake только начинается.

## **Платформа LGA1151**

Основная и единственная платформа для настольных процессоров Skylake – LGA1151. Выход «так»-процессоров всегда сопровождается сменой сокета. Прибавка всего одной ноги к процессорному гнезду может показаться комичной, но электрически LGA1151 заметно отличается от LGA1150. Во-первых, интегрирована поддержка оперативной памяти DDR4. Во-вторых, процессоры Skylake лишились встроенного преобразователя питания (FIVR). Плюс была интегрирована новая шина – DMI 3.0.

Как известно, шина DMI 2.0 обладала низкой пропускной способностью (до 2 Гбайт/с в каждую сторону). DMI 3.0 использует PCI Express 3.0. Пропускная способность была увеличена до 3,9 Гбайт/с в каждую сторону.

Кстати, отверстия (и их расположение) под крепеж системы охлаждения у LGA1151 идентичны отверстиям у LGA1155 и LGA1150. Так что даже старые кулеры будут совместимы с новой платформой.



Чипсеты Intel сотой серии получили кодовое название Sunrise Point. Всего было представлено шесть вариаций наборов логики. Самый навороченный — Z170 Express. Чипсет может похвастать поддержкой шины PCI Express 3.0. Логика позволяет без каких-либо вспомогательных контроллеров распаивать на плате до шести портов SATA 3.0 и до 10 разъемов USB 3.0. Нативной поддержки USB 3.1 нет, однако наличие 20 «свободных» линий PCI Express 3.0 сразу же решает эту проблему. Производителю материнской платы потребуется лишь использовать сторонние контроллеры. Также Z170 Express поддерживает возможность интеграции до трех портов SATA Express с пропускной способностью до 10 Гбит/с и до трех интерфейсов M.2 с пропускной способностью до 32 Гбит/с.

Как всегда, Z-чипсет от H-чипсета отличается возможностью делить линии PCI Express для графических разъемов PEG. Так что платы на Z170 Express будут поддерживать такие технологии, как AMD CrossFire и NVIDIA SLI.

Технология Intel Rapid Storage теперь поддерживает работу интерфейса NVMe.

	Z170	Q170	Q150	H170	B150	H110
Количество линий PCI Express 3.0	20	20	10	16	8	6 (только PCI Express 2.0)
Количество SATA 3.0 портов	6	6	6	6	6	4

Количество SATA Express портов (PCI Express x2) и M.2 (PCI Express x4)	3/3	3/3	0/0	2/2	0/0	0/0
Деление процессорных линий PCI Express 3.0	x16 x8/x8 x8/x4/x4	x16 x8/x8 x8/x4/x4	x16	x16	x16	x16

Очевидно, что топовые материнские платы на чипсете Z170 Express будут комплектоваться исключительно DIMM-портами DDR4. А вот дальше возможны расхождения. H170 Express — переходный вариант. А вот самые бюджетные решения на базе H110 Express наверняка будут комплектоваться исключительно DDR3L.

В итоге функциональность новой платформы поражает. Если для платформы LGA1150 приходилось идти на всевозможные издержки (например, огорчало, что при активации одних портов, блокировались другие), а также ухищрения, то в случае использования LGA1151 и процессоров Skylake можно рассчитывать на отсутствие каких-либо компромиссов в принципе.

Уже сейчас очевидно, что материнские платы на базе чипсета Z170 Express станут идеальным решением для сборки игрового системного блока. Однако экономическая ситуация в стране такова, что назвать их доступными язык не повернется. Поэтому будет искренне интересно пронаблюдать за тем, какими у ведущих производителей материнских плат выйдут устройства на логике H170/H110/B150 Express.



### **Задание для выполнения**

1. Изучить теоретические материалы.
2. Ответить на контрольные вопросы.

### **Контрольные вопросы**

1. Осуществить подборку "процессор + набор системной логики" для офисного ПК на базе микроархитектуры Broadwell и микроархитектуры Skylake.
2. Осуществить подборку "процессор + набор системной логики" для игрового ПК на базе микроархитектуры Broadwell и микроархитектуры Skylake.

### **Содержание отчета**

1. Ответы на контрольные вопросы

## 12 Процессоры AMD: 2009 – 2011 г.г.

Линейка AMD-2010 на первый взгляд кажется несколько хаотичной, однако логику производителя понять можно: разумеется, гораздо приятнее бракованный процессор продать, чем выбросить. А т. к. модификаций с различными объёмами и типами кэшей и количеством ядер эта компания выпускает достаточно много, соответственно, есть большой соблазн придумать для экземпляра с «бракованным» ядром или кэшем какое-то название, ядро или часть кэша отключить, а процессор всё-таки продать. Благодаря этой замечательной, новаторской политике AMD, в линейке производимых AM3-процессоров наблюдается три разновидности двухъядерных — с разными объёмами L2-кэша, и даже с наличием L3; две модификации трёхъядерных — с L3 и без него; и снова три модификации четырёхъядерных — с L3 и без него, а также с различными объёмами L3. Кроме того, выпускается для платформы AM3 ещё и одноядерный Sempron. Сведя в одну небольшую таблицу основные технические характеристики CPU для платформы AM3, появляется шанс понять, что определённого рода логика в модельном ряде AMD есть:

	<i>Sempron</i>	<i>Athlon II X2</i>	<i>Phenom II X2</i>	<i>Athlon II X3</i>	<i>Phenom II X3</i>	<i>Athlon II X4</i>	<i>Phenom II X4</i>	<i>Phenom II X6</i>
<i>Ядер</i>	1	2	2	3	3	4	4	6
<i>Кэш L2, КБ</i>	1024	2×512/1024	2×512	3×512	3×512	4×512	4×512	6×512
<i>Кэш L3, КБ</i>	–	–	6144	–	6144	–	4096/6144	6144

Итак, наблюдается достаточно логичное «путешествие» от 1 ядра к 6, сопровождающееся вариациями на тему объёма L2-кэша, а также наличия или отсутствия L3 и его объёма.

Более подробно линейка процессоров AMD 2010 приведена ниже.

### Процессоры серии K10

Представлены в 2007 году. До официального анонса данное семейство имело неофициальное название **K8L**, однако официально оно именуется K10.

Процессоры серии K10 имеют два интегрированных контроллера памяти DDR2 (которые могут работать как один двухканальный), разделяемый кэш третьего уровня (L3), поддерживают набор инструкций AMD64 и SSE4a

### Phenom

#### - Agena (B2)

Первая модель настольных процессоров серии Phenom X4 9x00 (65 нм). Содержит ошибку буфера трансляции адресов, известную как «TLB bug»

#### - Agena (B3)

Новая ревизия настольных процессоров серии Phenom X4 9x50 (65 нм). Характеризуется повышенными частотами и исправленной ошибкой буфера трансляции адресов

#### - Toliman (B2)

Трёхъядерные процессоры серии Phenom X3 8x00 (65 нм) кроме 8600B с маркировкой HD860BWCJ3BGD. Содержит ошибку буфера трансляции адресов, известную как «TLB bug»

#### - Toliman (B3)

Трёхъядерные процессоры серии Phenom X3 8х50 (65 нм) и 8600В с маркировкой HD860BWCJ3BGD. Характеризуется повышенными частотами и исправленной ошибкой буфера трансляции адресов

## **Athlon X2**

### **- Kuma**

Двухъядерные процессоры серии Athlon X2 7х50 и модель Athlon X2 6500 (65 нм)

## **Opteron**

### **- Barcelona**

Четырёхъядерные процессоры Opteron 2344 HE - 2360 SE и 8346 HE - 8360 SE (65 нм, socket F)

## **Процессоры серии K10.5**

Представлены 11 января 2009 года.

Процессоры серии K10.5 имеют два интегрированных контроллера памяти DDR2 и DDR3 (которые могут работать как один двухканальный), разделяемый кэш третьего уровня (L3), поддерживают набор инструкций AMD64 и SSE4a. Конструктивное исполнение допускает установку как в Socket AM2+ (тип памяти DDR2), так и в Socket AM3 (тип памяти DDR3). Однако, процессоры Phenom II X4 920 и 940 Black Edition выпущены в конструктивном исполнении Socket AM2+ и не имеют поддержки памяти DDR3. Также к данному поколению относится процессор Athlon X2 5000+ (маркировка AD5000ODJ22GI).

Процессоры Athlon X2, Athlon II, Sempron отличаются отсутствием разделяемого кэша третьего уровня (L3). Выпускаются по 45нм техпроцессу. Имеются три ревизии: C2, C3, E0. Первые два - четырёх- и двухъядерный дизайн. Последняя - шестиядерный. В целом, на первую половину 2011 года, для выпуска всех процессоров AMD использует только четыре типа кристаллов:

- шестиядерный Thuban (ревизия E0)
- четырёхъядерный Deneb (ревизии C2 и C3)
- четырёхъядерный Propus (полная копия Deneb, но с отсутствующим L3; ревизии C2 и C3)
- двухъядерный Regor (нет кэша L3, кэш L2 увеличен до 1МБ; ревизии C2 и C3)

В дальнейшем, на окончательном этапе производства, AMD просто отключает ненужные для той или иной модели процессора функциональные блоки (например, одноядерные модели Sempron физически основаны на изначально двухъядерном кристалле Regor с одним отключенным ядром).

## **Phenom II**

### **- Thuban**

Шестиядерные процессоры Phenom II X6 1xxxT (45 нм)

### **- Zosma**

Четырёхъядерные процессоры Phenom II X4 9xxT/8xxT/6xxT и Phenom II X4 970 BE с маркировкой HDZ970FBK4DGR (45 нм)

### **- Deneb**

Четырёхъядерные процессоры Phenom II X4 9xx/8xx (45 нм)

### **- Heka**

Трёхъядерные процессоры серии Phenom II X3 7xx (45 нм)

### **- Callisto**

Двухъядерные процессоры Phenom II X2 5xx (45 нм)

## **Athlon II**

### **- Propus**

Четырёхъядерные процессоры Athlon II X4 6xx (45 нм) кроме Athlon II X4 640 ADX640WFK42GR

**- Zosma**

Четырёхъядерный процессор Athlon II X4 640 (45 нм) с маркировкой ADX640WFK42GR

**- Rana**

Трёхъядерные процессоры Athlon II X3 4xx (45 нм)

**- Regor**

Двухъядерные процессоры Athlon II X2 2xx (45 нм)

**- Sargas**

Одноядерные процессоры Athlon II 1xx (45 нм)

## **Athlon X2**

- Двухъядерные процессоры серии Athlon X2 5x00+ (45 нм)

## **Sempron**

**- Sargas**

Одно- и двухъядерные процессоры Sempron 1xx (45 нм)

## **Opteron**

**- Shanghai**

Четырёхъядерные процессоры Opteron 2372 HE - 2393 SE и 8374 HE - 8393 SE (45 нм, socket F)

**- Istanbul**

Шестиядерные процессоры Opteron 24xx и 84xx (45 нм, socket F)

**- Magny-Cours**

8-ми и 12-ти ядерные процессоры Opteron 61xx (45 нм, socket G34)

**- Lisbon**

Четырёх- и шестиядерные процессоры Opteron 41xx (45 нм, socket C32)

## **Phenom II Mobile**

**- Champlain**

Четырёх-, трёх- и двухъядерные процессоры Phenom II Quad-core Mobile, Triple-Core Mobile и Dual-Core Mobile соответственно (45 нм). Несмотря на одинаковое название ядра, серия Dual-Core использует другой кристалл, имеющий всего два ядра и по 1МБ кэша L2 (аналог Regor), тогда как Quad-Core и Triple-Core имеют по 512КБ кэша L2 на ядро (аналог Propus)

## **Athlon II Mobile**

**- Caspian**

Двухъядерные AMD Athlon II Dual-Core M3x0 с поддержкой памяти DDR2 (45 нм, socket S1g3)

**- Champlain**

Двухъядерные AMD Athlon II Dual-Core N3x0/P3x0 с поддержкой памяти DDR3 (45 нм, socket S1g4)

## **Sempron Mobile**

**- Caspian**

Одноядерные AMD Sempron M1x0 с поддержкой памяти DDR2 (45 нм, socket S1g3)

**- Champlain**

Одноядерные AMD Sempron N1x0 с поддержкой памяти DDR3 (45 нм, socket S1g4)

## AMD Bulldozer и Bobcat: архитектуры нового поколения

После выхода микроархитектуры AMD "Hammer" прошло много, а в 2007 году архитектура получила обновление в виде K10. В момент же своего появления новые процессоры Athlon 64 на основе архитектуры K8 прославились тем, что смогли обойти процессоры Intel Pentium 4 и стали фаворитом среди энтузиастов. Но ситуация на рынке производительности меняется довольно быстро, а Intel известна своими стремительными возвращениями, стоит компании оказаться на втором месте. Микроархитектура Core изменила расстановку сил в пользу Intel в 2006 году, компания удерживала лидирующую позицию все последующие четыре года.

Конечно, AMD продаёт привлекательные процессоры благодаря приличной производительности и невысоким ценам. Но если оценивать производительность в расчёте на такт, то вряд ли кто-то будет спорить, что процессоры AMD отстают от Intel. У Intel, как обычно, в преимуществах лидерство по техпроцессу, поскольку новые процессоры производятся по технологии 32 нм. Между тем AMD пришлось уместить шестиядерный процессор в 130-Вт тепловом пакете, используя 45-нм техпроцесс.

Но AMD надеется, перехватить первенство благодаря процессорам нового поколения. На новой архитектуре выйдут два ядра x86, каждое из которых будет предоставлять конкурентоспособный набор функций для нескольких разных рынков. **Bulldozer** предназначен для использования в разных ПК, от массовых клиентских (настольные системы и ноутбуки) до серверов. **Bobcat** позиционируется как более гибкий дизайн, то есть на его основе будут производиться ядра с более экономичным и компактным дизайном для нетбуков и облачных клиентов.

### Кодовые названия в 2011 году

AMD ловко использует специальные кодовые названия как для различных инициатив, так и для дизайнов. Следующий список немного проясняет деятельность компании.

### Инициативы

**Fusion.** AMD использует термин Fusion для описания подхода к дизайну процессора и разработке ПО следующими словами: "...обеспечивает мощные возможности CPU и GPU для нагрузок HD, 3D и интенсивной обработки данных на одноядерном процессоре, который называется APU (accelerated processing unit). APU комбинирует высокопроизводительные последовательные и параллельные вычислительные ядра с другими аппаратными ускорителями специального назначения, обеспечивая прорыв по вычислениям с использованием графики, безопасности, производительности на ватт и форм-фактору устройств".

В общем, APU, разработанный в соответствии с инициативой AMD Fusion, будет использовать CPU и GPU на одном кристалле кремния. Улучшения, которые должен дать APU, среди всего прочего включают улучшенную производительность систем для массового рынка в играх, а также ускорение перекодирования видео.

### Микроархитектуры

**Bulldozer.** Одна из двух новых архитектур x86 под названием Bulldozer будет использоваться в высокопроизводительных настольных ПК и серверах. Модули на основе Bulldozer будут использоваться в процессорах AMD следующего поколения. Компания уже подтвердила, что она сохранит совместимость по сокетам с существующими процессорами Opteron на основе Magny-Cours. Поэтому можно ожидать, что процессоры на основе Bulldozer можно будет устанавливать в существующие серверные материнские платы, а также, скорее всего, в настольные платформы Socket AM3. AMD нацеливается на тепловой пакет у чипов Bulldozer между 10 и 100 Вт.

**Bobcat.** Вторая из двух новых архитектур x86 под названием Bobcat нацелена на экономичные ультратонкие ноутбуки и нетбуки. Процессоры на основе Bobcat будут конкурировать с Intel Atom и Via Nano. AMD вдохновлена тем, что смогла ограничить энергопотребление уровнем



менее 1 Вт, но наверняка будут модели, которые превысят этот уровень. Архитектура Bobcat нацелена на синтез, так что AMD может встраивать её в соответствующие дополнительные логические блоки быстрее, чем обычный процессор "вручную". Другими словами, можно ожидать, что процессоры Bobcat будут участвовать в инициативе AMD Fusion.

## Платформы

**Sabine.** Мобильная платформа для массового рынка на основе APU Llano, в котором мы увидим четырёхъядерный процессор на архитектуре Stars и графическое ядро класса DirectX 11 на одном кристалле кремния, который будет производиться по 32-нм техпроцессу. Платформа Sabine должна появиться в 2011 году.

**Brazos.** Мобильная платформа с ультра-низким энергопотреблением на основе APU Ontario, в котором будет использоваться двоядерный CPU на архитектуре Bobcat с графическим процессором класса DirectX 11 на одном кристалле кремния. Brazos должна выйти в 2011 году, в результате чего AMD сможет выпускать на ней нетбуки, а также компьютеры форм-факторов, которые мы ещё не видели от AMD (вероятно, "таблетки").

**Scorpius.** Настольная платформа для энтузиастов на основе процессора AMD Zambezi и дискретной видеокарты (AMD, конечно, указала GPU ATI). Платформа требует четырёхъядерного процессора или выше, памяти DDR3 и обновлённого интерфейса Socket AM3. Должна появиться в 2011 году.

**Lynx.** Настольная платформа для массового рынка на основе APU AMD Llano. Она будет использовать CPU с четырьмя ядрами, одно графическое ядро (интегрированное в APU, как и можно было ожидать), а также память DDR3. Должна появиться в 2011 году.

## Компоненты

**Llano.** Это будет первый APU AMD, он будет сочетать четырёхъядерный процессор на архитектуре Stars и GPU класса DirectX 11 на одном кристалле кремния. Он будет производиться по 32-нм техпроцессу SOI, поддерживать память DDR3 и отключение питания на уровне ядер. Поскольку здесь добавляются совершенно новые функции, то вас вряд ли удивит, что Llano будет устанавливаться в новый сокет. Доступность ожидается в 2011 году.

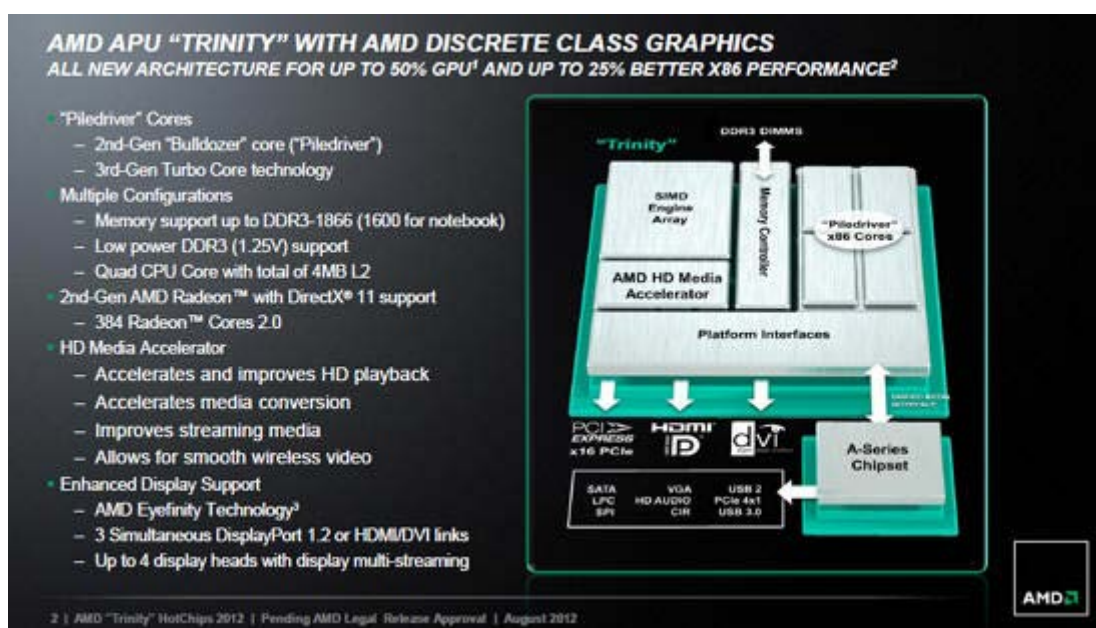
**Ontario.** Если APU Llano несколько снижает риски AMD при переходе на 32-нм техпроцесс (поскольку он использует проработанную микроархитектуру CPU), то Ontario станет первым APU, использующим микроархитектуру CPU AMD Bobcat. Ontario будет производиться по 40-нм техпроцессу, оснащаться графическим ядром класса DirectX 11, при этом выход ожидается в 2011 году.

**Zambezi.** Для AMD Zambezi станет первым настольным процессором на основе архитектуры Bulldozer. Он содержит целых восемь ядер, то есть в Zambezi используется четыре модуля AMD. Процессоры планируется производить по 32-нм техпроцессу, при этом велика вероятность совместимости с платформами Socket AM3 (вместе с поддержкой памяти DDR3). Zambezi - это не APU, то есть это процессор, который планируется использовать вместе с дискретной видеокартой.

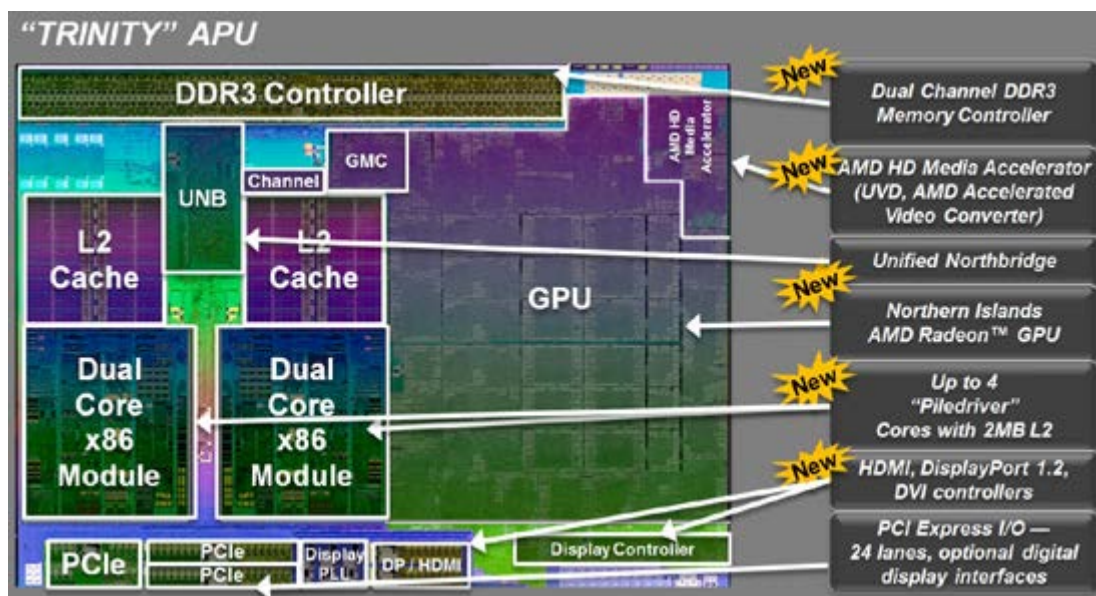
**Interlagos/Valencia.** Кодовые названия для грядущих 16-ядерных и 8-ядерных процессоров Opteron, соответственно. Они базируются на микроархитектуре Bulldozer. Interlagos можно использовать в существующем сокете G34, а Valencia совместим с C32. Обе линейки будут производиться по 32-нм техпроцессу SOI, поддерживать память DDR3 (включая модули DIMM на 1,25 В), выход ожидается в 2011 году.

## 12.1 Гибридные процессоры AMD Trinity

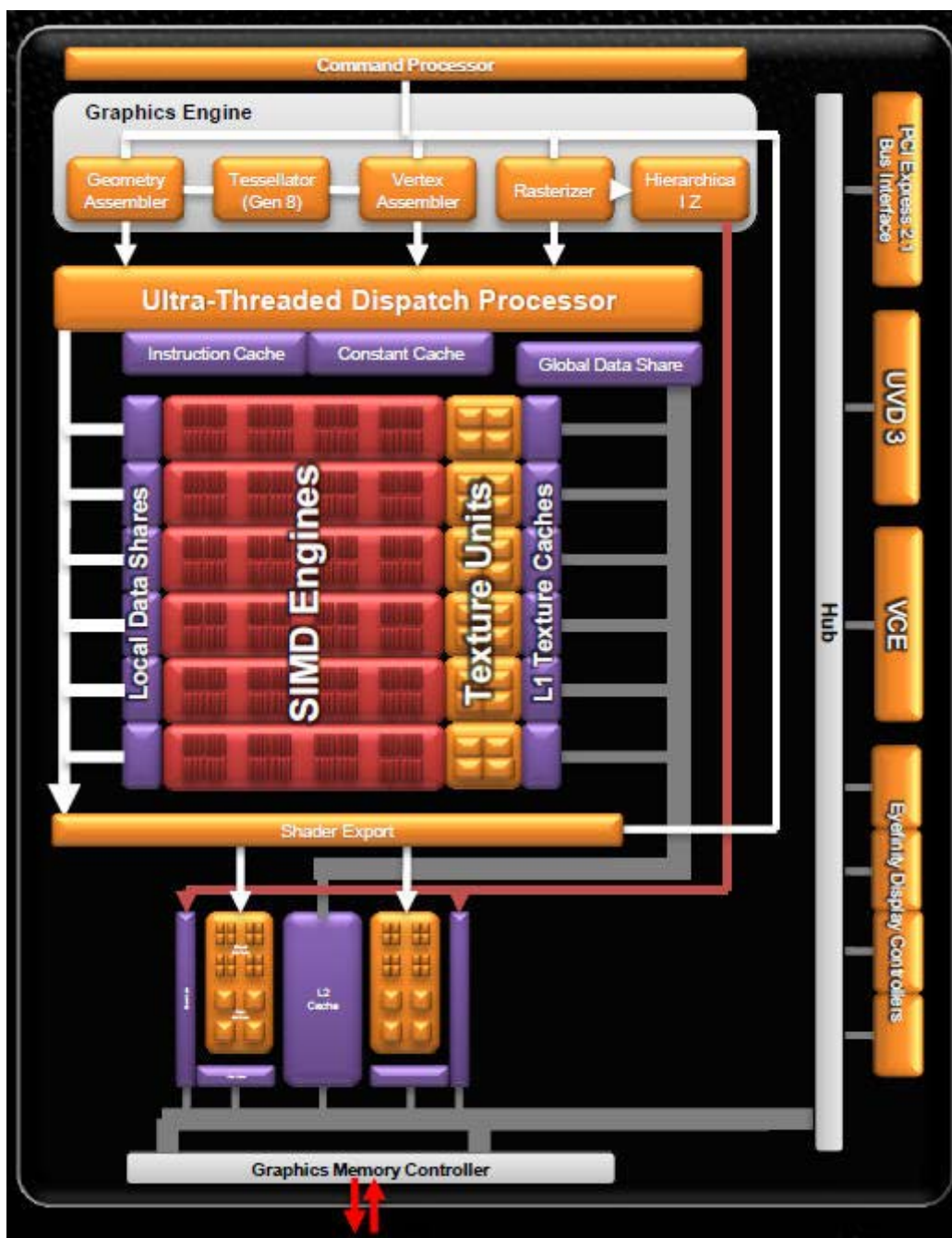
AMD Trinity – это уже вторая версия APU компании AMD. Первая версия, Llano, выступившая в десктопах в составе платформы Socket FM1, не снискала особенной популярности. Старая микроархитектура вычислительных ядер и, как следствие, их невысокая производительность вкупе с заведомо ограниченной по времени актуальностью самой платформы отталкивали пользователей от выбора APU с дизайном Llano. Новая же модификация APU исправляет все прошлые недостатки. Вычислительная часть процессоров Trinity использует самую современную микроархитектуру из имеющихся в распоряжении AMD, а новой платформе Socket FM2 обещан достаточно продолжительный жизненный цикл.



Как и APU первого поколения, Trinity представляет собой сплотку из трёх составляющих частей, каждая из которых была обновлена. Традиционная процессорная часть получила x86-ядра Piledriver, хорошо знакомые нам по новым AMD FX с дизайном Vishera. Правда, в отличие от своих сородичей, процессоры Trinity могут иметь максимум четыре вычислительных ядра. То есть, они обладают лишь парой двухъядерных модулей, которые, согласно эксплуатируемой AMD концепции, имеют целый набор общих на два ядра узлов: кэш-память, блок выборки инструкций, их декодер и блок операций с плавающей точкой. Это значит, что с точки зрения вычислительной производительности Trinity – это в лучшем случае лишь «половинка» старших AMD FX, однако при этом обладающая всеми преимуществами второго поколения архитектуры Bulldozer.



В то же время, площадь полупроводниковых кристаллов процессоров с дизайном Trinity, производимых по 32-нм техпроцессу, достигает 246 кв. мм, что всего лишь на 22 процента меньше площади восьмиядерных Vishera. Объясняется это тем, что большую часть кристалла Trinity занимает графическое ядро с кодовым именем Devastator. Оно тоже имеет совершенно новую для интегрированных решений AMD архитектуру VLIW4, пришедшую в гибридные процессоры из видеокарт серии Radeon HD 6900. Смена архитектуры, хотя и не увеличила общее количество потоковых процессоров по сравнению с интегрированным видеоядром прошлого поколения, позволила добиться более эффективного их использования и подняла «вычислительную плотность» дизайна на новый уровень. Если принять во внимание, что в максимальной версии Devastator предусмотрено шесть SIMD-движков, каждый из которых состоит из четырёх текстурных блоков и шестнадцати потоковых VLIW4-процессоров, а также то, что в распоряжении Devastator есть 24 блока текстурирования и 8 блоков растровых операций (ROP), то можно заключить, что это графическое ядро представляет собой примерно четвертинку GPU класса Radeon HD 6970 с поправкой на более низкие тактовые частоты.



Третья составная часть Trinity – это встроенный в процессор северный мост, отвечающий за работу с системной памятью. Платформа Socket FM2, созданная AMD специально для гибридных процессоров нового поколения, поддерживает двухканальную DDR3 SDRAM, работающую в режимах вплоть до DDR3-1866. Так как одним и тем же контроллером памяти пользуются одновременно вычислительные и графическое ядра, пропускная способность памяти оказывает существенное влияние на производительность. Однако, с целью экономии транзисторного бюджета и для удешевления производства процессоры Trinity лишены кэш-памяти третьего уровня, которая в данном случае была бы весьма уместна.

Полная линейка APU семейства Trinity включает несколько модификаций, различающиеся не только частотами x86 и графической части, но и разным количеством вычислительных ядер и потоковых процессоров видеоядра. Для тестирования нам удалось собрать их полный набор, перечисленный в следующей таблице.

	<b>A10-5800K</b>	<b>A10-5700</b>	<b>A8-5600K</b>	<b>A8-5500</b>	<b>A6-5400K</b>	<b>A4-5300</b>
Количество ядер	4	4	4	4	2	2
Частота CPU (базовая/турбо)	3.8 ГГц/ 4.2 ГГц	3.4 ГГц/ 4.0 ГГц	3.6 ГГц/ 3.9 ГГц	3.2 ГГц/ 3.7 ГГц	3.6 ГГц/ 3.8 ГГц	3.4 ГГц/ 3.6 ГГц
L2-кэш	4 Мбайта	4 Мбайта	4 Мбайта	4 Мбайта	1 Мбайт	1 Мбайт
Встроенная графика	HD 7660D	HD 7660D	HD 7560D	HD 7560D	HD 7540D	HD 7480D
Число унифицированных шейдерных процессоров	384	384	256	256	192	128
Частота GPU	800 МГц	760 МГц	760 МГц	760 МГц	760 МГц	723 МГц
TDP	100 Вт	65 Вт	100 Вт	65 Вт	65 Вт	65 Вт
Максимальная частота памяти	DDR3-1866	DDR3-1866	DDR3-1866	DDR3-1866	DDR3-1866	DDR3-1600

Заметьте, несмотря на использование в графических ядрах Trinity архитектуры VLIW4, а не GCN, AMD относит их к серии Radeon HD 7000. Обосновывается это как полной совместимостью с современными версиями API DirectX 11, OpenGL 4.1 и OpenCL 1.1, так и наличием в Devastator элементов графических процессоров последних поколений – движком AMD HD Media Accelerator. В итоге, процессоры семейства Trinity могут предложить наилучшие возможности для обработки видео высокого разрешения: аппаратное декодирование распространённых форматов (UVD3) и аппаратное кодирования в формат H.264 (VCE).

## 13 Процессоры AMD до 2017 года

На рынке на данный момент представлены чипы 4-х последних десктопных архитектур, так же во втором квартале 2017 года выйдут процессоры AMD на новой архитектуре Zen с большим скачком производительности на такт и уменьшенным до 14 нм техпроцессом, что, возможно поможет догнать Intel в топовом сегменте.

У архитектуры Bulldozer есть несколько поколений, которые лишь немного увеличивали производительность ядра:

**Bulldozer**

**Piledriver**

**Steamroller**

**Excavator**

## ИНФОРМАЦИЯ ОБ АРХИТЕКТУРАХ

АРХИТЕКТУРА	ТЕХПРОЦЕСС	ВЫХОД АРХИТЕКТУРЫ
Bulldozer	32 нм	Кон. 2011
Piledriver	32 нм	Сеп. 2012
Steamroller	28 нм	Нач. 2014
Excavator	28 нм	2015
Bobcat	32 нм	Кон. 2011
Jaguar	28 нм	Сеп. 2013
Puma	28 нм	Сеп. 2014

Рисунок 1. Спецификации архитектур.

Но сложность в том, что у процессоров чаще всего в характеристиках написано обозначение ядра, а не архитектура, к которой он принадлежит. Этих названий ядер очень много, так что определять их все будет очень проблематично. Вот самые распространенные из них:

## СООТВЕТСТВИЕ ЯДЕР АРХИТЕКТУРАМ

ЯДРА ЧИПА	АРХИТЕКТУРА
Zambezi	Bulldozer
Vishera	Piledriver
Trinity	Piledriver
Richland	Piledriver
Kaveri	Steamroller
Godavari	Steamroller
Carrizo	Excavator
Toronto	Excavator
Zacate	Bobcat
Kabini	Jaguar
Temash	Jaguar
Carrizo-L	Puma
Beema	Puma
Mullins	Puma

Рисунок 2. Сопоставление архитектур ядер

У Zacate техпроцесс не 32 нм, а 40 нм.

### Steamroller

В августе 2012 года AMD рассказала об архитектуре Steamroller на конференции Hot Chips. В частности, разработчик увеличил до 96 Кбайт объём кэша инструкций, а также реализовал трёх потоковую ассоциативность кэша. В целом, в вышеозначенном документе перечисляются следующие изменения, которые позволят повысить показатель количества инструкций, выполняемых за такт (IPC):

- ускорено выполнение функции перенаправления сохранения к записи;
- реализовано исполнение и завершение двух функций записи за такт;
- улучшен загрузчик memfile с 3 до 8 записей, а также добавлена возможность отслеживать зависимые стековые операции;
- глубина очереди загрузки увеличена с 44 до 48;
- глубина очереди записи увеличена с 24 до 32;
- увеличена полоса пропускания диспетчера с 4 инструкций за цикл (4 только для одного ядра) до 8 инструкций (4 на каждое ядро);
- ускорено выполнение инструкций SYSCALL и SYSRET;

- увеличен объём кэша L2 буфера целей ветвления с 8 до 16 банков (с 5 до 10 Кбит);
- улучшен предсказатель для циклов;
- увеличен буфер предварительной загрузки с 8 до 16 записей;
- увеличена пропускная способность снуп-запросов;
- число стадий конвейера FP уменьшено с 4 до 3.

Важно, что AMD улучшила не только вычислительные ядра в гибридных процессорах – Kaveri станут первыми, где реализован когерентный доступ к памяти для графической части APU. Ширина внутреннего интерфейса Opion, который соединяет GPU с когерентной очередью, составляет 256 разрядов в каждом направлении. Это позволит CPU и GPU обмениваться данными быстрее.

Одной из особенностей Kaveri станет возможность работы в качестве "дополнительного устройства PCI Express". Неясно, с какой целью AMD реализовала поддержку этого режима, возможно будущие APU будут выполняться в виде карт расширения ("сопроцессоров") для серверных систем. Кстати, в этом случае поддержка памяти GDDR5 будет крайне полезна.

## Особенности архитектуры AMD Excavator

Согласно официальному релизу AMD, производительность выполнения инструкций на такт (IPC, Instructions per Clock) выросла на 5–15% в зависимости от приложения. В некоторых случаях Excavator мощнее Steamroller в 1,5 раза. Общее увеличение производительности достигается за счет нескольких архитектурных модификаций. Во-первых, у «экскаватора» увеличен кэш первого уровня. Он поднимает эффективность предвыборки. На каждое ядро Athlon X4 845 приходится по 32 Кбайт кэша данных, а на каждый модуль — по 96 Кбайт кэша инструкций. У чипов семейства Kaveri (архитектура Steamroller) L1 для данных составляет 16 Кбайт на ядро. Правда, Excavator получил вдвое меньше кэша второго уровня, что негативно скажется на работе некоторых приложений. Например, архиваторов и программ 3D-моделирования.

Изменение кэша первого уровня в архитектуре AMD Excavator.

Во-первых, инженеры AMD серьезно переработали блок предсказания ветвлений. Буфер увеличился на 50%, количество записей, отслеживающих адреса перехода, расширилось с 512 до 768. Плюс Excavator ускоряет сброс блока вычислений с плавающей запятой.

Во-вторых, четвертое поколение модульной архитектуры обзавелось поддержкой инструкций AVX2, MOVBE, SMEP и VMI1/2.

## Bobcat

Bobcat — кодовое название x86-процессоров AMD, изготавливаемых по 32-нм технологии и предназначенных для малопотребляющих ноутбуков и компактных настольных ПК.

Являются одной из серий микропроцессорной архитектуры AMD Fusion. Первыми массовыми представителями стали процессоры AMD Brazos E-350 (Zacate) и C50 (Ontario).

Процессоры Bobcat, по заверениям представителей AMD, имеют полностью переработанную архитектуру по сравнению с предыдущими поколениями AMD K8 и AMD K10. Впервые для AMD её процессоры будут поддерживать одновременную обработку нескольких потоков — аналог Hyper-Threading. Имеется внеочередное исполнение команд, что способствует повышению производительности.

Оптимизация микроархитектуры и управления питанием позволяет снизить энергопотребление. Процессоры Bobcat имеют возможность работать при потребляемой мощности менее 1 Вт.

## Jaguar



AMD намерена активно осваивать рынок планшетных компьютеров и лёгких ноутбуков, в чём ей должны поспособствовать однокристальные системы Temash и Kabini. Эти решения состоят из вычислительных ядер с архитектурой Jaguar, о которой компания из Саннивейла достаточно подробно рассказала ещё летом в рамках симпозиума Hot Chips.

Как известно, Jaguar является прямым наследником архитектуры Bobcat. В целом, в новых вычислительных ядрах инженерам AMD удалось увеличить количество исполняемых инструкций за такт на 15%, улучшить на 10% их частотный потенциал и энергетическую эффективность. Важно отметить, что решения на базе Jaguar имеют модульную конструкцию и состоят из блоков "Compute Unit", содержащих по 4 ядра. В состав APU Temash и Kabini входит всего один CU, зато у процессора PlayStation 4 их, очевидно, два.

К набору команд, реализованному ещё в Bobcat, у Jaguar добавились новые, в числе которых потоковые SIMD-расширения SSE 4.1 и SSE 4.2, инструкции продвинутого стандарта шифрования AES, набор инструкций AVX и другие расширения – такое многообразие свойственно, разве что, настольным процессорам. Ширина шины физического адреса увеличена до 40 разрядов, шина блока вычислений с плавающей запятой также увеличилась до 128 разрядов. Полностью изменился дизайн кэш-памяти второго уровня: CU содержит четыре банка кэша L2 совокупным объёмом 2 Мбайт, причём вычислительные ядра имеют доступ к кэшу посредством общей для всех шины.

Физический размер ядра Jaguar составляет 3.1 кв. мм, хотя площадь одного CU "целиком" будет равна уже 26.2 кв. мм. Типовое тепловыделение гибридных решений линейки Temash не превысит 5 Вт, их старшие родичи – Kabini – будут характеризоваться показателем TDP не более 25 Вт. При этом процессоры смогут работать на большей частоте при меньшем напряжении в сравнении с решениями на базе Bobcat, что ожидаемо, учитывая переход на 28-нм технологию производства.

Анонс процессоров Kabini и Temash намечен на текущее полугодие, вероятно, дебют решений состоится в мае или июне. Но очередную демонстрацию APU "для планшетов" AMD может устроить на выставке MWC 2013.

## Zen

Значительным отличием от предыдущих архитектур стало появление кэш микроопераций (micro-op cache). Архитектура Bulldozer не предусматривала данный кэш, вместо чего детали для реализации часто используемых микроопераций извлекались из других кэшей. Intel использует подобную кэш-память уже на протяжении нескольких поколений процессоров, и появление этого кэша в процессорах AMD сулит им лишь увеличение скорости работы. К сожалению, объём кэша микроопераций пока что не уточняется, но говорится что он "большой".

AMD не стала распространяться о механизмах работы декодера, уточнив лишь, что процессоры Zen получают "усовершенствование прогнозирования ветвлений" (branch prediction), а также что сами процессоры смогут декодировать четыре инструкции за такт, загружая их из очереди операций. Эта очередь с помощью кэша микроопераций, сможет загружать в планировщик 6 операций за цикл. Возможна будет загрузка и большего числа операций за цикл, если декодер сможет подать команду, которая потом разделится на две микрокоманды. Очередь микроопераций сможет подавать отдельно операции с целыми числами (INT) и с числами с плавающей запятой (FP). То есть AMD будет использовать отдельные планировщики, тогда как Intel использует общий INT/FP планировщик.

Устройство кэш-памяти также претерпело изменения в архитектуре Zen. Объём и ассоциативность кэша данных первого уровня (L1-D) по сравнению с архитектурой Bulldozer были удвоены. Кэш инструкций первого уровня (L1-I) в новой архитектуре не разделён между двумя ядрами, и у него удвоена ассоциативность, что снижает количество промахов. Также AMD заявляет, что были уменьшены задержки и у кэша L1-D, и у L1-I.

На каждое ядро приходится по 512 Кбайт кэша второго уровня (L2) и он имеет 8-канальную (8-way) ассоциативность, что вдвое больше по сравнению с процессорами Intel Skylake (256 Кбайт/ядро и 4 канала). Что касается кэш-памяти третьего уровня (L3), то здесь возникла некоторая неопределённость. На слайде чётко указано, что объём кэша L3 равен 8 Мбайт, но не уточняется, на сколько ядер рассчитан этот кэш. По неофициальным данным 8-ядерные процессоры Zen получают по два набора кэша L3 по 8 Мбайт, предназначенные для каждой четвёрки ядер. То есть на одно ядро будет приходиться 2 Мбайт 16-канального L3-кэша, но в процессоре фактически не будет

общего LLC-кэша, как это реализовано у Intel. Потенциально это может повысить производительность отдельного потока, но не приведёт ли это к снижению многопоточной производительности. Отметим, что AMD обещает пятикратный рост пропускной способности кэшей по сравнению с предыдущими архитектурами.

Также в новой архитектуре AMD плотно занялась вопросом энергопотребления. Сообщается, что в первую очередь достаточно низкое энергопотребление у процессоров Zen обеспечит использования 14-нм техпроцесса FinFET. Кроме того, для уменьшения энергопотребления и улучшения эффективности работы использованы некоторые методы и технологии (доработанные и улучшенные), зарекомендовавшие в процессорах Carrizo и Bristol Ridge для ноутбуков.

Разработчики AMD отмечают, что снижению энергопотребления способствует агрессивный Clock gating (запрет подачи тактовых сигналов на неиспользуемые части процессора), кэш первого уровня с обратной записью, использование "большого" объёма кэша микроопераций и другие новшества архитектуры.

Каждое ядро процессора Zen, как давно известно, будет поддерживать два потока или одновременную многопоточность (Simultaneous multithreading или SMT). Главная сложность в реализации данной технологии заключается в том, что потоки не должны блокировать друг друга, загружая весь кэш и буферы. Именно здесь и пригодится собственный для каждого ядра кэш L2, разделение блоков INT и FP, и другие особенности позволят разделить нагрузку равномерно, не создавая конфликта между потоками.

## **Сокеты**

К актуальным платформам на начало 2016 года относятся FM2, FM2+ и AM3+

Линейки процессоров:

E — серия

Бюджетные процессоры начального уровня предназначенные для ноутбуков и нетбуков.

E1 имеют 2 ядра, а E2 — 4.

Принадлежность к определенному поколению определяется первой цифрой:

7- Carrizo-L

6 — Veena

2, 3 — Kabini (не учитывая старые чипы до 2012 года, в которых такая же цифра)

## **APU**

Процессоры AMD со встроенным графическим ядром (APU) делятся на линейки:

A4 — 2 ядра

A6 — 2 ядра

A8 — 4 ядра

A10 — 4 ядра

Соответственно, от более слабых к более мощным, как в графике, так и по процессорной части. Вот пример:



Рисунок 3. Обозначение модели процессора.

Первая цифра указывает на ядра процессора (поколение).

## СООТВЕТСТВИЕ ЦИФРЫ ТИПУ ЯДЕР

ПОКОЛЕНИЕ	ЦИФРА В НАЗВАНИИ ЧИПА
Carrizo	8
Godavari	7
Kaveri	7
Richland	4, 6
Trinity	4, 5

Рисунок 4. Числовое обозначение поколений ядер AMD.

В нашем случае, имея цифру 7, получаем ядра Kaveri.

Стоит отметить, что цифра 4 у серии A4 на архитектуре Richland означает сниженную частоту, что ведет к снижению производительности.

850 – указывает на производительность среди похожих процессоров по частоте (больше – лучше)

P – стандартное энергопотребление в случае с мобильными процессорами (35 Вт)

B – обозначение Pro процессоров

M – мобильный процессор (старое обозначение)

K – разблокирован для разгона

T – пониженное энергопотребление (стационарные ПК)

Интересно, что существуют A-процессоры, маркируемые товарным знаком FX. Как правило, это самые мощные ноутбучные процессоры компании. Они также построены на архитектуре APU.

## Athlon

Теперь обговорим Athlon. По сути это те же А – процессоры, но с отключенным видеоядром за меньшую цену.

В качестве примера возьмем



Рисунок 5. Обозначение процессора AMD Athlon.

X4 – обозначает 4 процессорных ядра

8 – является указателем ядер Kaveri (7 – Trinity)

60 – также, как и в предыдущем случае указывает на положение процессора в линейке

K – имеет тоже значение

## FX

Теперь поговорим о самых быстрых процессорах AMD – серия FX. Эти чипы обладают большим разгонным потенциалом и весьма демократичным ценником. Главный недостаток вытекает из достаточно устаревшей архитектуры и технологии производства – энергопотребление. Соотношение TDP – производительность сильно проигрывает процессорам Intel, а вот цена – производительность на весьма хорошем уровне. Номенклатура, изложенная ниже, не действительна для FX 9xxx – это те же 8xxx, но с повышенной тактовой частотой. Вот чип, который мы выбрали в качестве примера:

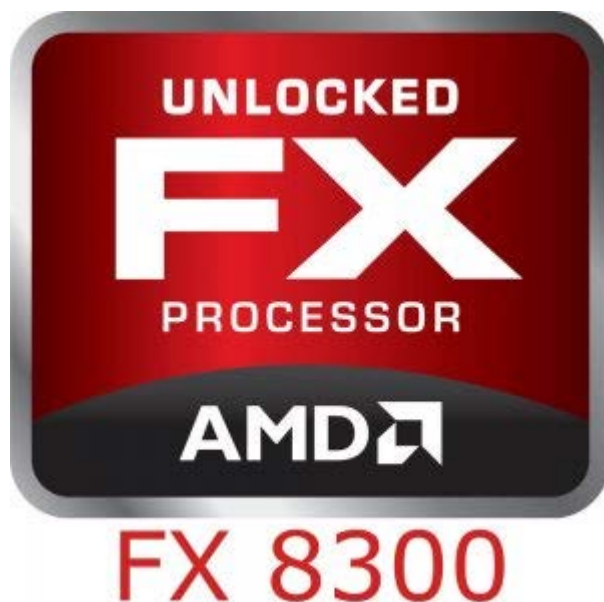


Рисунок 6. Обозначение модели процессора AMD FX.

Первая цифра обозначает количество ядер, в данном случае 8.

Вторая указывает на поколение

3 – ядра Vishera

1, 2 – ядра Zambezi

Остальные цифры указывают на частоту чипа в рамках одного семейства.

### ***Задание для выполнения***

1. Изучить теоретические материалы.

2. Осуществить комплектацию игрового компьютера на базе современных технологий AMD. Произвести сравнительный анализ с аналогичным по производительности компьютером на технологиях Intel

### ***Содержание отчета***

1. Таблица подбора оборудования для игровых компьютеров на современных технологиях AMD и Intel, реализованная в программе Microsoft Excel.



## 14 Процессоры ARM: особенности архитектуры, отличия, перспективы и модельный ряд.

Первые чипы ARM появились еще три десятилетия назад благодаря стараниям британской компании Acorn Computers (ныне ARM Limited), но долгое время пребывали в тени своих более именитых собратьев – процессоров архитектуры x86. Все перевернулось с ног на голову с переходом IT-индустрии в пост-компьютерную эпоху, когда балом стали править уже не ПК, а мобильные гаджеты.

### Особенности архитектуры ARM

Особенностью чипов для мобильных компьютеров является способность работать на одном заряде аккумулятора с малым нагревом корпуса. Не всегда это получается, бывает, что мобильный процессор показывает хорошую производительность, но при этом он сильно перегревается или быстро разряжает аккумулятор. Так что высокое место в рейтинге не всегда говорит о преимуществе чипа над другими

В процессорной архитектуре x86, которую сейчас используют компании Intel и AMD, применяется набор команд CISC (Complex Instruction Set Computer), хоть и не в чистом виде. Так, большое количество сложных по своей структуре команд, что долгое время было отличительной чертой CISC, сначала декодируются в простые, и только затем обрабатываются. Понятное дело, на всю эту цепочку действий уходит немало энергии.



Рисунок 1. Чип ARM1 – первенец компании Acorn Computers, который производился на фабриках VLSI

В качестве энергоэффективной альтернативы выступают чипы архитектуры ARM с набором команд RISC (Reduced Instruction Set Computer). Его преимущество в изначально небольшом наборе простых команд, которые обрабатываются с минимальными затратами. Как результат, сейчас на рынке потребительской электроники мирно (на самом деле, не очень мирно) уживаются две процессорные архитектуры – x86 и ARM, каждая из которых имеет свои преимущества и недостатки.



Рисунок 2. Первым в истории устройством на базе процессора архитектуры ARM был персональный компьютер BBC Micro

Архитектура x86 позиционируется как более универсальная с точки зрения посильных ей задач, включая даже столь ресурсоемкие, как редактирование фотографий, музыки и видео, а также шифрование и сжатие данных. В свою очередь архитектура ARM «выезжает» за счет крайне низкого энергопотребления и в целом-то достаточной производительности для важнейших на сегодня целей: прорисовки веб-страниц и воспроизведения медиаконтента.



Рисунок 3. Архитектурные отличия процессоров x86 (набор команд CISC) и ARM (набор команд RISC)

На осень 2016 года используются в смартфонах и планшетах такие вычислительные ядра Cortex:

- Cortex-A72
- Cortex-A57
- Cortex-A53
- Cortex-A17
- Cortex-A15

### **Количество вычислительных ядер и потоков**

Последние годы все мобильные процессоры строятся по многоядерной архитектуре. На сегодня есть процессоры, которые имеют в своем составе 10 вычислительных ядер. Но не всегда

большее количество ядер является явным преимуществом. Большее количество ядер может увеличить количество вычислительных потоков (одновременно выполняемых задач).

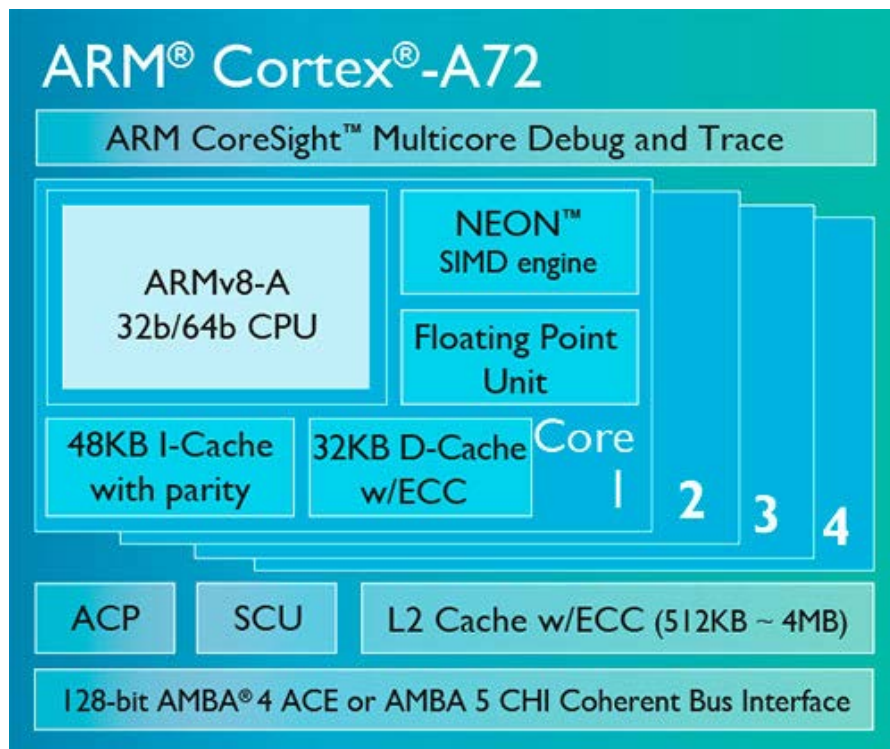


Рисунок 4. Пример расположения ядер в процессорах ARM.

Для получения максимальной производительности от реализации многоядерной архитектуры, программные приложения должны быть оптимизированы под работу с несколькими вычислительными ядрами. А это не всегда сделано, поэтому выше и говорилось, что большее количество ядер не всегда есть преимущество. Например, процессоры от Apple имеют 2-3 ядра, а по производительности одни из лучших и это благодаря оптимизации программного обеспечения и использованию комплектующих, специально сделанных для работы с этим чипом.

### Однокристалльная система

С технической точки зрения называть чипы архитектуры ARM процессорами не совсем верно, ведь помимо одного или нескольких вычислительных ядер они включают целый ряд сопутствующих компонентов. Более уместными в данном случае являются термины однокристалльная система и система-на-чипе (от англ. system on a chip).

Так, новейшие однокристалльные системы для смартфонов и планшетных компьютеров включают контроллер оперативной памяти, графический ускоритель, видеodeкодер, аудиокодек и опционально модули беспроводной связи. Узкоспециализированные чипы могут включать дополнительные контроллеры для взаимодействия с периферийными устройствами, например датчиками.



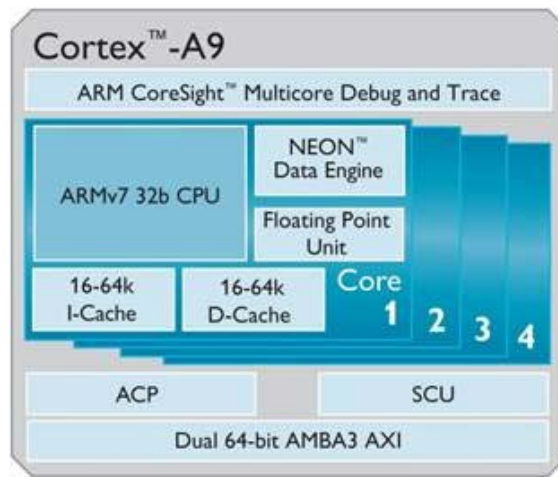


Рисунок 5. Схема строения однокристальной системы с четырьмя ядрами ARM Cortex-A9

Отдельные компоненты однокристальной системы могут быть разработаны как непосредственно ARM Limited, так и сторонними компаниями. Ярким тому примером являются графические ускорители, разработкой которых помимо ARM Limited (графика Mali) занимаются Qualcomm (графика Adreno) и NVIDIA (графика GeForce ULP).

Не стоит забывать и про компанию Imagination Technologies, которая ничем другим, кроме проектирования графических ускорителей PowerVR, вообще не занимается. А ведь именно ей принадлежит чуть ли не половина глобального рынка мобильной графики: гаджеты Apple и Amazon, планшетники Samsung Galaxy Tab 2, а также недорогие смартфоны на базе процессоров MTK.

### Устаревшие поколения чипов

Морально устаревшими, но все еще широко распространенными процессорными архитектурами являются ARM9 и ARM11, которые принадлежат к семействам ARMv5 и ARMv6 соответственно.

ARM9. Чипы ARM9 могут достигать тактовой частоты 400 МГц и, скорее всего, именно они установлены внутри вашего беспроводного маршрутизатора и старенького, но все еще надежно работающего мобильного телефона вроде Sony Ericsson K750i и Nokia 6300. Критически важным для чипов ARM9 является набор инструкций Jazelle, который позволяет комфортно работать с Java-приложениями (Opera Mini, Jimm, Foliant и др.).

ARM11. Процессоры ARM11 могут похвастаться расширенным по сравнению с ARM9 набором инструкций и куда более высокой тактовой частотой (вплоть до 1 ГГц), хотя для современных задач их мощности тоже не достаточно. Тем не менее, благодаря невысокому энергопотреблению и, что не менее важно, себестоимости, чипы ARM11 до сих пор применяются в смартфонах начального уровня: Samsung Galaxy Pocket и Nokia 500.

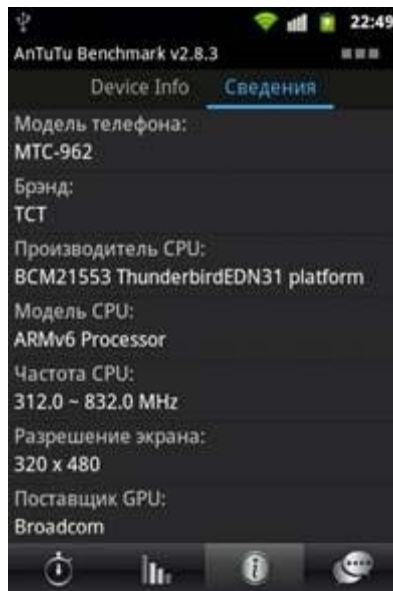


Рисунок 6. Пример использования процессора Broadcom Thunderbird в мобильных устройствах

Чип Broadcom Thunderbird – один из немногочисленных представителей поколения ARM11, который до сих пор применяется в Android-смартфонах

### Современные поколения чипов

Все более-менее новые чипы архитектуры ARM принадлежат к семейству ARMv7, флагманские представители которого уже достигли отметки в восемь ядер и тактовой частоты свыше 2 ГГц. Разработанные непосредственно ARM Limited процессорные ядра принадлежат к линейке Cortex и большинство производителей однокристальных систем используют их без существенных изменений. Лишь компании Qualcomm и Apple создали собственные модификации на основе ARMv7 – первая назвала свои творения Scorpion и Krait, а вторая – Swift.



Рисунок 7. Чип Apple A6 (ядро Swift).

ARM Cortex-A8. Исторически первым процессорным ядром семейства ARMv7 было Cortex-A8, которое легло в основу таких известных SoC своего времени как Apple A4 (iPhone 4 и iPad) и Samsung Hummingbird (Samsung Galaxy S и Galaxy Tab). Оно демонстрирует примерно вдвое более высокую производительность по сравнению с предшествующим ARM11. К тому же, ядро Cortex-A8 получило сопроцессор NEON для обработки видео высокого разрешения и поддержку плагина Adobe Flash.

Правда, все это негативно сказалось на энергопотреблении Cortex-A8, которое значительно выше чем у ARM11. Несмотря на то, что чипы ARM Cortex-A8 до сих пор применяются в бюджетных планшетниках (однокристальная система Allwinner Boxchip A10), их дни пребывания на рынке, по всей видимости, сочтены.



Рисунок 8. Однокристальная система TI OMAP 3

Однокристальная система TI OMAP 3 – представитель некогда популярного, но сейчас уже угасающего поколения ARM Cortex-A8

ARM Cortex-A9. Вслед за Cortex-A8 компания ARM Limited представила новое поколение чипов – Cortex-A9, которое сейчас является самым распространенным и занимает среднюю ценовую нишу. Производительность ядер Cortex-A9 выросла примерно втрое по сравнению с Cortex-A8, да еще и появилась возможность объединять их по два или даже четыре на одном чипе.

Сопроцессор NEON стал уже необязательным: компания NVIDIA в своей однокристальной системе Tegra 2 его упразднила, решив освободить побольше места для графического ускорителя. Правда, ничего хорошего из этого не вышло, ведь большинство приложений-видеоигроустройств все равно ориентировались на проверенный временем NEON.



Рисунок 9. Чипы NVIDIA Tegra 2.

Почти все флагманские планшетные компьютеры образца 2011 года были построены на базе чипа NVIDIA Tegra 2

Именно во времена «царствования» Cortex-A9 появились первые реализации предложенной ARM Limited концепции big.LITTLE, согласно которой однокристальные системы должны иметь одновременно мощные и слабые, но энергоэффективные процессорные ядра. Первой реализацией концепции big.LITTLE стала система-на-чипе NVIDIA Tegra 3 с четырьмя ядрами Cortex-A9 (до 1,7 ГГц) и пятым энергоэффективным ядром-компаньоном (500 МГц) для выполнения простеньких фоновых задач.

ARM Cortex-A5 и Cortex-A7. При проектировании процессорных ядер Cortex-A5 и Cortex-A7 компания ARM Limited преследовала одно и ту же цель – добиться компромисса между минимальным энергопотреблением ARM11 и приемлемым быстродействием Cortex-A8. Не забыли и про возможность объединения ядер по два-четыре – многоядерные чипы Cortex-A5 и Cortex-A7 мало-помалу появляются в продаже (Qualcomm MSM8625 и MTK 6589).

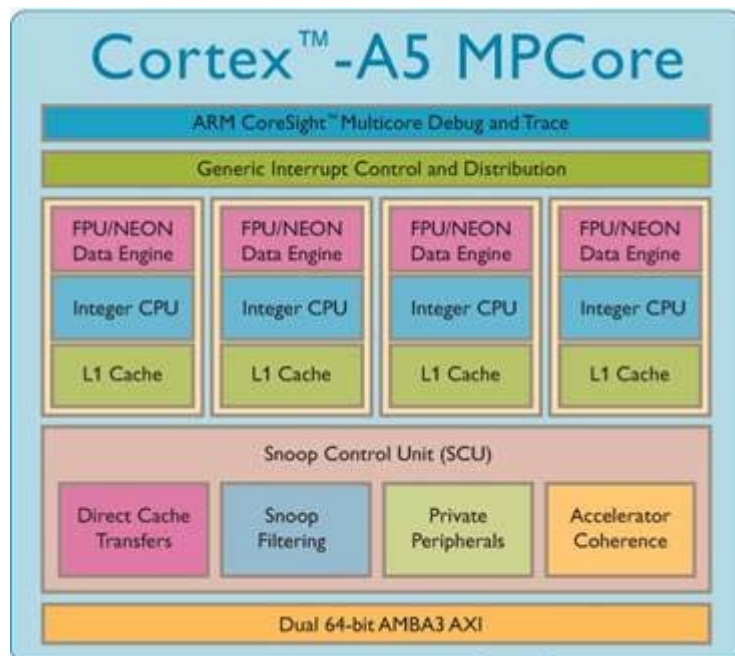


Рисунок 10. Схема строения однокристальной системы с четырьмя ядрами ARM Cortex-A5

ARM Cortex-A15. Процессорные ядра Cortex-A15 стали логическим продолжением Cortex-A9 – как результат, чипам архитектуры ARM впервые в истории удалось примерно сравниться по быстродействию с Intel Atom, а это уже большой успех. Не зря ведь компания Canonical в системных требованиях к версии ОС Ubuntu Touch с полноценной многозадачностью указала двухъядерный процессор ARM Cortex-A15 или аналогичный Intel Atom.



Рисунок 11. Чипы Exynos 5250

Первой массовой однокристальной системой Cortex-A15 стала двухъядерная Exynos 5250, которая применяется в планшетнике Google Nexus 10 и ноутбуке Samsung Chromebook

Вслед за NVIDIA концепцию big.LITTLE подхватила компания Samsung: «сердцем» смартфона Galaxy S4 стал чип Exynos 5 Octa с четырьмя ядрами Cortex-A15 и таким же количеством энергоэффективных ядер Cortex-A7.

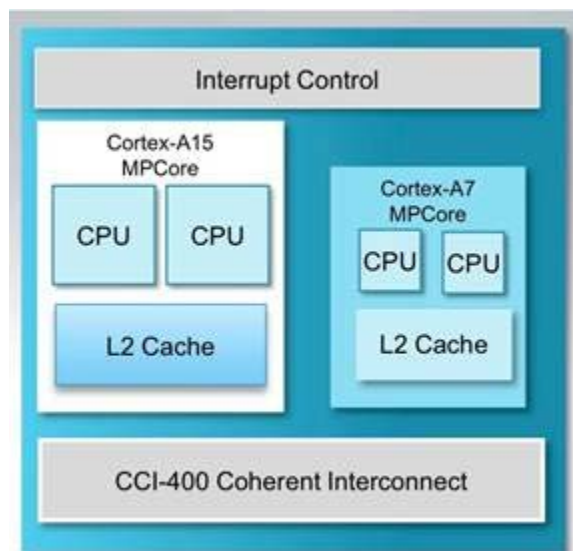


Рисунок 12. Схема однокристалльной системы big.LITTLE с процессорными ядрами ARM Cortex-A15 (big) и Cortex-A7 (LITTLE)

## Техпроцесс

Технологический процесс для чипов означает полупроводниковое производство, состоящее из последовательности операций при производстве этих микросхем. Обозначается как размер в «нм», раньше было в «мкм». Сегодня ведутся разработки по реализации 10 нм техпроцесса. На осень 2015 года в продаже есть процессоры по техпроцессу 14 нм, это самые новые.

Само обозначение техпроцесса в разное время обозначало или размер затвора транзистора, сделанного по этой технологии или плотность элементов, или размер ячейки памяти и др. В общем это технологии обработки полупроводника для достижения заявленных характеристик. Чем меньше техпроцесс, тем больше рабочая частота процессора и больше энергоэффективность.

## Внутренняя память L2 и L3

Память «Cache» второго L2 и третьего L3 уровня указывает на объем внутренней памяти процессора. Эта память расположена на кристалле и имеет очень большую скорость работы по сравнению с оперативной. Чем больше объем этой памяти, тем лучше для производительности. L3 должно быть от 1 МВ для хорошей производительности, L2 измеряется в КВ.

Декабрь 2016 года. Время выхода процессоров отсчитывается от октября 2015 года, если не указан год.

№	Модель	L2 Cache + L3 Cache	МГц (норм. — Turbo)	Ядра / потоки	Техпроцесс (нм)	Архитектура	Время выхода
	HiSilicon Kirin 960		2400	8/8	16	ARM	2016 год
1	Apple A9X		2260	2/2	14	ARM	2015 год
	Samsung Exynos 8890		2600	8/8	14	ARM	2016 год
	HiSilicon Kirin 955		2500	8/8	16	ARM	2016 год
	HiSilicon Kirin 950		2300	8/8	16	ARM	2016 год

	Apple A10 Fusion	3+4 Mб	2340	4	16	ARM	2016 год
	Qualcomm Snapdragon 821 MSM8996 Pro	1,5MB	2400	4/4	14	ARM	2016 год
2	Samsung Exynos 7420 Octa		2100	8/8	14	ARM	7 мес.
	Qualcomm Snapdragon 820 MSM8996	1,5MB	2200	4/4	14	ARM	2016 год
3	Apple A9		1800	2/2	14	ARM	2 мес.
4	Intel Atom x7-Z8700	2MB	1600 - 2400	4/4	14	x86	7 мес.
5	Qualcomm Snapdragon 810 MSM8994		2000	8/8	20	ARM	1 год 6 мес.
	Qualcomm Snapdragon 652 MSM8976		1800	8/8	28	ARM	2016 год
6	Qualcomm Snapdragon 808 MSM8992		2000	6/6	20	ARM	1 год 6 мес.
	Qualcomm Snapdragon 650 MSM8956		1800	6/6	28	ARM	2016 год
7	Intel Atom Z3795	2MB	1590 - 2390	4/4	22	x86	1 год 5 мес.
8	Intel Atom Z3785	2MB	1490 - 2410	4/4	22	x86	1 год 4 мес.
9	Intel Atom Z3775	2MB	1460 - 2390	4/4	22	x86	1 год 4 мес.
10	Intel Atom Z3775D	2MB	1490 - 2410	4/4	22	x86	1 год 5 мес.
11	Intel Atom Z3770	2MB	1460 - 2400	4/4	22	x86	2 года 2 мес.
12	Intel Atom Z3770D	2MB	1500 - 2410	4/4	22	x86	2 года 2 мес.

13	Intel Atom x5-Z8500	2MB	1440 - 2240	4/4	14	x86	8 мес.
14	Nvidia Tegra X1	2.5MB		8/8	20	ARM	10 мес.
15	Apple A8X	2MB + 4MB	1500	3/3	20	ARM	1 год
16	Nvidia Tegra K1 (Denver)	2MB	2300	2/2	28	ARM	1 год
17	Mediatek MT8173		2400	4/4	28	ARM	8 мес.
18	Mediatek MT6595 Turbo	2MB	2500	8/8	28	ARM	1 год 8 мес.
19	Samsung Exynos 5433 Octa		1900	8/8	20	ARM	1 год 2 мес.

Таблица 1. Таблица процессоров для смартфонов и планшетов

### **Дальнейшие перспективы**

Компания ARM Limited уже официально представила следующее семейство процессоров ARMv8, представители которого в обязательном порядке будут 64-разрядными. Открывают новую эпоху RISC-процессоров ядра Cortex-A53 и Cortex-A57: первое энергоэффективное, а второе высокопроизводительное, но оба способны работать с большими объемами оперативной памяти.

Производители потребительской электроники семейством процессоров ARMv8 пока особо-то не заинтересовались, но на горизонте вырисовались новые лицензиаты, планирующие вывести чипы ARM на серверный рынок: AMD и Calxeda. Идея новаторская, но вполне имеет право на жизнь: те же графические ускорители NVIDIA Tesla, состоящие из большого числа простых ядер, на практике доказали свою эффективность как серверных решений.

## **СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ**

1. Партыка Т.Л., Попов И.И., Электронные вычислительные машины и системы: учеб. пособие. - М.: ФОРУМ: ИНФРА-М, 2012. - 368с.
2. А.В.Кузин, С.А.Пескова, Архитектура ЭВМ и вычислительных систем: Учебник. – М.:ФОРУМ: ИНФРА-М, 2014. – 352с.: ил.
3. Келим Ю.М., Вычислительная техника: Учеб. Пособие для студ. сред. проф. образования. - М.: Издательский центр "Академия", 2014. - 384с.
4. Электронный ресурс удаленного доступа (Internet). – <http://www.ixbt.com>
5. Электронный ресурс удаленного доступа (Internet). – <https://3dnews.ru/>
6. Электронный ресурс удаленного доступа (Internet). – <http://www.thg.ru>
7. Электронный ресурс удаленного доступа (Internet). – <http://www.nix.ru>
8. Электронный ресурс удаленного доступа (Internet). – <http://fcenter.ru>
9. Электронный ресурс удаленного доступа (Internet). – <https://www.ulmart.ru>
10. Электронный ресурс удаленного доступа (Internet). – <http://www.pcstats.com>
11. Электронный ресурс удаленного доступа (Internet). – <https://www.overclockers.ru>
12. Электронный ресурс удаленного доступа (Internet). – <https://www.chiphell.com/portal.php>
13. Электронный ресурс удаленного доступа (Internet). – <https://software.intel.com/>